

UNIVERSIDAD DE EL SALVADOR
FACULTAD DE INGENIERÍA Y ARQUITECTURA
ESCUELA DE INGENIERÍA ELÉCTRICA



**DISEÑO E IMPLEMENTACIÓN DE UN OSCILOSCOPIO
DIGITAL DE UN CANAL UTILIZANDO TECNOLOGÍA DE
SISTEMAS EMBEBIDOS SOC ESP32**

PRESENTADO POR:

ARIEL ALEXANDER RIVERA PACHECO

BAIRON ANTONIO SENSENTE SANCHEZ

PARA OPTAR POR EL TITULO DE:

INGENIERO ELECTRICISTA

CIUDAD UNIVERSITARIA, SEPTIEMBRE DE 2022

UNIVERSIDAD DE EL SALVADOR

RECTOR:

MSC. ROGER ARMANDO ARIAS ALVARADO

SECRETARIO GENERAL:

ING. FRANCISCO ANTONIO ALARCON SANDOVAL

FACULTAD DE INGENIERIA Y ARQUITECTURA

DECANO:

PhD. EDGAR ARMANDO PEÑA FIGUEROA

SECRETARIO:

ING. JULIO ALBERTO PORTILLO

ESCUELA DE INGENIERÍA ELÉCTRICA

DIRECTOR INTERINO:

ING. WERNER DAVID MELENDEZ VALLE

UNIVERSIDAD DE EL SALVADOR
FACULTAD DE INGENIERIA Y ARQUITECTURA
ESCUELA DE INGENIERIA ELECTRICA

Trabajo de graduación previo a la opción al grado de:

INGENIERO ELECTRICISTA

Título:

**DISEÑO E IMPLEMENTACIÓN DE UN OSCILOSCOPIO
DIGITAL DE UN CANAL UTILIZANDO TECNOLOGÍA DE
SISTEMAS EMBEBIDOS SOC ESP32**

Presentado por:

ARIEL ALEXANDER, RIVERA PACHECO

BAIRON ANTONIO, SENSENTE SANCHEZ

Trabajo de graduación aprobado por:

Docente Asesor:

DR. CARLOS EUGENIO MARTINEZ CRUZ

SAN SALVADOR, SEPTIEMBRE DE 2022

Trabajo de graduación aprobado por:

Docente Asesor:

DR. CARLOS EUGENIO MARTINEZ CRUZ

NOTA Y DEFENSA FINAL

En esta fecha, miércoles 14 de septiembre de 2022, en la Sala de Lectura de la Escuela de Ingeniería Eléctrica, a las 5:00 p.m. horas, en presencia de las siguientes autoridades de la Escuela de Ingeniería Eléctrica de la Universidad de El Salvador:

1. Ing. Werner David Meléndez Valle
Director Interino


Firma

2. MSc. José Wilber Calderón Urrutia
Secretario


Firma



Y, con el Honorable Jurado de Evaluación integrado por las personas siguientes:

- DR. CARLOS EUGENIO MARTÍNEZ CRUZ
(Docente Asesor)


Firma

- MSC. SALVADOR DE JESÚS GERMAN


Firma

- ING. WILLIAM JAVIER GALDAMEZ


Firma

Se efectuó la defensa final reglamentaria del Trabajo de Graduación:

DISEÑO E IMPLEMENTACIÓN DE UN OSCILOSCOPIO DIGITAL DE UN CANAL
UTILIZANDO TECNOLOGÍA DE SISTEMAS EMBEBIDOS SOC ESP32

A cargo de los Bachilleres:

- RIVERA PACHECO ARIEL ALEXANDER

- SENSENTE SÁNCHEZ BAIRON ANTONIO

Habiendo obtenido en el presente Trabajo una nota promedio de la defensa final: 9.3

(NUEVE PUNTO TRES)

DEDICATORIA

*Dedico este trabajo a mi padre Eulogio Santana Rivera de Paz,
a mi madre Estela Yaneth Pacheco,
a mis hermanos Claudia Margarita Pacheco y Rodrigo Alejandro Rivera Pacheco
a mi abuela Marta del Carmen Pacheco,
A mi abuelito Don Toño Ruballo,
a Briseyda Saraí Vázquez Hernández,
a Jesús Mejía y a Luz Mejía, así como a demás familia,
como una muestra de mi aprecio, cariño y agradecimiento hacia ellos,
por haber sido mi apoyo para seguir adelante y culminar esta etapa de mi vida.*

ARIEL RIVERA

AGRADECIMIENTOS

*Primero que nada, quiero agradecer a **Dios** todo poderoso por haberme dado la fuerza, determinación y sabiduría necesaria en cada momento difícil que he tenido que afrontar para culminar esta etapa de mi vida y las que vengan.*

*A **mi madre y mi padre**, por todo su esfuerzo para poder darme la oportunidad de superarme y brindarme el apoyo y consejos para ser mejor cada día, que a pesar de que no estén cerca de mí pienso en ellos y me siento agradecido, así como por su apoyo económico a lo largo de mis estudios, sin ellos me hubiese sido imposible.*

*A mis **hermanos**, por el amor y apoyo fraternal que me siempre me han brindado.*

*A mi abuelita **Marta del Carmen Pacheco**, por estar siempre orgullosa de todos sus nietos, incluyéndome y a mi abuelito **Don Toño Ruballo** por siempre apoyarme de pequeño y darme lecciones que, aunque fueron duras ayudaron a forjar quien soy actualmente.*

*Al resto de **mi familia**, por hacerme sentir orgulloso y sentir la necesidad de no rendirme para que se sientan orgullosos.*

*A **Briseyda Saraí Vásquez Hernández**, por brindarme apoyo todos estos años, tanto en buenos momentos como en malos momentos, por hacer sacar lo mejor de mí día a día y darme más deseos de mejorar.*

*A los **compañeros y amigos que hice en la FIA y la EIE**, por todo lo que hemos vivido y compartido juntos, así como el apoyo mutuo en nuestros estudios.*

*A mi compañero de tesis, **Bairon Sensente** por apoyarme en el ámbito profesional y ser un gran compañero a lo largo de estos años en la facultad.*

*A todos los **profesores** que aportaron conocimiento a mi formación a lo largo de mis estudios, en especial a quien fue mi maestra de matemáticas **María Dolores Lara** a quien recuerdo con cariño.*

*A mi tía **Luz Mejía** y a mi abuelo **Jesús Mejía** por apoyarme en estos años.*

*A la **Universidad de El Salvador**, por ser el alma mater donde finalice mi sueño de estudiar ingeniería, así como por ser como mi hogar estos últimos años.*

*A los **catedráticos de la FIA**, en especial a los de la EIE, por darme la educación que define la calidad de la Universidad de El Salvador y que me ayudara a crecer profesionalmente en esta carrera que apenas está comenzando.*

*A **Juancito** y **Don Posada** por el apoyo brindado en los laboratorios de la EIE, y a **Reina** por el apoyo que nos han brindado en la EIE.*

*A nuestro asesor de tesis, **Dr. Carlos Martínez**, por el apoyo y el conocimiento brindado durante esta última etapa y por creer en nosotros.*

“Hacia la libertad, por la cultura”

ARIEL RIVERA

DEDICATORIA

*Dedico este trabajo a mi padre Jorge Antonio Sensente Hernández,
a mi madre Vilma Estela Sánchez de Sensente,
a mis hermanos Jeniffer Saraí Sensente Sánchez y Daniel Steven Sandoval Moran
a mi abuela Vilma Mejía viuda de Sánchez,
así como a demás familia y amigos cercanos,
como una muestra de mi aprecio, cariño y agradecimiento hacia ellos,
por haber sido mi apoyo para seguir adelante y culminar esta etapa de mi vida.*

BAIRON SENSENTE

AGRADECIMIENTOS

*Primero que nada, quiero agradecer a **DIOS** todo poderoso por haberme dado la fuerza y determinación necesaria en cada momento difícil que he tenido que afrontar para culminar esta etapa de mi vida y las que vengan.*

*A **mi madre y mi padre**, por haberme dado la oportunidad de irme a estudiar lejos a pesar de sus preocupaciones, así como por su apoyo económico a lo largo de mis estudios, sin ellos me hubiese sido imposible.*

*A mis **hermanos**, por el amor fraternal que me siempre me han brindado.*

*A mi tía **Sonia Sánchez**, por haberme apoyado desde tan lejos con sus consejos y por ser como una segunda madre.*

*A mis tíos **Nelson Sánchez y Reina Isabel** por todos sus consejos y por haber sido una parte importante desde mi niñez.*

*A mi abuelita **Vilma Mejía**, por estar siempre orgullosa de todos sus nietos, incluyéndome.*

*Al resto de **mi familia**, por hacerme sentir orgulloso y sentir la necesidad de no rendirme para que se sientan orgullosos.*

*A todos **mis amigos**, los de la escuela, los del pueblo donde vivo, los del bachillerato, etc. Porque con ellos he vivido los mejores momentos, desde los más felices a los más difíciles.*

*En especial a **Ernesto Peña, Luis Ayala, Kevin Figueroa, Jorge Moran y Moris Gómez**, por ser los amigos que siempre me han dado su apoyo a pesar que el tiempo y la distancia nos separen.*

*A los **compañeros y amigos que hice en la FIA y la EIE**, por todo lo que hemos vivido y compartido juntos, así como el apoyo mutuo en nuestros estudios.*

*A mi compañero de tesis, **Ariel Rivera** por haber decidido trabajar juntos en este último desafío de nuestra carrera.*

*A niña **Tita** y a **Nina**, por el aprecio que me han tenido y el apoyo que me han brindado en mi estadía en San Salvador.*

*A mis primos **Alirio Moran, Andrea Moran** y también a **Oscar Peralta**, por haber sido una influencia y un ejemplo a seguir en mi decisión de estudiar Ingeniería Eléctrica.*

*A todos los **profesores** que aportaron conocimiento a mi formación a lo largo de mis estudios, en especial a quien fue mi maestra **Marta Castro** a quien recuerdo con cariño.*

*A la **Universidad de El Salvador**, por ser el alma mater donde finalice mi sueño de estudiar ingeniería, así como por ser como mi hogar estos últimos años.*

*A los **catedráticos de la FIA**, en especial a los de la EIE, por darme la educación que define la calidad de la Universidad de El Salvador.*

*A **Juancito, Posada y Reina**, por el apoyo que nos han brindado en la EIE.*

*A nuestro asesor de tesis, **Dr. Carlos Martínez**, por el apoyo y el conocimiento brindado durante esta última etapa y por creer en nosotros.*

“Hacia la libertad, por la cultura”

BAIRON SENSENTE

Contenido

CAPÍTULO I: GENERALIDADES	1
1.1. Introducción.	1
1.2. Antecedentes	1
1.3. Objetivos.	2
1.3.1. Objetivo general.	2
1.3.2. Objetivos específicos.	2
1.4. Planteamiento del problema.	2
1.5. Justificación.	2
1.6. Alcances y limitaciones.	3
1.6.1. Alcances.	3
1.6.2. Limitaciones.	3
1.7. Metodología de la investigación y diseño.	3
CAPÍTULO 2: DISEÑO.	4
2.1. Diseño de la etapa de tratamiento y acondicionamiento de la señal analógica.	5
2.1.1 Subetapa de seguidor de tensión.	6
2.1.2. Subetapa de control de amplitud.	7
2.1.3. Subetapa de componente DC.	9
2.1.4 Subetapa de sumador inversor.	10
2.2. Configuración de la etapa de conversión analógico a digital (ADC).	11
2.2.1 subetapa de búfer de datos (Opcional).	12
2.3. Diseño de la configuración mínima del ESP32.	13
2.3.1 Diseño del circuito de alimentación.	13
2.3.2 pulsadores de Reset y modo flash.	14
2.4. Diseño de la configuración de la pantalla.	14
2.5. Integración de las etapas al ESP32.	15
2.6. Diseño de la PCB.	17
CAPÍTULO 3: IMPLEMENTACION DEL PROTOTIPO.	19
3.1. Vista general del prototipo.	19
3.2. Vista de las etapas del prototipo.	20
3.2.1. Etapa de entrada analógica.	20
3.2.2. Etapa del ADC.	20
3.2.3. ESP32.	21

3.2.4. Pantalla.....	21
3.3. Resultados de las pruebas.....	22
3.3.1. Onda Sinusoidal.....	22
3.3.2. Onda Cuadrada.....	23
3.3.3. Onda diente de sierra.....	24
3.4. Cálculo del límite de muestreo.	25
3.5. implementación en la PCB.	25
3.6. Costos de la placa.....	26
3.7. Respuesta en frecuencia.	27
3.8. Especificaciones técnicas.	27
3.9. Comparación de otros dispositivos en el mercado.	28
CAPÍTULO 4: DESARROLLO DEL SOFTWARE.....	29
4.1. Muestreo de datos.....	29
4.2. Procesamiento de datos.....	33
CAPITULO 5: CONCLUSIONES Y LÍNEA FUTURA.	36
5.1. Conclusiones.....	36
5.2. Líneas Futuras.	36
REFERENCIAS BIBLIOGRÁFICAS.	38
ANEXOS.	40
A1. Amplificadores operación.	40
A1.1. Seguidor de tensión.	40
A1.2. Amplificador inversor.....	40
A1.3. Sumador.....	41
A2. Muestreo de señales analógicas.....	41
A2.1. Muestreo con tren de impulsos.....	42
A3. Convertidores analógico digitales (ADC).....	43
A3.1. Circuito de aplicación de la hoja de datos del ADC10080.....	44
A4. Normas IPC.....	45
A5. Elementos SMD.....	45
A5.1. Ventajas de los elementos SMD vs los elementos de agujero pasante.....	45
A5.2. Desventajas de los elementos SMD vs los elementos de agujero pasante.	46

TABLA DE ILUSTRACIONES

Figura 1: Esquema de las etapas principales.....	5
Figura 2: Esquema de las subetapas de la etapa de acondicionamiento de la señal.	6
Figura 3: Seguidor de tensión (entrada con alta impedancia con AD744JN).....	7
Figura 4: Amplificador inversor (Control de ganancia de la señal).	8
Figura 5: Seguidor de tensión (Control del OFFSET de la señal de entrada).....	9
Figura 6: Amplificador sumador inversor (suma el OFFSET y la señal amplificada.)	10
Figura 7: configuración del convertidor analógico-digital.	12
Figura 8: configuración del FIFO.....	12
Figura 9: configuración mínima del ESP32.	13
Figura 10: Circuito de alimentación.	13
Figura 11: pulsadores RESET y FLASH.....	14
Figura 12: Pinout de la pantalla LCD.	14
Figura 13: diagrama de conexiones completo de todas las etapas del osciloscopio.....	16
Figura 14: diseño de la PCB en las versiones a) Osciloscopio con ADC externo, b) Osciloscopio con ADC externo y FIFO.	18
Figura 15: prototipo armado en protoboard.	19
Figura 16: etapas de acondicionamiento de la señal armado en protoboard.....	20
Figura 17: etapa de conversión analógico digital armada en protoboard.....	20
Figura 18: Foto de la placa de desarrollo ESP32-S2-SOALA.	21
Figura 19: Foto del display.	21
Figura 20: Muestreo de una señal sinusoidal a) 100 kHz b) 500 kHz c) 1 MHz d) 2 MHz.	23
Figura 21: Muestreo de una señal cuadrada a) 100 kHz b) 500 kHz c) 1 MHz d) 2 MHz.	24
Figura 22: Muestreo de una señal diente de sierra.	24
Figura 23: imagen del generador de señales configurado para generar la señal cuadrada que se muestrea en la Figura 18.....	25
Figura 24: imagen del generador de señales conectado al instrumento.....	26
Figura 25: Diagrama de bode de la subetapa del seguidor de tensión de la señal.....	27
Figura 26: flujograma del proceso principal.....	29
Figura 27: Función captura(), la cual se encarga de muestrear los datos.....	30
Figura 28: función que lee el registro de pines de entradas y salidas del MCU [20].	30
Figura 29: función datos() encargada de convertir lo que retorna la función captura() a un número binario.	31
Figura 30: Flujograma del subproceso de muestreo de la señal.....	32
Figura 32: función graficar().	34
Figura 31: Flujograma del subproceso de procesamiento de datos y representación gráfica de la señal.	35
Figura A1: amplificador operacional conectado como seguidor de tensión. [5]	40
Figura A2: amplificador operacional conectado como un amplificador inversor. [6]	41
Figura A3: amplificador operacional conectado como un sumador ponderado. [8].....	41
Figura A4. señal continua en el tiempo. [18]	42
Figura A5. señal de muestreo, tren de impulsos. [18]	42
Figura A6. multiplicación de las señales $x(t)$ y $p(t)$ [18]	42
Figura A7. señal $xp(t)$ discreta en el dominio del tiempo. [18]	43

Figura A8. señal cuantificada en pasos en bits. [19]	43
Figura A9. diagrama de bloques de un ADC. [19]	43
Figura A10. tabla de verdad para un ADC con dos tensiones de referencia. [10]	44
Figura A10. Circuito de referencia para aplicaciones en instrumentación según la hoja de datos del ADC10080. [10]	44

CAPÍTULO I: GENERALIDADES

1.1. Introducción.

El osciloscopio digital o comúnmente llamado también oscilógrafo digital es un instrumento que recibe una señal analógica, la muestrea, la codifica y la procesa para su posterior visualización en una pantalla. Nos permite visualizar la amplitud de una señal eléctrica en función del tiempo, otorgándonos la posibilidad de obtener otros datos como lo son la frecuencia, periodo, valores RMS, entre otros, así como también nos permite analizar el comportamiento de la señal para ver su forma de onda.

Un osciloscopio es importante tanto de manera didáctica para el área académica, como una herramienta para el área comercial e industrial. Son utilizados mayormente para el análisis de señales o análisis de circuitos electrónicos. Son necesarios en algunas escuelas, colegios, universidades, talleres especializados en reparación de automóviles, técnicos dedicados a reparación o mantenimiento de dispositivos electrónicos, profesionales de las telecomunicaciones, etc.

Este trabajo de graduación consiste en el diseño y la posterior implementación de un osciloscopio de laboratorio de sistemas eléctricos y señales, se espera que sea capaz de muestrear señales a una tasa de aproximadamente 16 millones de muestras por segundo (MSPS) haciendo uso de un convertidor analógico digital (ADC), para luego procesar dicha señal digital con el circuito integrado *System on Chip* (SoC) ESP32, para finalmente poder visualizarla en una interfaz gráfica en una pantalla LCD.

El diseño está fundamentado, en un osciloscopio utilizando la placa de desarrollo Arduino, para la materia proyecto de ingeniería eléctrica (PIR115). Fue diseñado en base a la investigación sobre los procesos de tratamiento de la señal, electrónica, sistemas embebidos y lenguajes de programación involucrados en cada una de las etapas de dicho instrumento.

1.2. Antecedentes

Un osciloscopio digital es un instrumento que recibe una señal analógica, la muestrea, la codifica y la procesa para su posterior análisis en una pantalla, en la escuela de ingeniería eléctrica de la Universidad de El Salvador, se han desarrollado dos trabajos que, aunque cumplen con características similares, fueron desarrollados con diferentes fines o para un caso en específico, estos trabajos los siguientes:

En el año 2007, un prototipo de equipo para actualizar un tablero de trabajo modelo PB-503 de GLOBAL SPECIALTIES, añadiéndole un osciloscopio virtual, un generador de señales virtual, un multímetro virtual y una fuente bipolar de ± 12 V ajustable, cuyo resultado fue la implementación de un osciloscopio cuya máxima frecuencia de muestreo fue de 1.0 KSPS con un V_{pp} máximo de 12 V y una resolución de 8 bits [1].

En el año 2021, un osciloscopio digital utilizando Arduino, el cual es capaz de muestrear una señal a una velocidad de 5 MSPS [2].

1.3. Objetivos.

1.3.1. Objetivo general.

Diseñar y construir un osciloscopio de un canal, basado en un sistema embebido, utilizando la tecnología Soc. para aplicaciones en laboratorio relacionados en sistemas eléctricos y calidad de energía.

1.3.2. Objetivos específicos.

- Investigar el tipo de normas se deberían cumplir en el diseño de un osciloscopio para poder desarrollar con fidelidad el instrumento de laboratorio.
- Diseñar cada una de las etapas para lograr obtener resultados satisfactorios según las características previamente definidas que se deben cumplir.
- Programar el código de funcionamiento del SoC ESP32, así como los distintos modos de procesamiento y análisis de datos de señales digitales.
- Implementar el diseño en un circuito PCB para lograr obtener un sistema embebido que sea funcional.
- Probar las capacidades del instrumento con el fin de garantizar resultados y compararlo con otros instrumentos comerciales de características similares.

1.4. Planteamiento del problema.

En la escuela de ingeniería eléctrica de la Universidad de El Salvador, existe una carencia de conocimiento de los estudiantes sobre cada una de las etapas involucradas en el funcionamiento interno de un osciloscopio. Sin embargo, este instrumento es de gran utilidad para cierto número de materias que se cursan en la carrera y todos los estudiantes hacen uso de alguno durante su larga estadía académica. Sin embargo, debido a que no siempre se alcanza a suplir la demanda del uso de este instrumento, debido a que algunos pueden estar fuera de uso o en mal estado y son difíciles de reemplazar debido a su elevado precio, este trabajo contempla la posibilidad del desarrollo de un osciloscopio utilizando distintas tecnologías.

1.5. Justificación.

El desarrollo de este trabajo podría ser de utilidad de manera didáctica en el futuro, ya sea para ser replicado y ampliar los recursos de la escuela de ingeniería eléctrica y resolviendo el problema de escasez de equipo, para su utilización en colegios y escuelas, o para futuros trabajos de graduación donde puedan ampliarse las características de dicho instrumento para obtener mejores o mayores beneficios.

1.6. Alcances y limitaciones.

1.6.1. Alcances.

Este trabajo tiene como finalidad el desarrollo de un osciloscopio funcional de un canal, implementando en cada una de las etapas que lo conforman, elementos electrónicos, SoC, PCB y programación, para crear un sistema embebido que logre tal finalidad; limitándose al uso de código abierto e información acerca de osciloscopios digitales. Haciendo uso de la tecnología SoC el instrumento será capaz de procesar señales de hasta aproximadamente 4 MHz, la señal será codificada previamente por una etapa de conversión analógico-digital capaz de muestrear una señal a 80 millones de muestras por segundo (MSPS), con una resolución de 10 Bits, la cual recibirá una señal previamente acondicionada de las etapas de entrada analógica, las cuales serán capaz de soportar un nivel de tensión desde 0 Vpp a 340 Vpp. Además, se espera hacer uso de la capacidad de memoria flash de 4MB, y almacenamiento de datos externos con memoria SD del SoC, para posible análisis FFT de las señales por medio de programas adicionales por computadora.

1.6.2. Limitaciones.

- La necesidad de importar elementos electrónicos del extranjero, debido a la falta de elementos implicados en el diseño sin existencia en el país.
- Falta de equipo para la construcción de una placa PCB de calidad profesional, para este tipo de instrumentos, siendo necesario recurrir a alguna empresa que supla esta necesidad ya sea en el país o en el extranjero.
- Falta del equipo para verificar que el instrumento cumple con los requerimientos de normas de protección y de aislamiento eléctrico.
- La velocidad de procesamiento del ESP32 podría no ser suficiente para procesar las 80 MSPS del ADC, haciendo que el ancho de banda teórico se vea limitado por el ESP32.
- La precisión de los componentes involucrados en el diseño del instrumento.

1.7. Metodología de la investigación y diseño.

Este trabajo busca lograr los objetivos realizando una investigación previa sobre las etapas que se ven involucradas en el diseño de un osciloscopio, tomando como base libros de texto, normas, fichas técnicas, además de retroalimentar contenido de otros trabajos similares, y apoyarse en material académico impartido en la carrera de ingeniería eléctrica.

Luego en el capítulo 2 se procederá a realizar el diseño de cada una de las etapas que conformaran el instrumento así como escoger los valores de los componentes de cada una de ellas, en el capítulo 3 se muestra la implementación del diseño visto en el capítulo 2 en protoboard y en PCB además de pruebas experimentales con el fin de comprobar la calidad, el funcionamiento y el rendimiento del dispositivo, en el capítulo 4 se muestra el desarrollo del software que se implementó en el SoC ESP32 para su funcionamiento y finalmente en el capítulo 5 se abordan las conclusiones y línea futura para este trabajo.

CAPÍTULO 2: DISEÑO.

En este capítulo se muestra el diseño de cada una de las etapas necesarias para el funcionamiento de este instrumento; entre las cuales comprende 4 etapas principales [3] que son:

- Etapa de tratamiento y acondicionamiento de la señal analógica.

Esta etapa es la que recibirá la señal, proporcionara una buena impedancia de entrada para proteger los circuitos de corrientes de polarización inversa y nos permitirá ajustar parámetros como la amplitud, el offset o componente en DC, los cuales son necesarios ajustar para que la señal sea correctamente digitalizada por la siguiente etapa.

- Configuración de la etapa de conversión analógico a digital (ADC).

Esta etapa es la que se encargara de convertir la señal analógica a una señal digital de 10 bits.

- Diseño de la configuración mínima del ESP32.

Esta etapa es la que se encargara de procesar la señal digital de 10 bits y se encargara del funcionamiento de la pantalla por medio de una conexión SPI para mostrar la señal. Para su funcionamiento se necesitan conexiones con las otras etapas.

- Diseño de la configuración de la pantalla.

Esta etapa es la que finalmente mostrara la señal en una pantalla LCD.

Además de las etapas principales, son necesarias 2 etapas secundarias las cuales son las siguientes:

- Diseño del circuito de alimentación.

Esta etapa comprende un regulador de tensión de 5V a 3.3V, la cual es necesaria para el funcionamiento del ESP32 y la pantalla LCD.

- Pulsadores de Reset y modo flash.

Esta etapa comprende de dos pulsadores en configuración pull-up para que el esp32 entre en modo flash y reset.

En la Figura 1 se muestra un esquema de las etapas principales.

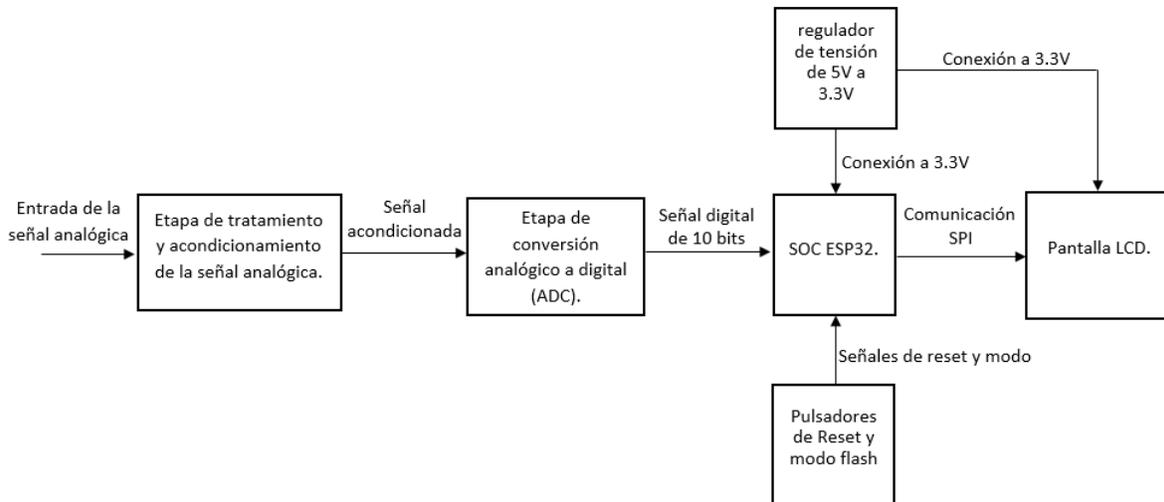


Figura 1: Esquema de las etapas principales.

Finalmente, todas las etapas serán integradas en un solo circuito y se diseñará la PCB.

2.1. Diseño de la etapa de tratamiento y acondicionamiento de la señal analógica.

Esta etapa es importante, debido a que es necesario tener un control sobre la señal de interés, así como prepararla para ser digitalizada por la siguiente etapa.

Esta etapa nos permitirá manipular parámetros de la señal tales como; la amplitud y la componente DC de la señal, así como aumentar la impedancia de entrada, evitar corrientes de polarización inversa y limitar la tensión para evitar daños en los componentes.

Esta etapa está compuesta por otras subetapas, estas son:

- Subetapa de seguidor de tensión.

Esta subetapa será la encargada de proporcionar una mejor impedancia de entrada y de proteger el resto del circuito de corrientes de polarización inversa. Es una subetapa de seguidor de tensión, lo que quiere decir que la tensión a la entrada será igual a la tensión a la salida.

- Subetapa de control de amplitud.

Esta subetapa, será la encargada de ayudarnos a manipular la amplitud de la señal original, debido a que la señal podría tener una amplitud demasiado pequeña o muy demasiado grande, para los límites del ADC. Es una subetapa de amplificador inversor, lo que quiere decir que la señal amplificada tendrá valores negativos o mejor dicho será inversa a la original.

- Subetapa de componente DC.

Esta subetapa nos ayudara a generar una tensión negativa que varía entre 0 y -6V para posteriormente sumarla en la última subetapa a la señal del amplificador inversor, lo que nos ayudara controlar el offset de la señal de interés. Es una subetapa conformada por una resistencia y un potenciómetro en una configuración de divisor de tensión, seguido de un amp-op en configuración de seguidor de tensión.

- Subetapa de sumador inversor.

Esta última subetapa nos permitirá sumar la señal que viene del amplificador inversor con la que viene del seguidor inversor de las dos subetapas anteriores e invertirlas para obtener una señal con valores de tensión positivos. Esta subetapa está conformada por un amp-op en configuración de sumador inversor.

En la Figura 2 se muestra un esquema de la etapa completa con sus respectivas subetapas.

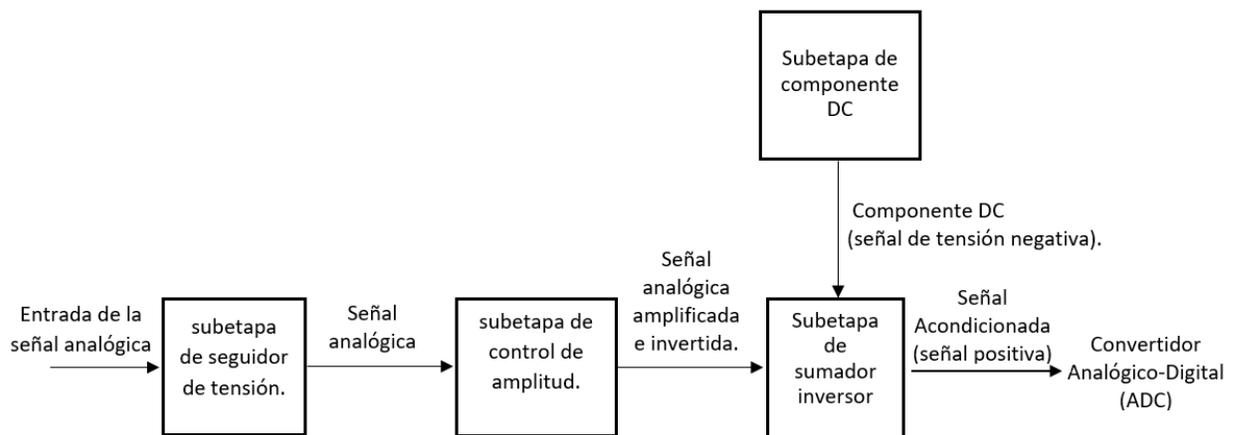


Figura 2: Esquema de las subetapas de la etapa de acondicionamiento de la señal.

Finalmente, todas las subetapas serán integradas.

2.1.1 Subetapa de seguidor de tensión.

Esta etapa como se puede observar en la Figura 3, está compuesta por un amplificador operacional AD744JN [21], el cual es un amplificador de instrumentación [4], está en una configuración de seguidor de tensión véase anexo A1.1, cuyo objetivo es proporcionar una impedancia en la entrada del canal del osciloscopio, de tal forma que no perturbe ni altere los parámetros de la señal que se desea visualizar [5].

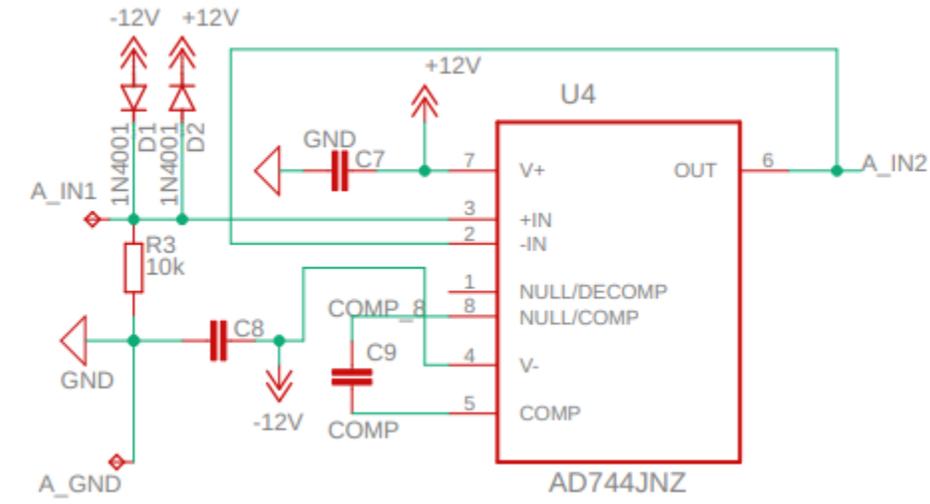


Figura 3: Seguidor de tensión (entrada con alta impedancia con AD744JN).

Análisis del circuito:

$$v_{in1} = v_{in2}$$

Donde:

v_{in1} : señal a la entrada del seguidor de tensión.

v_{in2} : señal a la salida del seguidor de tensión.

Para esta subetapa, al ser un seguidor de tensión, la señal a la entrada será igual al de la salida, los valores de los elementos de esta configuración se tomaron según la referencia a la hoja de datos del AD744JNZ.

2.1.2. Subetapa de control de amplitud.

Esta subetapa, como se puede observar en la Figura 4, está compuesta por un amplificador operacional LF353N [22], en configuración de amplificador inversor [6] véase anexo A1.1, es la encargada de manipular la amplitud de la señal, debido a que, si una señal es pequeña, al manipular su amplitud lograremos visualizarla apropiadamente y en el caso que la amplitud sea grande, poder ajustarla a conveniencia, esto se logra mediante la variación de los parámetros que controlan la ganancia en el lazo de retroalimentación negativa mediante un potenciómetro [7].

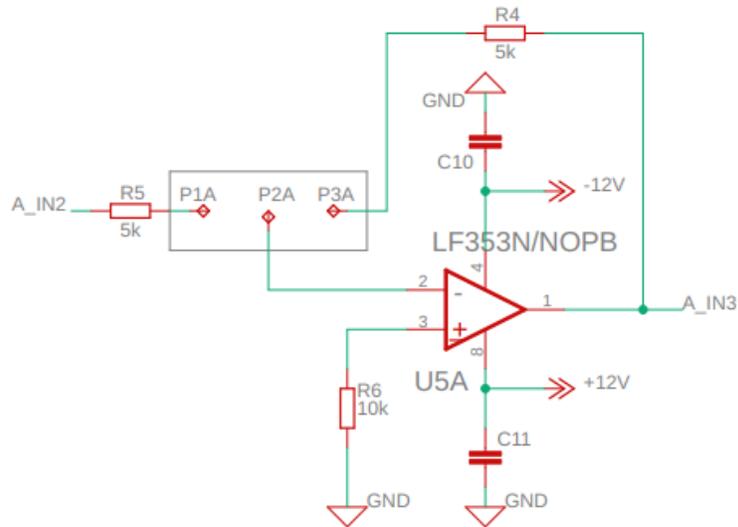


Figura 4: Amplificador inversor (Control de ganancia de la señal).

Análisis del circuito:

$$R_4 = R_5 = 5 \text{ K}\Omega$$

$$v_{in3} = \frac{R_4 + R_{A1}}{R_5 + R_{A2}} v_{in2}$$

$$R_{A2} = 20\text{K} - R_{A1}$$

$$v_{in3} = -\frac{R_4 + R_{A1}}{R_5 + 20\text{K} - R_{A1}} v_{in2}$$

$$\text{donde } 0 \text{ K}\Omega < R_{A1} < 20 \text{ K}\Omega$$

$$\text{Por lo que } -5 \frac{\text{V}}{\text{V}} < \frac{v_{in3}}{v_{in2}} < -\frac{1}{5} \frac{\text{V}}{\text{V}}$$

Donde:

R_{A1} : resistencia entre PA2 y PA3.

R_{A2} : resistencia entre PA1 y PA2.

v_{in2} : señal a la entrada del amplificador inversor.

v_{in3} : señal a la salida del amplificador inversor.

$\frac{v_{in3}}{v_{in2}}$: Ganancia de la etapa del amplificador inversor.

Para esta subetapa, al ser un amplificador inversor, la señal a la salida será afectada por una ganancia negativa que estará en el rango de un valor máximo y un valor mínimo definido por los valores que tomen R_4 y R_5 y el valor del potenciómetro o R_{A1} , en este caso los valores de R_4 y R_5 fueron elegidos de $5\text{K}\Omega$ y para el potenciómetro los valores que puede tomar R_{A1} son desde 0 a $20\text{K}\Omega$, con el fin que la ganancia se mantenga entre los rangos de $-1/5 \text{ V/V}$ y -5 V/V .

Los valores de C10 y C11 son para filtrar pequeñas señales o ruido que puedan afectar la polarización del amp-op y pueden ser de 10nF.

2.1.3. Subetapa de componente DC.

Esta subetapa, como se puede observar en la Figura 5, está compuesta por un amplificador operacional LF353N, en configuración de seguidor de tensión véase anexo A1.1, el cual suministra una señal DC negativa de hasta -6 V, la cual podemos manipular con un potenciómetro, para posteriormente sumarla a la señal de interés [5].

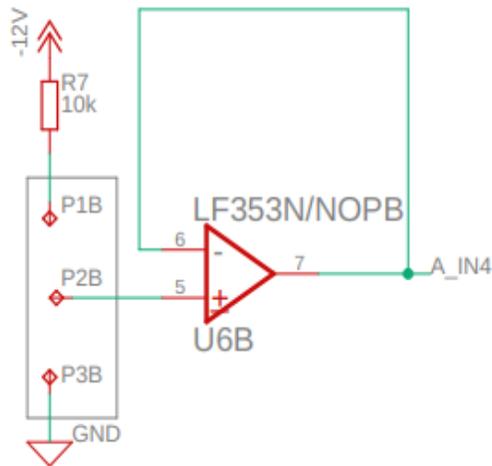


Figura 5: Seguidor de tensión (Control del OFFSET de la señal de entrada).

Análisis del circuito:

$$R_7 = 10 \text{ K}\Omega$$

$$v_{\text{offset}} = (-12 \text{ V}) \frac{R_{B2}}{R_7 + R_{B1}}$$

$$R_{B2} = 10 \text{ K}\Omega - R_{B1}$$

$$\text{donde } 0 \text{ K}\Omega < R_{B1} < 10 \text{ K}\Omega$$

$$v_{\text{offset}} = (-12 \text{ V}) \frac{10 \text{ K}\Omega - R_{B1}}{R_7 + R_{B1}}$$

$$\text{Por lo que } -6 \text{ V} < v_{\text{offset}} < 0 \text{ V}$$

Donde:

R_{B1} : resistencia entre PB2 y PB3.

R_{B2} : resistencia entre PB1 y PB2.

V_{offset} : tensión a la salida del seguidor de tensión o tensión de offset.

Para esta subetapa tenemos, un divisor de tensión entre R7 y un potenciómetro, seguido de un amp-op en configuración de seguidor de tensión, debido a que el divisor de tensión está conectado a una fuente de tensión de -12V, los valores a la entrada del seguidor de tensión serán negativos, el rango de valores de tensión dependerá de los valores de R7 y RB1 correspondiente al potenciómetro, así como la fuente de tensión, en este caso el valor de R7 fue elegido de 10KΩ y para el potenciómetro los valores que puede tomar RA1 son desde 0 a 10KΩ, con el fin que la tensión a la salida del seguidor de tensión este entre los rangos de -6V y 0V.

2.1.4 Subetapa de sumador inversor.

Esta subetapa, como se puede observar en la Figura 6, está conformada por un amplificador operacional LF353N en configuración de sumador inversor [8] véase anexo A1.3, esta etapa recibe dos señales que están invertidas, las cuales se suman y se invierten nuevamente a la salida, con el objetivo de lograr ajustar la señal a valores positivos de tensión [9].

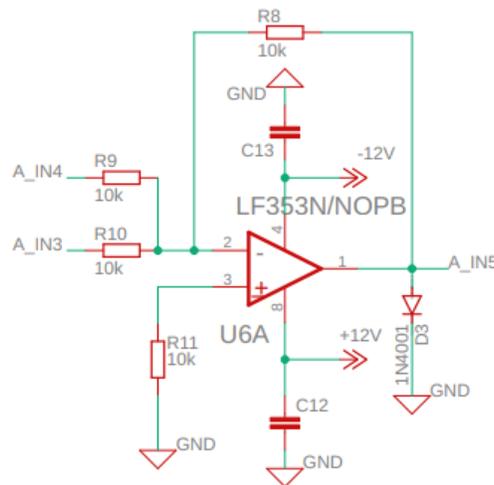


Figura 6: Amplificador sumador inversor (suma el OFFSET y la señal amplificada.)

Análisis del circuito:

$$v_{in3} = - \frac{R_4 + R_{A1}}{R_5 + 20K - R_{A1}} v_{in1}$$

$$V_{\text{offset}} = (-12 \text{ V}) \frac{10 \text{ K}\Omega - R_{B1}}{R_7 + R_{B1}}$$

$$v_{out} = - \left(- \frac{R_4 + R_{A1}}{R_5 + 20K - R_{A1}} v_{in1} + (-12 V) \frac{10 K\Omega - R_{B1}}{R_7 + R_{B1}} \right)$$

$$v_{out} = \frac{R_4 + R_{A1}}{R_5 + 20K - R_{A1}} v_{in1} + (12 V) \frac{10 K\Omega - R_{B1}}{R_7 + R_{B1}}$$

ó

$$v_{out} = -(v_{in3} + v_{offset})$$

Donde:

v_{in3} : señal a la salida del amplificador inversor.

V_{offset} : tensión a la salida del seguidor de tensión o tensión de offset.

v_{out} : Señal a la salida de la etapa de la etapa de tratamiento y acondicionamiento de la señal analógica.

Finalmente, para esta subetapa tenemos un amp-op en configuración de sumador ponderado inversor, sin embargo, como todos los valores de las resistencias son iguales, las ganancias ponderadas para las señales son unitarias, por lo que el sumador solo suma las señales sin ninguna manipulación de la ganancia y las invierte a la salida.

Como v_{in3} y V_{offset} tienen valores negativos, v_{out} será una señal positiva.

Los valores de C12 y C13 son para filtrar pequeñas señales o ruido que puedan afectar la polarización del amp-op y pueden ser de 10nF.

2.2. Configuración de la etapa de conversión analógico a digital (ADC).

Para obtener una representación digital de nuestra señal analógica previamente acondicionada, debemos muestrear utilizando un ADC, convirtiendo sus niveles de tensión en bits a la salida de un bus de datos, véase el anexo A3.1.

Debido a que el convertidor analógico-digital interno del esp32 es muy limitado para esta aplicación, esta etapa es una de las más importantes, ya que nos permite, utilizando el convertidor analógico-digital externo ADC10080CIMTX, se ha configurado para que sea capaz de muestrear a una señal a una tasa de 20 MSPS aproximadamente, a una resolución de 10 bits, la configuración de esta etapa es la que se encuentra en la hoja de datos de este, véase el anexo A3.1.

Es importante que para que esta etapa sea capaz de muestrear, los valores de tensión estén en el rango de tensión determinado por los pines Vref y VrefB, en nuestro diseño esos valores son 0.4V y 2.4V respectivamente [10].

La configuración de esta etapa la podemos visualizar en la Figura 7.

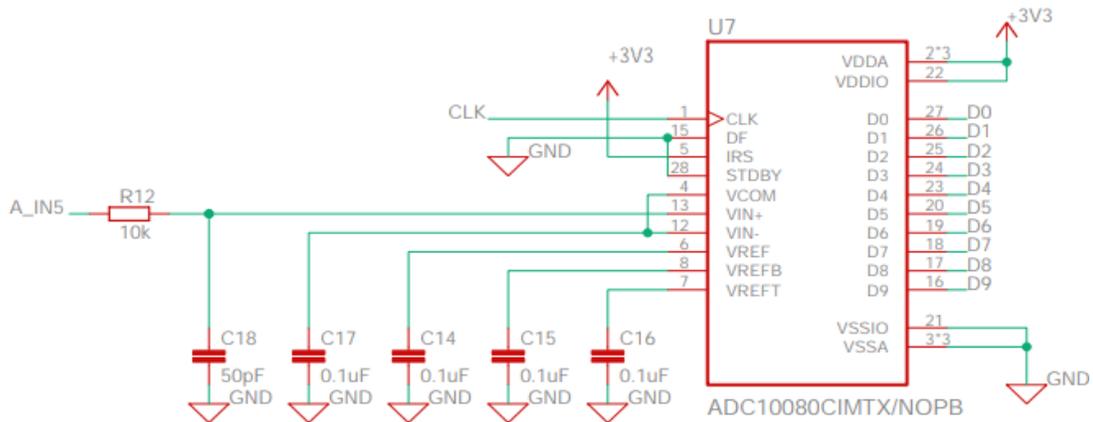


Figura 7: configuración del convertidor analógico-digital.

2.2.1 subetapa de búfer de datos (Opcional).

Opcionalmente se puede usar un buffer de datos First Input First Output (FIFO) [11] luego de la etapa del ADC en serie con el bus de datos con el objetivo de almacenar los datos muestreados para gestionar el flujo de datos a un ritmo más adecuado al procesamiento del ESP32, permitiendo que podamos muestrear a mayores velocidades sin perder precisión o calidad, sacrificando un poco de tiempo en el procesamiento de datos, la configuración de esta subetapa sería tal como se puede observar en la Figura 8.

Al ser opcional esta parte de la etapa del ADC no se ha considerado como parte del diseño final de este trabajo, sin embargo, hemos decidido incluirla como referencia de futuros trabajos que pudiesen llegar a citar este documento.

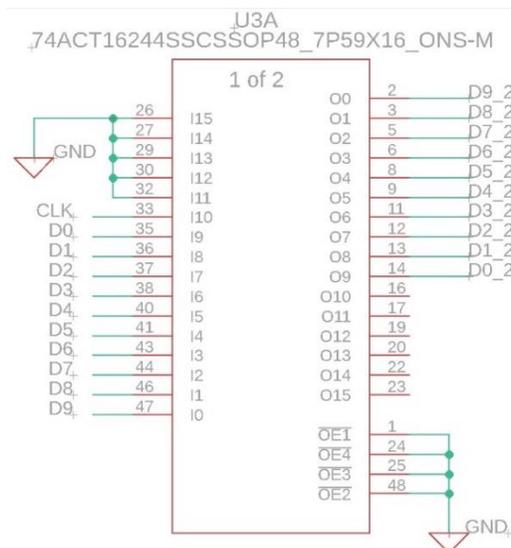


Figura 8: configuración del FIFO.

2.3. Diseño de la configuración mínima del ESP32.

El SoC ESP32 que será la base de este osciloscopio, debe tener para su funcionamiento, un circuito de alimentación que le permita operar adecuadamente, además de un circuito que nos permita activar el modo de flasheo para poder acceder para cargar el binario previamente programado y compilado, que ejecutará los procesos requeridos y también hacer el Reset para reiniciar su ejecución, la configuración de esta etapa [12] sería tal como se puede observar en la Figura 9.

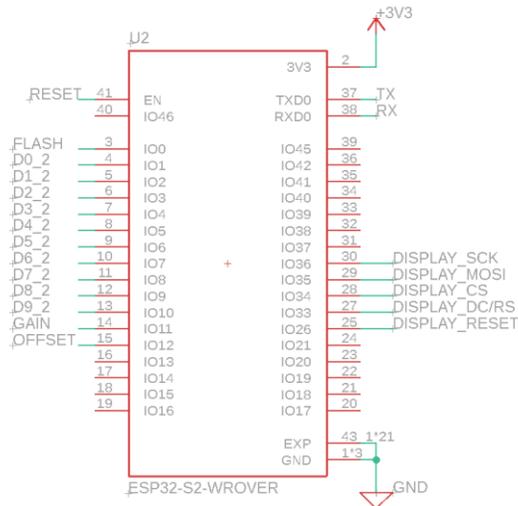


Figura 9: configuración mínima del ESP32.

2.3.1 Diseño del circuito de alimentación.

Según las especificaciones técnicas del ESP32, este chip solamente puede funcionar a niveles de tensión de 3.3V DC, es por eso que, para su adecuada alimentación de tensión, hemos implementado un diseño de un circuito regulador de 5V DC a 3.3 V DC, utilizando un circuito integrado AMS1117-3.3 [13] el cual es un regulador de tensión que cumple con ese propósito.

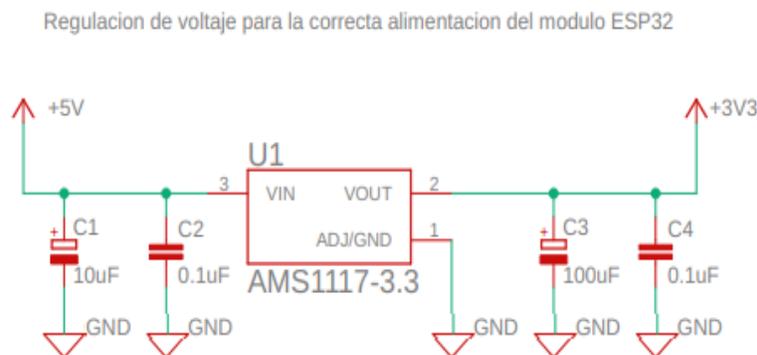


Figura 10: Circuito de alimentación.

2.3.2 pulsadores de Reset y modo flash.

Utilizamos un pulsador en configuración Pull-Up, con el propósito que cuando el interruptor está abierto, el voltaje de la entrada del pin de Reset o flash se encuentre a una tensión de 3.3 V. Cuando el interruptor está cerrado, el voltaje de la entrada del pin Reset o flash va a tierra, los circuitos que conforman esta etapa se muestran en la Figura 11.

Función del pulsador Reset: al accionarlo, reinicia la ejecución de las instrucciones que se encuentra ejecutando en el SoC.

Función del pulsador flash: al accionarlo, permite entrar en modo flash, permite modificar las instrucciones que se encuentran en el SoC.

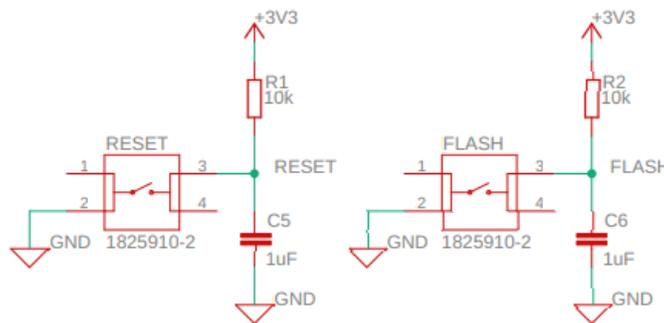


Figura 11: pulsadores RESET y FLASH.

2.4. Diseño de la configuración de la pantalla.

La pantalla, es lo que nos proporciona una interfaz gráfica, ayudándonos a visualizar la señal que estamos muestreando, para este fin, se utilizará el método de comunicación SPI (Serial Peripheral Interface), se utiliza una pantalla de 3.5 pulgadas, con un controlador ILI9486 [14] con el cual se usan 5 número de pines que van conectados al ESP32 y 3 pines para alimentación, tal como se observa en la Figura 12.

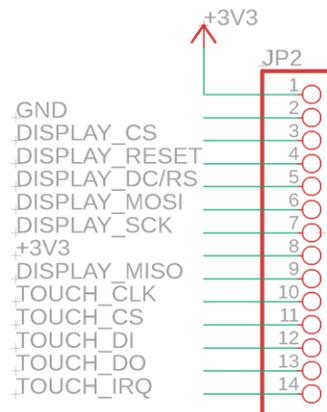


Figura 12: Pinout de la pantalla LCD.

2.5. Integración de las etapas al ESP32.

Luego de haber diseñado las etapas que conformarán el Osciloscopio, estas deben integrarse, para conformar un solo sistema embebido, tal y como se observa en la Figura 13.

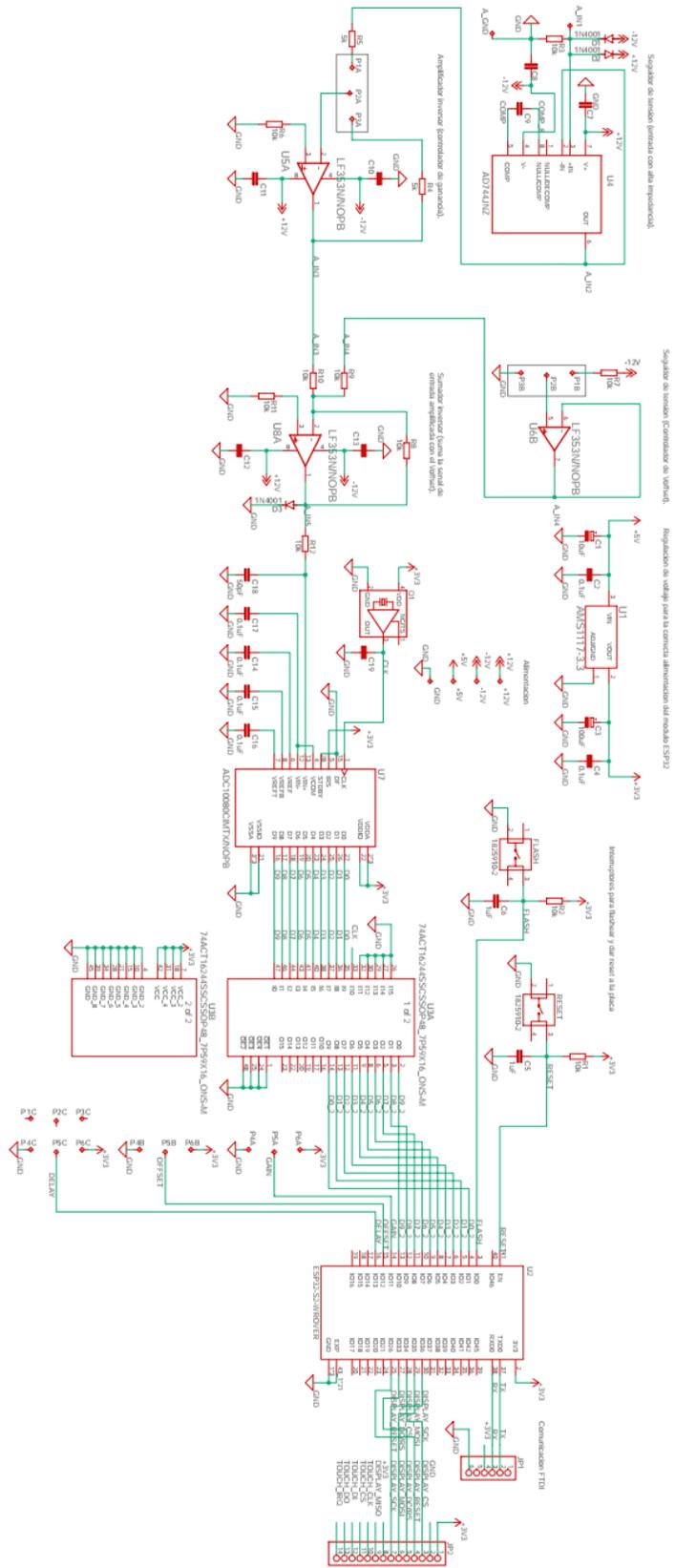
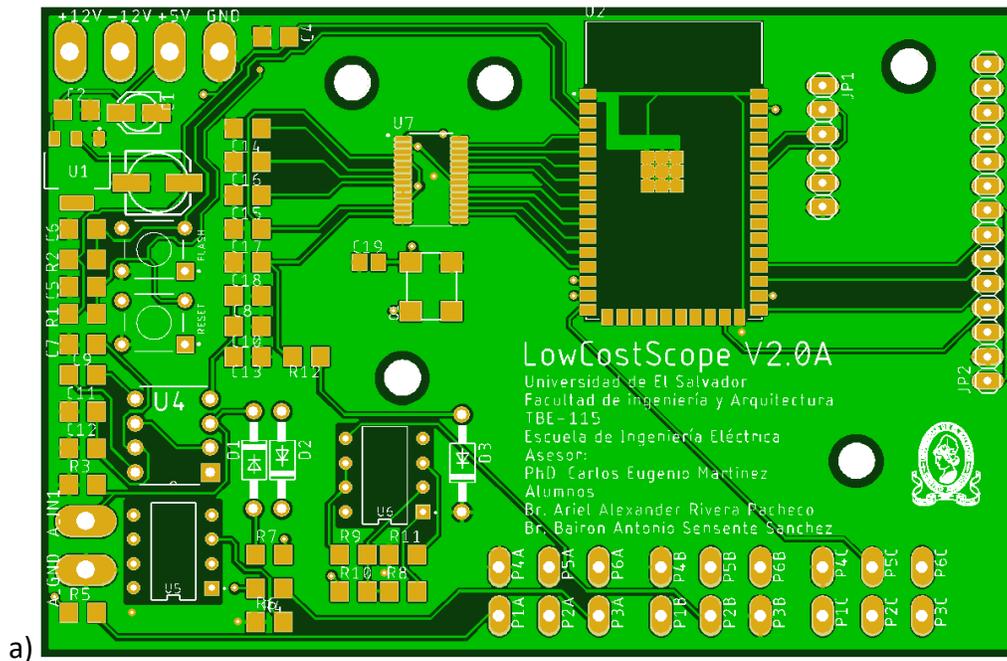


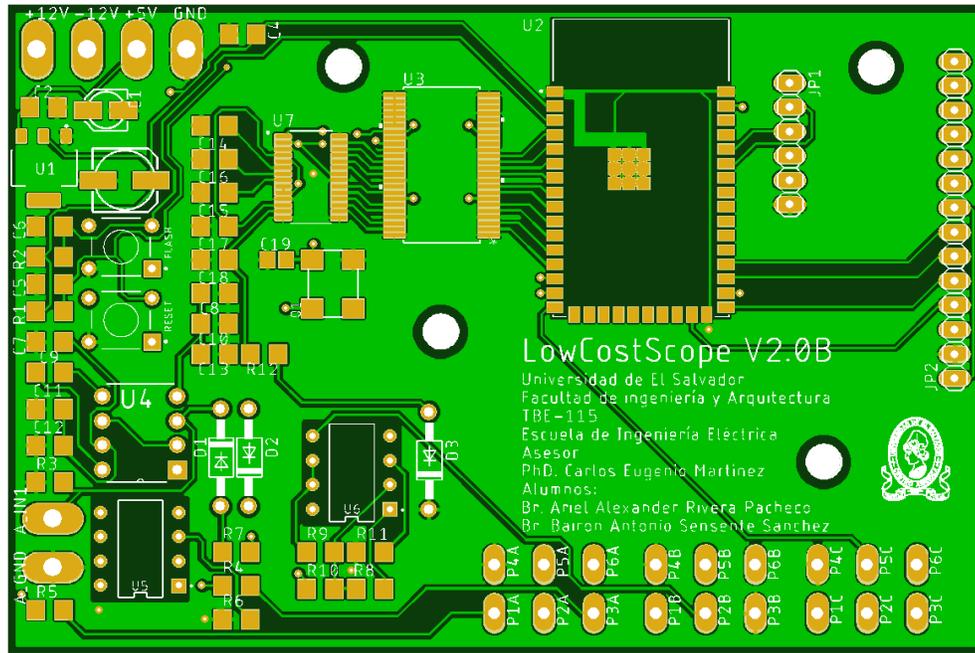
Figura 13: diagrama de conexiones completo de todas las etapas del osciloscopio.

2.6. Diseño de la PCB.

Para el diseño de la PCB se utilizaron los estándares de clase 2 especificado en la norma IPC 6011 [15], Puesto que un osciloscopio es de uso general en un laboratorio de electrónica, se pondrá a disposición para su funcionamiento cubriendo jornadas de estudio y de laboratorio, por lo que el dispositivo electrónico debe de ser de buena calidad, VÉASE EL ANEXO A4.

Se toma a consideración diseñar una PCB, sin FIFO (la cual será el diseño final para implementar) y una con FIFO (como referencia), tal como se observa en las Figuras 14 a) y 14 b) respectivamente.





b)

Figura 14: diseño de la PCB en las versiones a) Osciloscopio con ADC externo, b) Osciloscopio con ADC externo y FIFO.

CAPÍTULO 3: IMPLEMENTACION DEL PROTOTIPO.

En este capítulo, se muestra la implementación de cada una de las etapas ensambladas en protoboard y las pruebas realizadas con 3 distintas formas de onda a distintas frecuencias, el cálculo del número de muestras aproximado que este puede alcanzar.

Además, se muestra la implementación del diseño en PCB y los resultados obtenidos, una comparativa del osciloscopio desarrollado en la presente tesis frente a otros osciloscopios que hay disponibles en el mercado y una tabla de costos para construir el osciloscopio.

3.1. Vista general del prototipo.

Para el prototipo se ha optado por armarlo en una protoboard con elementos de agujeros pasantes tal como se muestra en la Figura 15. Para el instrumento final se usarán elementos de montaje superficial, este prototipo está compuesto por la etapa de entrada analógica, la conversión de la señal análoga a digital, el ESP32 y la pantalla para su representación gráfica de la señal.

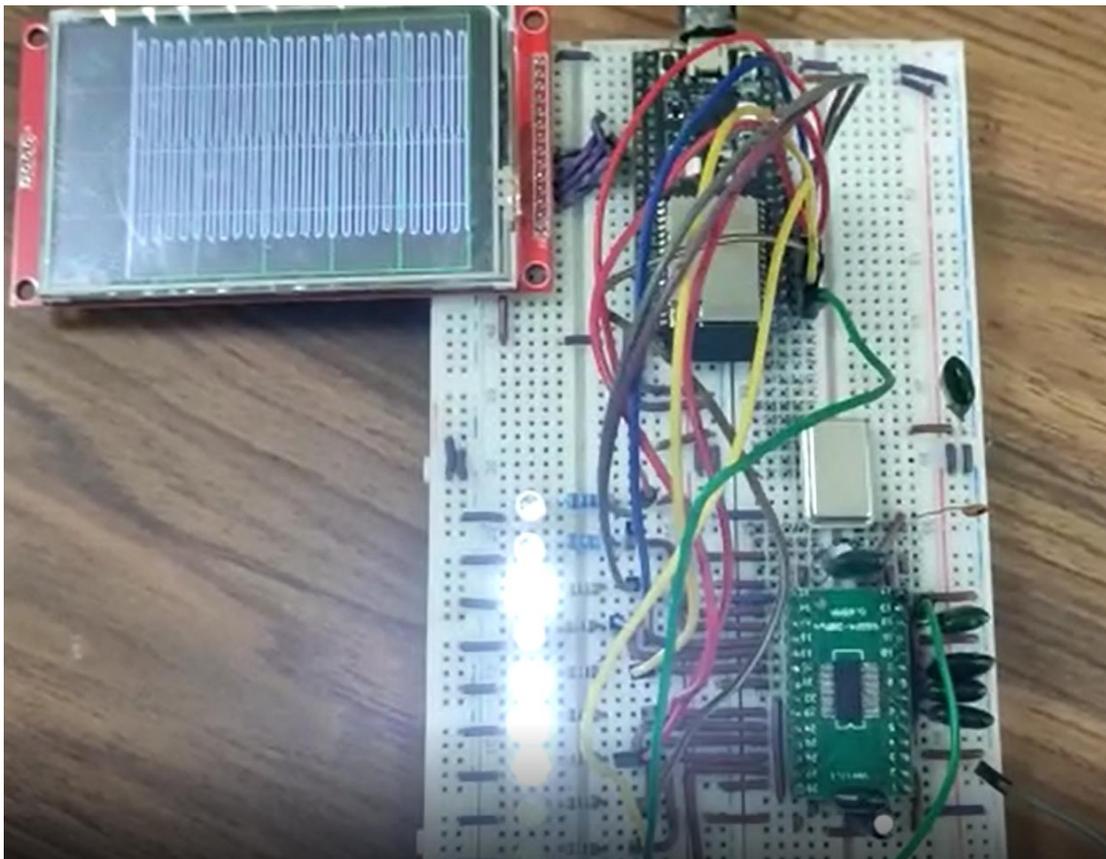


Figura 15: prototipo armado en protoboard.

3.2. Vista de las etapas del prototipo.

Para el desarrollo y armado del prototipo se decidió trabajarlo en protoboard, por la facilidad de armado y realización de pruebas en él.

3.2.1. Etapa de entrada analógica.

Para la etapa de entrada para el acondicionamiento de la señal analógica y que pueda ser muestreada correctamente con el ADC, se utilizaron amplificadores operacionales y potenciómetros para el control de ganancia y V_{offset} , tal como se observa en la Figura 16.

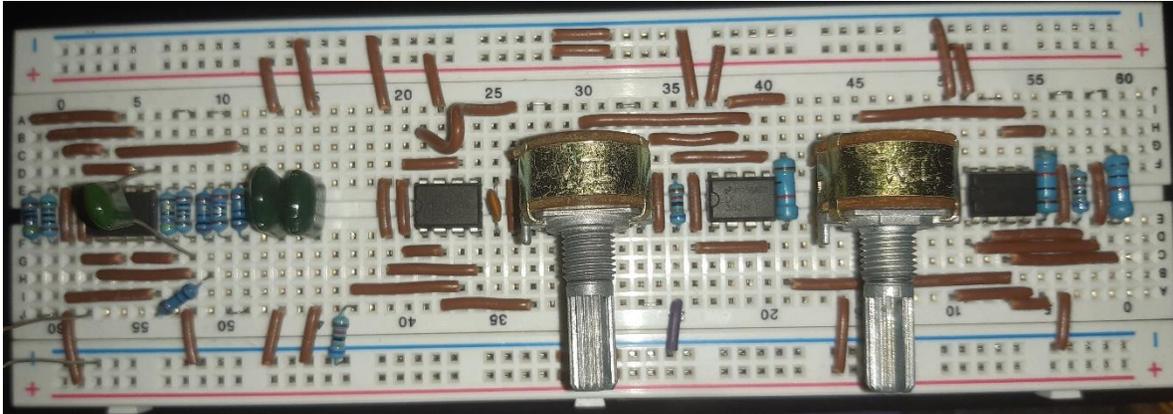


Figura 16: etapas de acondicionamiento de la señal armado en protoboard.

3.2.2. Etapa del ADC.

Para poder utilizar el ADC en protoboard se tuvo que usar un adaptador de SMD a un factor de forma DIP28, tal como se muestra en la Figura 17, de esta forma se armó el circuito del Anexo A3.1.

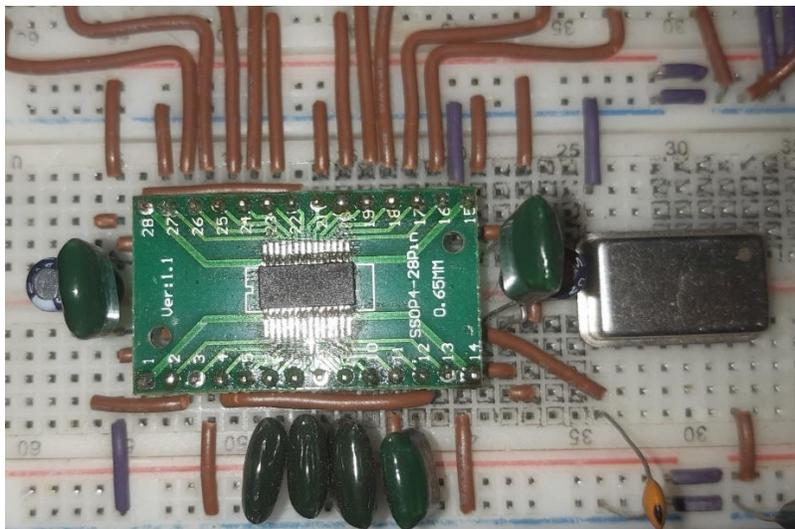


Figura 17: etapa de conversión analógico digital armada en protoboard.

3.2.3. ESP32.

Para el ESP32 se utilizó la placa de desarrollo ESP32-S2-SOALA, la cual cuenta con el ESP32-S2-WROOM el cual es el que se utilizara para instrumento final.

Podemos observar una imagen de esta placa de desarrollo en la Figura 18.

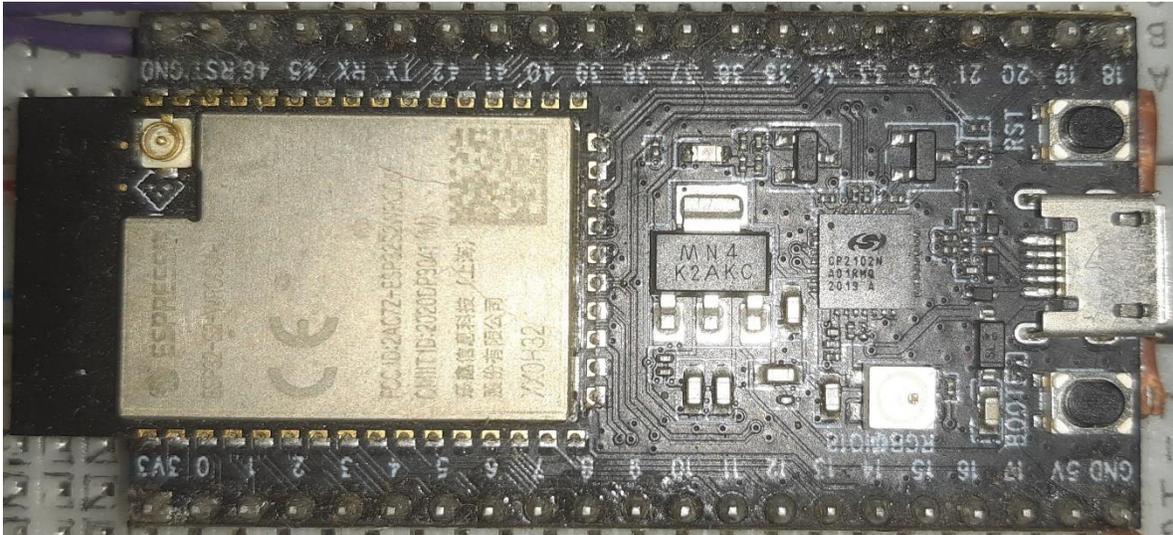


Figura 18: Foto de la placa de desarrollo ESP32-S2-SOALA.

3.2.4. Pantalla.

La pantalla que se escogió es un display TFT LCD de 3.5" con una resolución de 480x320 Píxeles, su comunicación es vía SPI y la comunicación es rápida con el ESP32 es rápida debido a que cuenta con pines específicos para un bus de Hardware SPI (HSPI).

Podemos observar una imagen del display en la Figura 19.

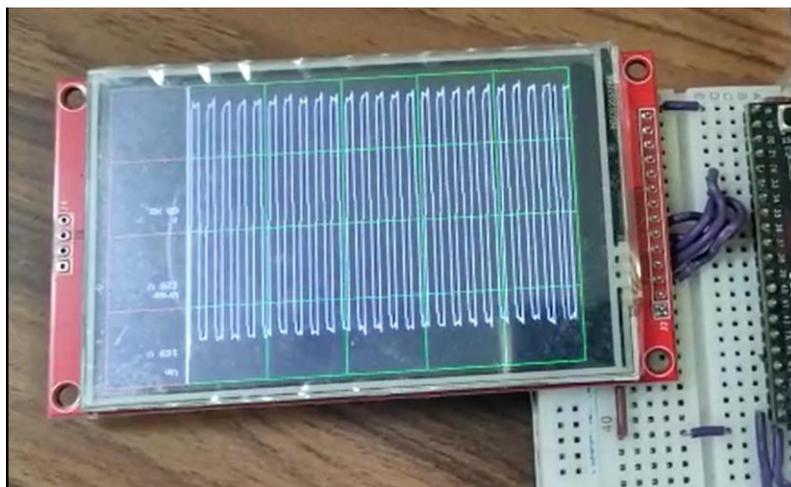


Figura 19: Foto del display.

3.3. Resultados de las pruebas.

Para las pruebas se utilizó el generador de señales Agilent 33210A disponible en los laboratorios de la Escuela de ingeniería eléctrica de la Universidad de El Salvador.

El procedimiento fue el siguiente: se conectó la entrada del convertidor analógico digital al generador de ondas, los tipos de ondas con los que se hicieron pruebas fueron la onda seno, la onda cuadrada y la forma de onda dientes de sierra, la configuración de del generador de señales fue la siguiente:

- $V_{\text{OFFSET}} = 1.4 \text{ V}$
- $V_{\text{p-p}} = 1.0 \text{ V}$

De esta forma se mostraría de forma adecuada en la pantalla debido a que el convertidor analógico puede muestrear valores de tensión que estén entre los valores de 0.4 V y 2.4 V.

Se realizaron las siguientes pruebas:

- Muestreo de una señal sinusoidal a 100 kHz, 500 kHz, 1 MHz y 2 MHz.
- Muestreo de una señal cuadrada a 100 kHz, 500 kHz, 1 MHz y 2 MHz.
- Muestreo de una señal diente de sierra a 100 kHz (debido a que esa es la frecuencia máxima que el generador de señales puede generar este tipo de ondas).

A continuación, se muestran imágenes tomadas de las pruebas que se realizaron con un generador de señales en los laboratorios de la escuela de ingeniería eléctrica.

3.3.1. Onda Sinusoidal.

En las siguientes imágenes se muestra la representación gráfica de una onda sinusoidal.

En la Figura 20 a) se muestra una forma de onda sinusoidal a una frecuencia de 100 kHz, en la Figura 20 b) se muestra la misma forma de onda a una frecuencia de 500 kHz, en la Figura 20 c) se muestra la misma forma de onda a una frecuencia de 1 MHz, la cual se puede observar que el instrumento ya se está acercando a límite de la velocidad máxima de muestreo en la que la forma de onda reconocible y finalmente en la Figura 20 d) se muestra la forma de onda sinusoidal poco reconocible.

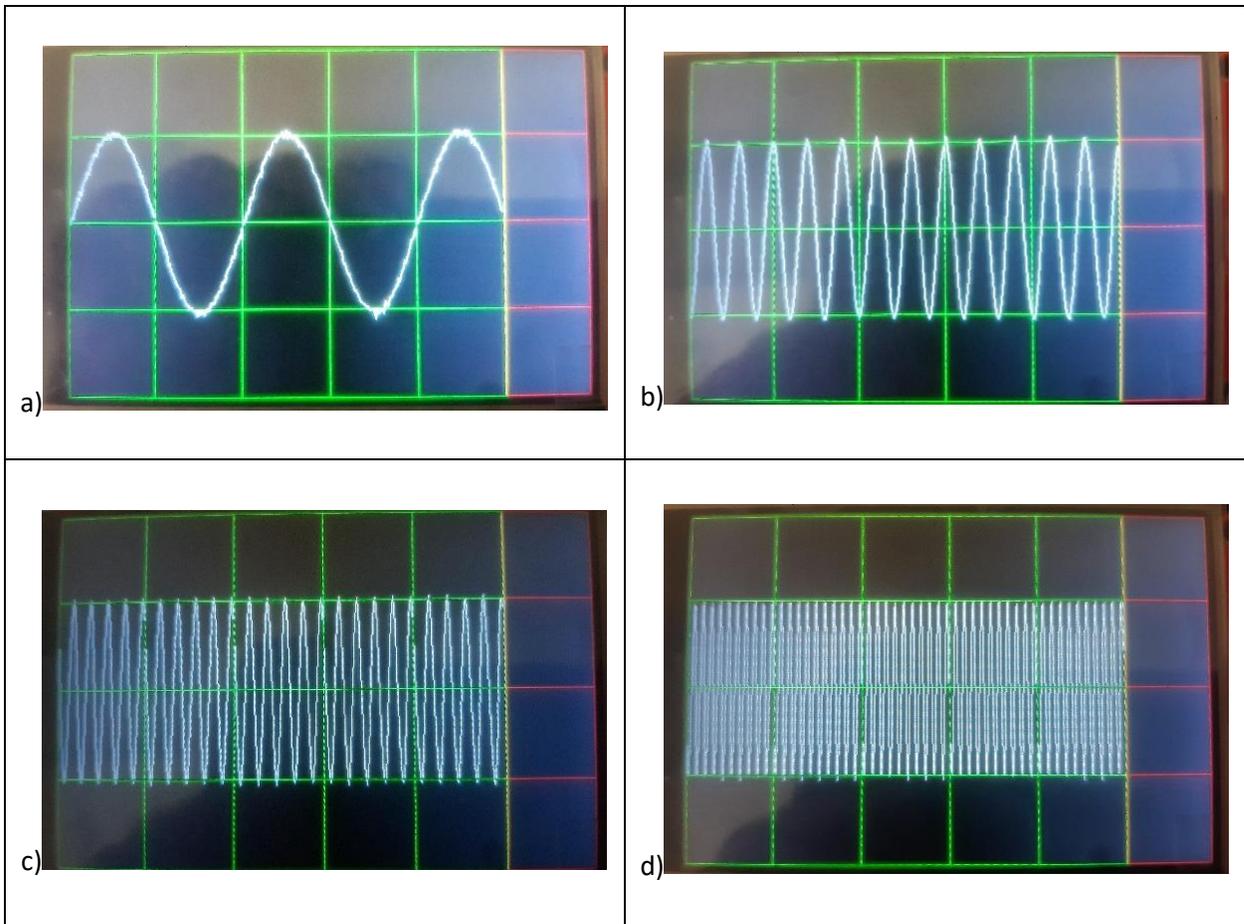


Figura 20: Muestreo de una señal sinusoidal a) 100 kHz b) 500 kHz c) 1 MHz d) 2 MHz.

3.3.2. Onda Cuadrada.

En la siguiente imagen se muestra la representación gráfica de una onda cuadrada.

En la Figura 21 a) se muestra una forma de onda cuadrada a una frecuencia de 100 kHz, en la Figura 21 b) se muestra la misma forma de onda a una frecuencia de 500 kHz, en la Figura 21 c) se muestra la misma forma de onda a una frecuencia de 1 MHz, la cual se puede observar que el instrumento ya se está acercando al límite de la velocidad máxima de muestreo en la que la forma de onda reconocible y finalmente en la Figura 21 d) se muestra la forma de onda cuadrada, y que debido a que es una onda cuadrada con el hecho de que se muestre un estado alto y un estado bajo sea reconocible como tal.

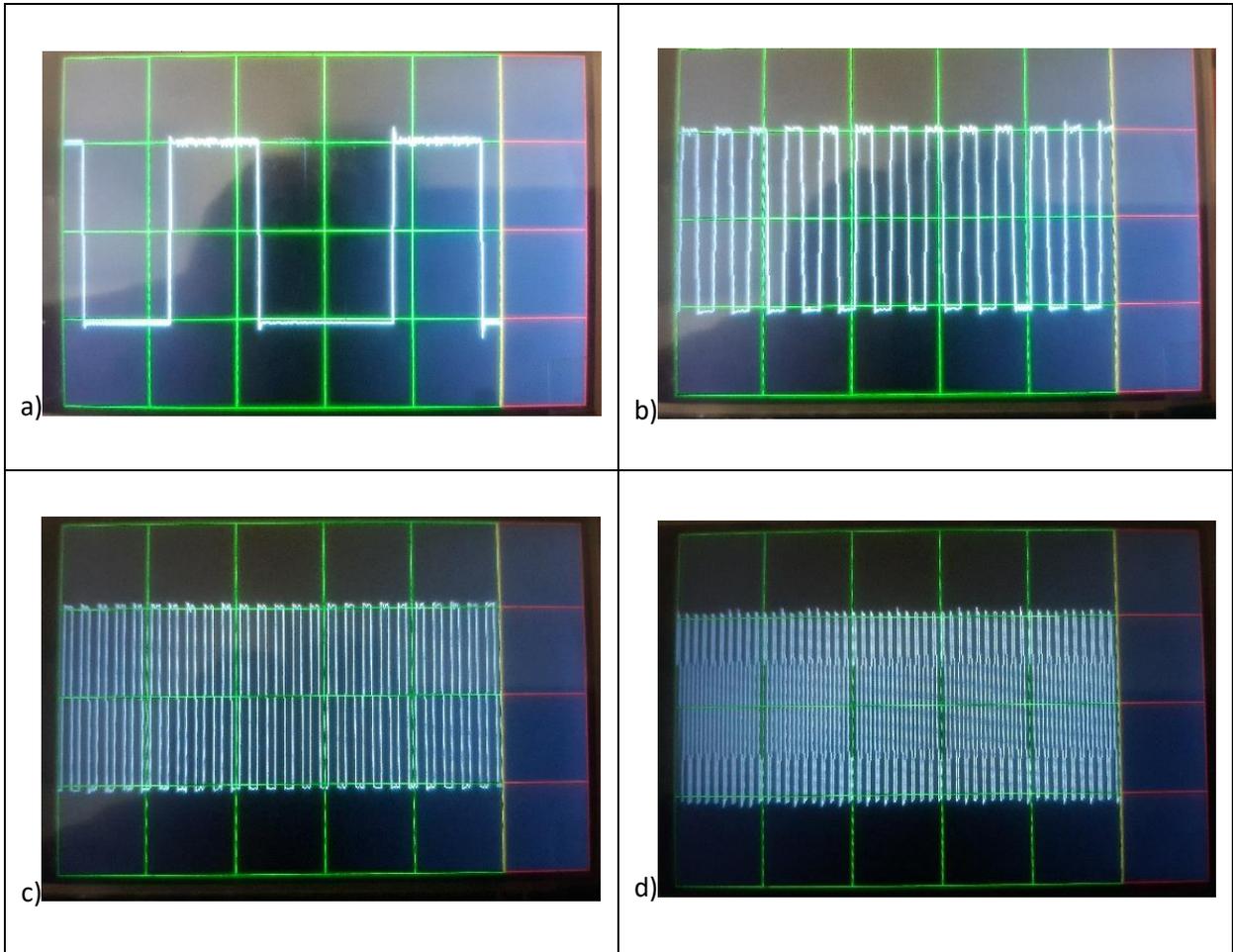


Figura 21: Muestreo de una señal cuadrada a) 100 kHz b) 500 kHz c) 1 MHz d) 2 MHz.

3.3.3. Onda diente de sierra.

En la Figura 22 se muestra la representación gráfica de una onda diente de sierra a una frecuencia de 100 kHz, esta fue la señal con esta frecuencia debido a que el generador de señales utilizado solo puede generarla a esta frecuencia.



Figura 22: Muestreo de una señal diente de sierra.

3.4. Cálculo del límite de muestreo.

Tras las pruebas realizadas en el prototipo se obtuvo que en $25 \mu s$ se obtuvieron 400 muestras, por lo que en un segundo se obtendrían la siguiente cantidad de muestras:

$$tasa\ de\ muestreo = \frac{(1000000\ \mu s)(400\ muestras)}{25\ \mu s} = 16.00 \times 10^6\ muestras$$

Por lo que se concluye que el prototipo puede muestrear a una tasa de **16.00 MSPS**.

Los $25 \mu s$ se obtuvieron mediante unos parámetros en el código del osciloscopio, se puso una marca de tiempo t_0 al inicio del muestreo y t_f al final del muestreo de datos, y en este subproceso de 400 muestras se obtienen un tiempo mediante:

$$t_{sample} = t_f - t_0$$

Según el teorema de Nyquist la frecuencia mínima para muestrear una señal debe de ser el doble de la señal, por lo que para que la forma de la onda muestreada se distinga la tasa de muestreo debe de ser 10 veces o más, por lo que se puede muestrear una señal de 1 MHz como se muestra en la Figura 23.

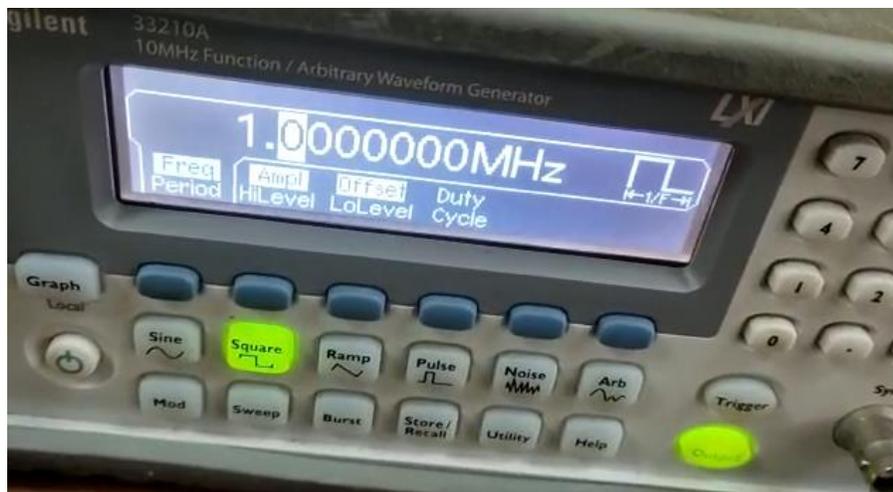


Figura 23: imagen del generador de señales configurado para generar la señal cuadrada que se muestrea en la Figura 18.

3.5. implementación en la PCB.

La implementación de la PCB en nuestro diseño se optó por manufacturar la placa en una empresa extranjera, luego se soldaron los elementos en la placa para su ensamblaje, tal como se muestra en la Figura 24.



Figura 24: imagen del generador de señales conectado al instrumento.

3.6. Costos de la placa.

La tabla 1 muestra los que son los costos para tener todos los elementos para montar el instrumento, se incluyen los costos de los materiales, así como también la manufacturación de la PCB mediante un servicio en línea y costos de envío, pero no se consideran los costos de recursos para realizar la soldadura.

Cantidad	Elemento	Precio unitario	Precio total
12	Capacitor 0.1 uF SMD 1206	\$ 0,02	\$ 0,24
1	Capacitor 50 pF SMD 1206	\$ 0,02	\$ 0,02
1	Capacitor 10 pF SMD 1206	\$ 0,02	\$ 0,02
1	Capacitor 5 pF SMD 1206	\$ 0,02	\$ 0,02
1	Capacitor 10 uF SMD	\$ 0,15	\$ 0,15
1	Capacitor 100 uF SMD	\$ 0,15	\$ 0,15
9	Resistencia 10 kΩ smd 1208	\$ 0,02	\$ 0,18
2	Resistencia 50 kΩ smd 1208	\$ 0,02	\$ 0,04
1	Regulador AMS1117-3.3V	\$ 0,28	\$ 0,11
2	Potenciómetro de 20 kΩ 6 pines	\$ 0,15	\$ 0,15
2	Potenciómetro de 10 kΩ 6 pines	\$ 0,15	\$ 0,15
3	Diodo 1N4001	\$ 0,01	\$ 0,03
1	Oscilador IQXO 80 MHz	\$ 1,68	\$ 1,68
2	Op. Amp. LF353	\$ 0,12	\$ 0,24
1	Op. Amp. AD744	\$ 2.10	\$ 2.10
3	Terminal de 2 pines	\$ 0,60	\$ 1,80
1	Pin header hembra de 6 pines	\$ 0,15	\$ 0,15
1	Pin header hembra de 14 pines	\$ 0,10	\$ 0,10
1	Convertidor A/D ADC10080	\$ 4.59	\$ 4.59

1	ESP32-S2-WROOM	\$ 7.87	\$ 7.87
1	Manufacturación de PCB	\$ 4.27	\$ 4.27
1	Display TFT 3.5"	\$ 12.71	\$ 12.71
TOTAL			\$ 37.31

Tabla 1: presupuesto del proyecto.

3.7. Respuesta en frecuencia.

Para determinar la respuesta en frecuencia se hizo un barrido en frecuencia del instrumento en décadas desde 10.0 Hz hasta 1.0 MHz.

En la Figura 25 se muestra el diagrama de Bode con los resultados.

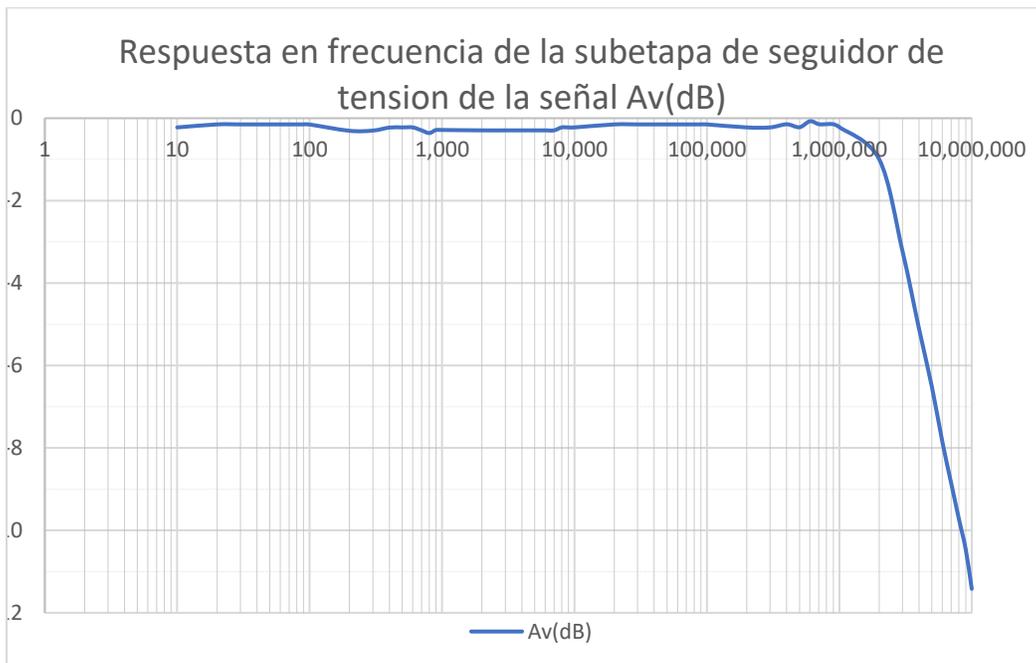


Figura 25: Diagrama de bode de la subetapa del seguidor de tensión de la señal.

3.8. Especificaciones técnicas.

La tabla 2 expone las características técnicas principales del instrumento, los datos están basados en las pruebas realizadas en el mismo.

Características	Valor		Unidades
	Min	Max	
Vpp	--	20.0	V
Tasa de Muestro	14.29	16.0	MSPS
Ancho de banda	10	2x10 ⁶	Hz
Frecuencia máxima de muestreo	--	2.0	MHz
Numero de muestras	--	400	Muestras
Pantalla		3.5	pulgadas

Tabla 2: especificaciones técnicas.

3.9. Comparación de otros dispositivos en el mercado.

La tabla 3 compara las características técnicas del instrumento construido para este trabajo de graduación, así como el realizado en proyecto de ingeniería, y col compara también con 2 modelos comerciales encontrados en la web.

Se observa que en varios aspectos el desarrollado e implementado en este trabajo es superior en varios aspectos respecto a los encontrados en los otros modelos comerciales.

Características	LowCostScope v1.0	LowCostScope v2.0	FNIRSI-138 Pro	FNIRSI-150	Unidades
Vpp	20.0	20.0	40	50	V
Tasa de Muestro	5.0	16.0	2.5	1.0	MSPS
Ancho de banda	1×10^6	2×10^6	0.2×10^6	0.2×10^6	Hz
Frecuencia máxima de muestreo	0.5	2.0	0.1	0.1	MHz
Numero de muestras	250	400	320	230	Muestras
Pantalla	2.2	3.5	2.2	2.2	pulgadas

Tabla 3: Tabla comparativa de especificaciones.

En conclusión, hemos logrado implementar satisfactoriamente el diseño visto en el capítulo 2 tanto en protoboard como en PCB y hacer pruebas de muestreo, ver respuesta en frecuencia, visualizar distintas formas de onda, obtener algunas especificaciones técnicas y el presupuesto del instrumento para compararlo con otros instrumentos de características similares. El instrumento de medición ha cumplido con las expectativas esperadas, debido a que las características técnicas que definen la velocidad del instrumento son mayores que el instrumento trabajado previamente en proyecto de ingeniería [2] y otros que son comerciales y de bajo costo.

En el siguiente capítulo profundizaremos en el desarrollo de software de este instrumento ya que es una parte importante para su funcionamiento.

CAPÍTULO 4: DESARROLLO DEL SOFTWARE.

Este capítulo comprende la explicación del algoritmo o flujo de procesos con el que se puede programar el ESP32 para realizar la función de osciloscopio.

Para el desarrollo del software del osciloscopio se tomó en cuenta la arquitectura del ESP32 para la obtención de datos y realizar el muestreo, también se hizo un estudio previo de las librerías disponibles del controlador de la pantalla que son compatibles con el ESP32.

En resumidas cuentas, el programa consiste en la inicialización de la configuración del bus de comunicación de la pantalla, la asignación de pines de entrada del ESP32 y declaración de variables, para después ejecutar dos subprocesos en bucle como programa principal, podemos observar el flujograma del proceso principal en la Figura 26.

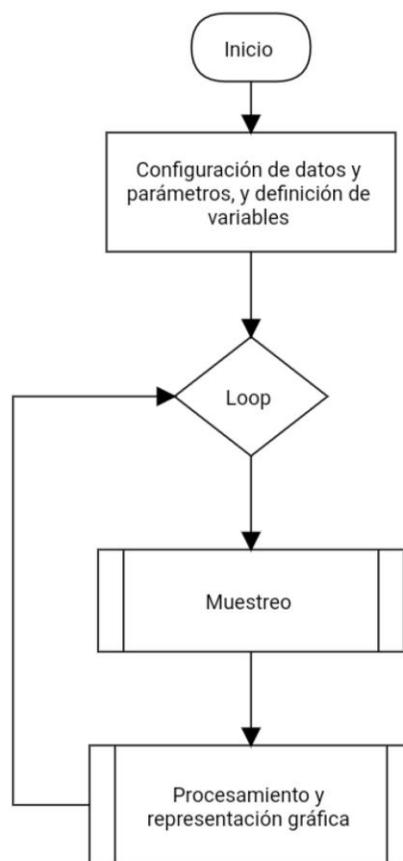


Figura 26: flujograma del proceso principal.

A continuación, se presentan los subprocesos que conforman el bucle del programa:

4.1. Muestreo de datos.

El muestreo de datos se hace sin Delay, llamando instrucciones de forma secuencial hasta completar cada uno de los espacios del arreglo muestras (Registro[400]), el cual tiene 400 muestras como esta descrito en su definición, mediante una función llamada captura(), esto

debido a que en el display utilizado solamente hemos reservado un espacio de 400 pixeles en el eje horizontal y 320 pixeles en el eje vertical.

```
void captura()
{
    Registro[0]=GPIO_REG_READ(GPIO_IN_REG);
    Registro[1]=GPIO_REG_READ(GPIO_IN_REG);
    Registro[2]=GPIO_REG_READ(GPIO_IN_REG);
    Registro[3]=GPIO_REG_READ(GPIO_IN_REG);
    .....
    Registro[395]=GPIO_REG_READ(GPIO_IN_REG);
    Registro[396]=GPIO_REG_READ(GPIO_IN_REG);
    Registro[397]=GPIO_REG_READ(GPIO_IN_REG);
    Registro[398]=GPIO_REG_READ(GPIO_IN_REG);
    Registro[399]=GPIO_REG_READ(GPIO_IN_REG);
}
```

Figura 27: Función `captura()`, la cual se encarga de muestrear los datos.

La instrucción:

```
GPIO_REG_READ(GPIO_IN_REG);
```

Figura 28: función que lee el registro de pines de entradas y salidas del MCU [20].

Lo que realiza es la lectura del registro de las GPIOs (General Purpose Input Output) del MCU, lo que devuelve es un número entero equivalente al número binario que se forma con las GPIOs, siendo el bit menos significativo el GPIO0 y el bit más significativo GPIO31.

Pero estas muestras son datos en bruto, estos datos deben de tratarse para ser interpretados de forma correcta, en pocas palabras es un registro del ESP32, a este se le deben de extraer los bits GPIO 1 hasta el GPIO 10 (los cuales son los asignados para muestrear) que es donde se lee la salida del ADC y de esta manera al ver el estado de cada bit equivalente del ADC poder convertirlo en un decimal que es de nuestro interés, y de esta forma mapearlo para que tome valores entre 0 y 400 mediante una estructura repetitiva *for* [16], y de esta forma poder ser mostrado en pantalla, podemos observar el código de este subproceso de muestreo de la señal en la Figura 29.

```

void datos()
{
  unsigned long start = micros();
  captura();
  ts = micros() - start;
  for(int j=0;j<400;j++)
  {
    RegistroBin=String(Registro[j],BIN);
    int n=0;
    Sample[j]=0;
    for(int k=0;k<11;k++)
    {
      char RegistroBit=RegistroBin[RegistroBin.length()-k];
      if(RegistroBit=='1')
      {
        Sample[j]+=(pow(2,n))/2;
      }
      n++;
    }
  }
}

```

Figura 29: función datos() encargada de convertir lo que retorna la función captura() a un número binario.

En la Figura 30 se muestra un diagrama de flujo donde se explica el anterior segmento de código.

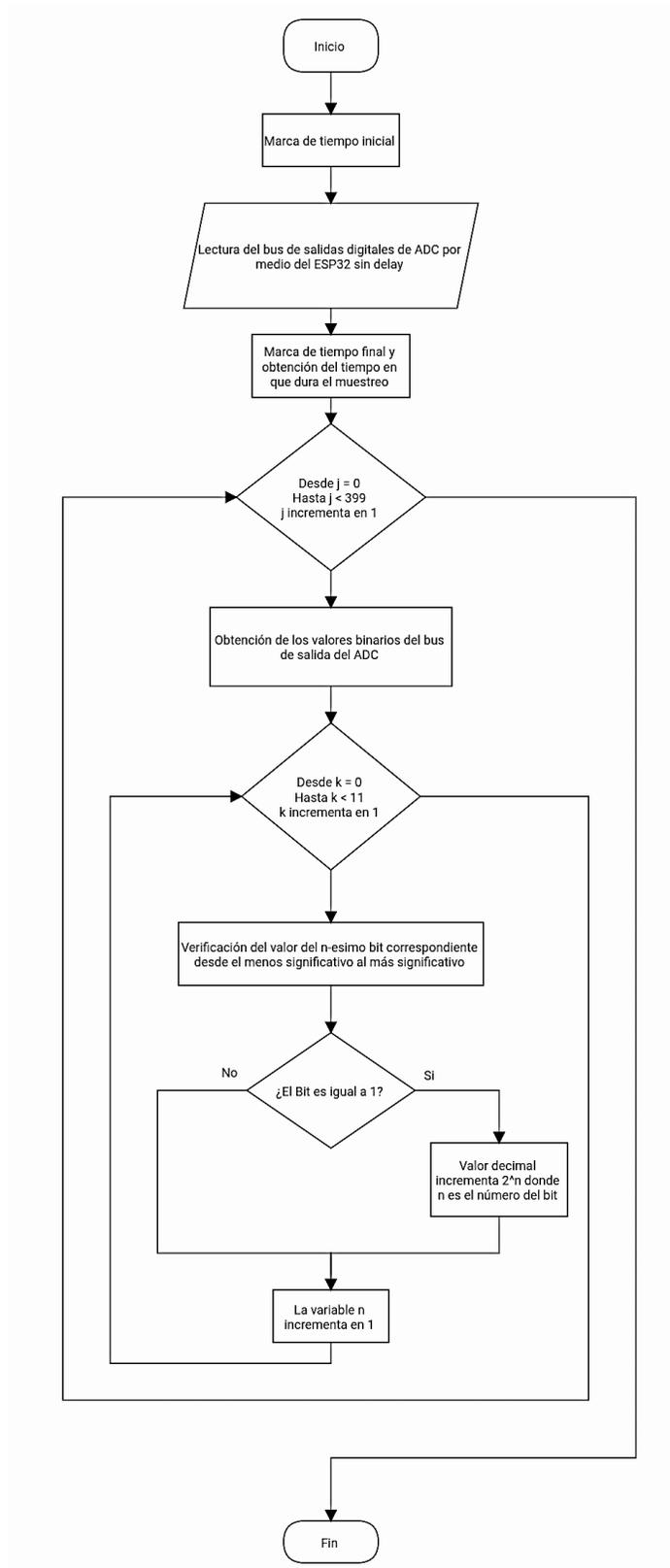


Figura 30: Flujograma del subproceso de muestreo de la señal.

4.2. Procesamiento de datos.

Debido a que el código debe de ser lo más optimizado posible el proceso para la representación en pantalla debe de ser rápida y clara para que no genere confusiones, por lo que se optó en diseñar un método en el que no sea necesario reiniciar la pantalla en su totalidad, que el reinicio de la pantalla sea implícito a la hora de graficar.

Lo que se busca con este subproceso es graficar los datos obtenidos en el subproceso anterior, lo primero es definir el rango de pixeles que se trabajaran, dependerá de la resolución de la pantalla (en este caso es de 480x320 pixeles), teniendo el rango de pixeles lo que se debe de hacer es dibujar una línea negra vertical en la primera posición del eje "x", de esta forma estaremos reiniciando la muestra en ese eje, luego se grafica una verde vertical, luego se estará avanzando una posición en el eje "x" hasta que se llegue a una posición mayor a 400 dibujando una línea blanca que une dos puntos los cuales son la muestra correspondiente al punto actual y la muestra correspondiente al punto anterior, siempre se estarán respetando las siguientes condiciones estructuradas.

Siempre que x sea menor a 401, se estarán graficando pixeles verdes en las posiciones con coordenada (x,y) donde "x" es la posición actual y "y" los valores 0, 79, 159, 239 y 319, mediante una estructura de control *if* [17], esto es con el fin de que a medida se avance posiciones en el eje horizontal se esté graficando líneas horizontales con un espaciamiento de 80 pixeles para generar una rejilla y así poder visualizar las divisiones en pantalla.

Siempre que la posición en "x" sea igual a 0, 80, 160, 240 y 320, se estarán dibujando una línea vertical verde en dichas posiciones en "x" correspondientes, de esta manera se estará completando la rejilla que se mostrara en pantalla, lo que significa que se tendrá un arreglo de 5x4 cuadrados con dimensión de cada cuadro de 80x80 pixeles.

Siempre que la posición en "x" sea mayor a 400, se estarán graficando pixeles rojos en las posiciones con coordenada (x,y) donde "x" es la posición actual y "y" los valores 0, 79, 159, 239 y 319, esto es con el fin de que a medida se avance posiciones en el eje horizontal se esté graficando líneas horizontales con un espaciamiento de 80 pixeles para generar una rejilla y así poder visualizar las divisiones en pantalla, esto con el fin de reservar este espacio para datos de la onda.

Siempre que la posición en "x" sea igual a 401 y 479, se estarán dibujando una línea vertical roja en dichas posiciones en "x" correspondientes, de esta manera se estará completando la rejilla que se mostrara en pantalla, lo que significa que se tendrá un arreglo de 1x4 cuadrados con dimensión de cada cuadro de 80x80 pixeles.

Cada validación se realizará de manera secuencial mediante una estructura de control como lo es un lazo "for" donde el alto lo pondrá la variable de la coordenada del eje "x", podemos observar el flujograma del subproceso de procesamiento de datos y representación gráfica de la señal en la Figura 31.

A continuación, en la Figura 32 se muestra el segmento del programa que se encarga de graficar en pantalla la señal muestreada.

```
void graficar ()
{
    int phi=random(0, 20);
    for(int xpos=0;xpos<480;xpos++)
    {
        gfx->drawLine(xpos+1,0,xpos+1,320,BLACK); //Borrar dato anterior
        if(xpos<400)
        {
            gfx->drawLine(xpos,0.3125*Sample[xpos],xpos+1,0.3125*Sample[xpos+1],WHITE);
        }
        if(xpos<401)
        {
            gfx->drawPixel(xpos,0, GREEN);
            gfx->drawPixel(xpos,79, GREEN);
            gfx->drawPixel(xpos,159, GREEN);
            gfx->drawPixel(xpos,239, GREEN);
            gfx->drawPixel(xpos,319, GREEN);
        }
        if(xpos==0)
        {
            gfx->drawLine(xpos,1,xpos,319, GREEN);
        }
        if(xpos==80)
        {
            gfx->drawLine(xpos,1,xpos,319, GREEN);
        }
        if(xpos==160)
        {
            gfx->drawLine(xpos,1,xpos,319, GREEN);
        }
        if(xpos==240)
        {
            gfx->drawLine(xpos,1,xpos,319, GREEN);
        }
        if(xpos==320)
        {
            gfx->drawLine(xpos,1,xpos,319, GREEN);
        }
        if(xpos==400)
        {
            gfx->drawLine(xpos,1,xpos,319, GREEN);
        }
        if(xpos==401)
        {
            gfx->drawLine(xpos,1,xpos,319, RED);
        }

        if(xpos>400)
        {
            gfx->drawPixel(xpos,0, RED);
            gfx->drawPixel(xpos,79, RED);
            gfx->drawPixel(xpos,159, RED);
            gfx->drawPixel(xpos,239, RED);
            gfx->drawPixel(xpos,319, RED);
        }
        if(xpos==479)
        {
            gfx->drawLine(xpos,1,xpos,319, RED);
        }
    }
}
```

Figura 32: función graficar().

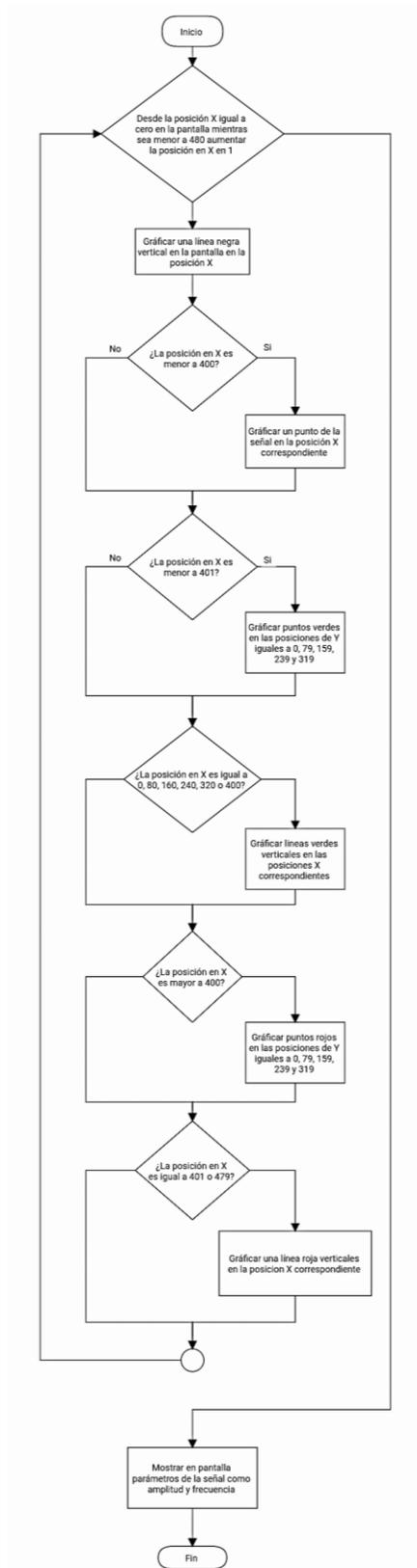


Figura 31: Flujograma del subproceso de procesamiento de datos y representación gráfica de la señal.

CAPITULO 5: CONCLUSIONES Y LÍNEA FUTURA.

5.1. Conclusiones.

- Los resultados fueron cercanos a los esperados pues la tasa de muestreo es de 16 MSPS y el esperado era de 20 MSPS.
- En base al diagrama de bode generado al hacer un barrido de frecuencia en la etapa de entrada analógica se observa que el ancho de banda del instrumento tiene una frecuencia de corte de aproximadamente 2.0 MHz el cual está en el rango de la frecuencia máxima muestreada.
- El instrumento es viable para su producción en masa para fines académicos i educativos, puesto que el costo para la manufacturación de la placa no es elevado y al ser una producción en gran cantidad los costos disminuyen.
- El desarrollo de un osciloscopio utilizando microcontroladores sigue sin ser muy explorada en ámbitos académicos, a pesar de que los resultados obtenidos fueron buenos aún hay mucho por mejorar y trabajar.
- el proceso de muestreo y representación en pantalla se divide en dos etapas, la obtención de datos y el procesamiento, puesto que la obtención de datos se obtiene gracias al convertidor analógico digital en conjunto con un oscilador de cristal, ya que se encarga de digitalizar la señal, el procesamiento depende del microcontrolador ya que el pone un límite en la velocidad del osciloscopio, por lo que se puede concluir que se produce un cuello de botella generado por el microcontrolador.

5.2. Líneas Futuras.

- Algunos parámetros como la frecuencia no se observan debido a la complejidad de la señal y como implementarlo en este diseño, por lo que para futuro se puede realizar un estudio para la obtención de la frecuencia de una señal.
- Para futuros trabajos se puede aumentar el número de canales ya sea con más componentes o con más microcontroladores para otras aplicaciones, por ejemplo: si se amplía este diseño a 3 canales se podría desarrollar en un analizador de calidad energética de bajo costo.
- Se puede realizar un estudio con antenas para hacer un analizador de espectro en frecuencia de bajo costo, además de agregar un módulo microSD para poder guardar datos y tener muchas muestras para hacer análisis de distorsión armónica y análisis de Fourier.

- La implementación de trabajos en sistemas embebidos en la Escuela de Ingeniería Eléctrica podría ayudar a alumnos a implementar el conocimiento en las materias cursadas durante la carrera a la vez que se podrían desarrollar instrumentos de bajo costo y de buena calidad que son escasos en la Escuela de Ingeniería Eléctrica.
- Este trabajo podrá ser una referencia para futuros trabajos en sistemas embebidos donde los alumnos pongan en práctica la diversidad de conocimientos adquiridos en las diferentes áreas que conforman la carrera de ingeniería eléctrica.

REFERENCIAS BIBLIOGRÁFICAS.

- [1] Jose Mauricio Alcántara Balcáceres, Dimas Wilfredo Alvarenga Mármol, Ernesto Vladimir Valdez Rivas, "Estación virtual de instrumentos para mediciones eléctricas de carácter didáctico", en la Universidad de El Salvador, 2007, pág. 22.
- [2] Ariel Alexander Rivera Pacheco, Bairon Antonio Sensente Sánchez, "Diseño e implementación de un osciloscopio utilizando Arduino", en la Universidad de El Salvador, 2021.
- [3] J. Oser and H. Blemings, *Practical Arduino*. Berkeley, CA: Apress, 2011, p. 197.
- [4] P. Horowitz and W. Hill, *The art of electronics*, 3rd ed. New York: Cambridge University Press, 2015, p. 233.
- [5] A. Sedra, K. Smith, E. Pineda Rojas and L. Ortega, *Circuitos microelectrónicos*, 5th ed. México: McGraw-Hill, 2006, pp. 79.
- [6] A. Sedra, K. Smith, E. Pineda Rojas and L. Ortega, *Circuitos microelectrónicos*, 5th ed. México: McGraw-Hill, 2006, pp. 68.
- [7] P. Horowitz and W. Hill, *The art of electronics*, 3rd ed. New York: Cambridge University Press, 2015, p. 232.
- [8] A. Sedra, K. Smith, E. Pineda Rojas and L. Ortega, *Circuitos microelectrónicos*, 5th ed. México: McGraw-Hill, 2006, pp. 75.
- [9] P. Horowitz and W. Hill, *The art of electronics*, 3rd ed. New York: Cambridge University Press, 2015, p. 234.
- [10] "ADC10080 10-Bit, 80 MSPS, 3V, 78.6 mW A/D Converter", *Ti.com*, 2013. [Online]. Available: <https://www.ti.com/lit/ds/symlink/adc10080.pdf>.
- [11] " SN54ACT16244, 74ACT16244 16-BIT BUFFERS/LINE DRIVERS WITH 3-STATE OUTPUTS ", *Ti.com*, 2013. [Online]. Available: <https://www.ti.com/lit/ds/symlink/74act16244.pdf>.
- [12] "ESP32S2WROOM ESP32S2WROOMI Datasheet" ESP32-S2-WROOM-1, V1.0, Epressif system, 2021, [Online]. pp. 17. Available: https://www.espressif.com/sites/default/files/documentation/esp32-s2-wrover_esp32-s2-wrover-i_datasheet_en.pdf.
- [13] "AMS1117 Datasheet", *Advanced-monolithic.com*, 2021. [Online]. Available: <http://www.advanced-monolithic.com/pdf/ds1117.pdf>.
- [14] "ILI9486", *ILITEK*, 2021. [Online]. Available: <https://www.hpinfotech.ro/ILI9486.pdf>.
- [15] *IPC 6011*, 1ra ed, Sanders Road Northbrook, Illinois, 1996, p. 1.
- [16] M. Deitel y J. Deitel, *Como programar en C++*, 4th ed. México: PEARSON EDUCACIÓN, 2003, pp. 104.
- [17] M. Deitel y J. Deitel, *Como programar en C++*, 4th ed. México: PEARSON EDUCACIÓN, 2003, pp. 76.

[18] A. Oppenheim, A. Willsky, S. Hamid Nawab, G. Mata Hernández and A. Suárez Fernández, *Señales y sistemas*, 2nd ed. México: Prentice Hall, 1998, pp. 514 - 516.

[19] "Measurement Science - TU Delft OCW", *TU Delft OCW*, 2021. [Online]. Available: <https://ocw.tudelft.nl/courses/measurement-science/>.

[20] "ESP32-S2 Technical Reference Manual", ESP32-S2-WROOM-1, V1.0, Epressif system, 2021, [Online]. pp. 184. Available: https://www.espressif.com/sites/default/files/documentation/esp32-s2_technical_reference_manual_en.pdf.

[21] "AD744", AD744, Analog Devices, 2017, [Online]. pp. 1. Available: <https://www.analog.com/media/en/technical-documentation/data-sheets/ad744.pdf>.

[22] "LF353-N Wide Bandwidth Dual JFET Input Operational Amplifier", LF353, Texas Instrument, 2013, [Online]. pp. 1. Available: <https://www.ti.com/lit/ds/symlink/lf353-n.pdf>.

ANEXOS.

A1. Amplificadores operación.

A1.1. Seguidor de tensión.

El seguidor de tensión o amplificador de ganancia unitaria [5] es un caso especial de la configuración no inversora en el que se harían $R2 = 0 \Omega$ y $R1 = \infty \Omega$, a este circuito se le denomina seguidor de tensión porque la salida sigue a la entrada, en el caso ideal, $v_o = v_i$, $R_{en} = \infty \Omega$ y $R_{sal} = 0 \Omega$ como se muestra en la figura A1.

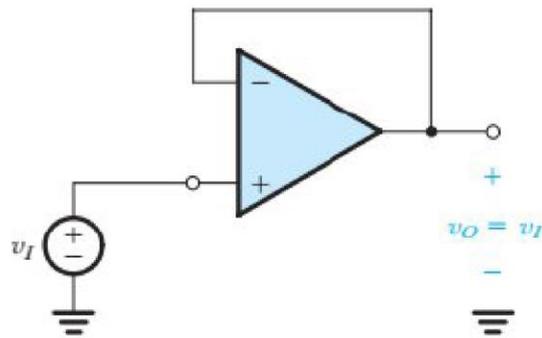


Figura A1: amplificador operacional conectado como seguidor de tensión. [5]

A1.2. Amplificador inversor.

Los amplificadores operacionales no se usan solos, en cambio se conecta a componentes pasivos en un circuito de retroalimentación, esta configuración [6] incluye un amplificador operacional y dos resistencias ($R1$ y $R2$), donde $R1$ se conecta entre la fuente de tensión y el terminal de entrada inversora, y $R2$ se conecta entre el terminal de entrada inversora y la salida formando una retroalimentación negativa para que la regla de oro sea válida como se describe y se explica en la Figura A2.

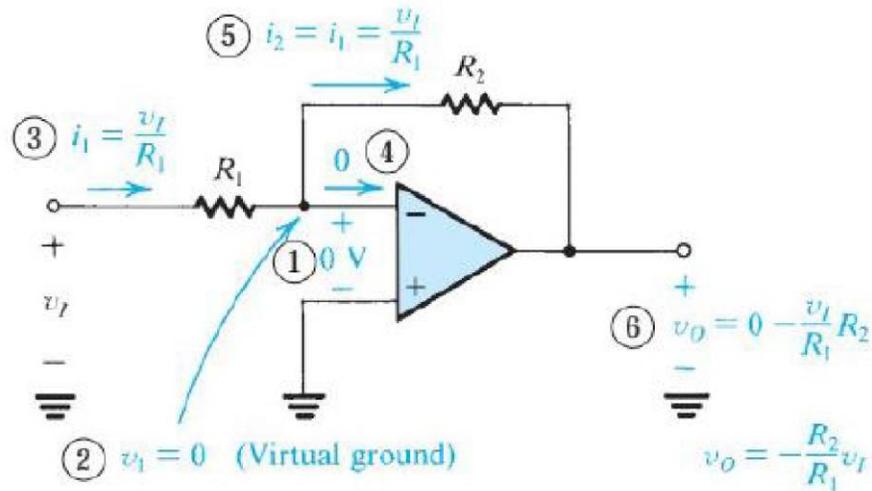


Figura A2: amplificador operacional conectado como un amplificador inversor. [6]

A1.3. Sumador.

Una aplicación muy importante de la configuración inversora es el circuito sumador ponderado en donde se tiene una resistencia R_f en la ruta de alimentación, pero hay varias señales de entrada $v_1, v_2, v_3, \dots, v_n$, cada una de ellas aplicada a una resistencia respectivamente $R_1, R_2, R_3, \dots, R_n$, conectadas al terminal de entrada inversora del amplificador operacional [8] como se muestra en la Figura A3.

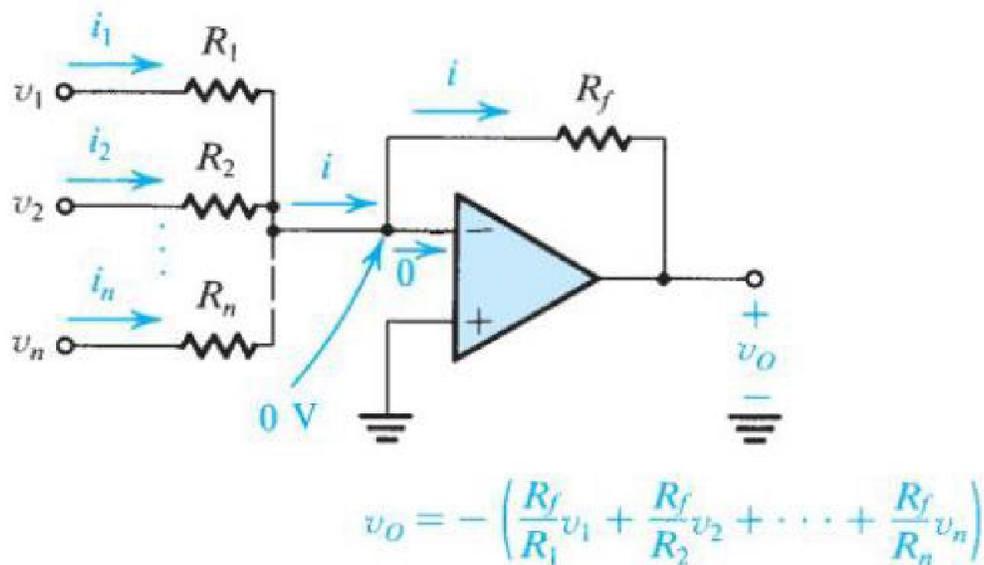


Figura A3: amplificador operacional conectado como un sumador ponderado. [8].

A2. Muestreo de señales analógicas.

Las señales de naturaleza analógica son prácticamente imposibles de manipular de manera digital sin antes digitalizarlas, para eso es necesario realizar un muestreo.

El muestreo de señales analógicas consiste en tomar valores discretos o muestras de una señal continua en el tiempo en intervalos de tiempo consecutivamente iguales, de manera que esta sea útil para la aplicación práctica de métodos de análisis de señales y sistemas.

Para lograr representar una señal continua en el tiempo con un grupo de muestras discretas, es necesario que dichas muestras se encuentren lo suficientemente próximas unas de otras respecto a la frecuencia más alta, esto nos permite que la señal pueda ser recuperada, esto se conoce como teorema del muestreo de Nyquist.

A2.1. Muestreo con tren de impulsos

Una de las formas de muestrear una señal analógica es usando un tren de impulsos [18]. Si tenemos una señal $x(t)$ como se muestra en la Figura A4.

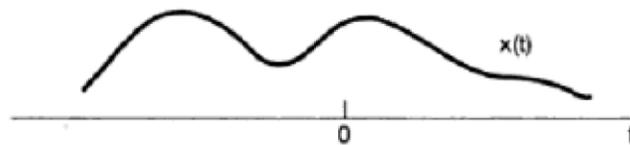


Figura A4. señal continua en el tiempo. [18]

Definimos una señal de muestreo $p(t)$ con un periodo de muestreo T y con frecuencia fundamental $\omega_s = 2\pi/T$ como se muestra en la Figura A5.

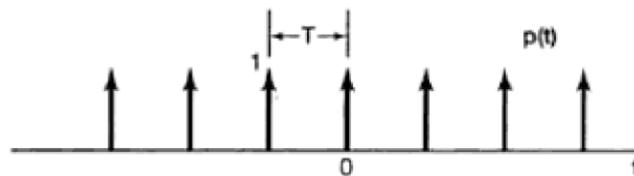


Figura A5. señal de muestreo, tren de impulsos. [18]

Al multiplicar estas dos señales como se muestra en la Figura A6.

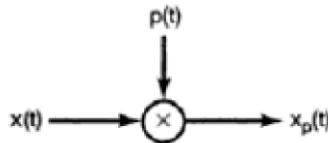


Figura A6. multiplicación de las señales $x(t)$ y $p(t)$ [18]

obtenemos una nueva señal discreta en el dominio del tiempo $x_p(t) = x(t)p(t)$ como se observa en la Figura A7.

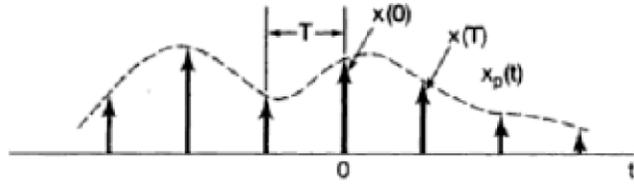


Figura A7. señal $x_p(t)$ discreta en el dominio del tiempo. [18]

Si se ha muestreado de manera correcta la señal $x_p(t)$ puede ser cuantificada para ser utilizada de manera digital. [18]

A3. Convertidores analógico digitales (ADC).

Como anteriormente vimos para poder manipular una señal de naturaleza digital, primero hay que digitalizarla, esto es posible gracias a los convertidores analógico digitales [19], estos convertidores primero muestran una señal de entrada $V_i(t)$ luego cuantifican esa señal dividiendo la amplitud de la señal muestreada en pasos respecto a una tensión de referencia V_{ref} , la cantidad de pasos está dada por 2^n bits, dependiendo de la resolución del convertidor analógico digital, la salida $D_0(n)$ está dada por un bus de 2^n bits podemos ver una gráfica en la Figura A8, podemos ver este proceso en la Figura A9.

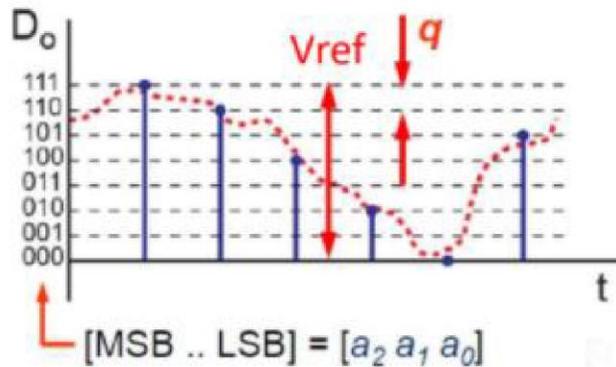


Figura A8. señal cuantificada en pasos en bits. [19]

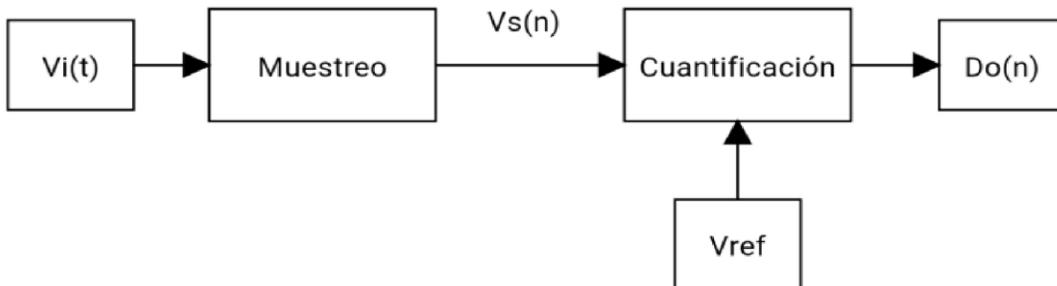


Figura A9. diagrama de bloques de un ADC. [19]

En el convertidor se define un rango de tensiones, $V_{ref}(T)$ y $V_{ref}(B)$, en el pin de entrada analógica del convertidor muestreará valores de tensiones que estén en medio de las dos referencias, de manera que en los pines de salida del convertidor se tendrá un valor binario en un modo de comunicación en paralelo, el número de pines dependerá del número de bits que está especificado en el convertidor.[10]

INPUT SIGNAL VOLTAGE	STEP	DIGITAL OUTPUT CODE							
		MSB				LSB			
$V_{ref}(B)$	255	0	0	0	0	0	0	0	0
•	•	•	•	•	•	•	•	•	•
•	•	•	•	•	•	•	•	•	•
•	128	0	1	1	1	1	1	1	1
•	127	1	0	0	0	0	0	0	0
•	•	•	•	•	•	•	•	•	•
•	•	•	•	•	•	•	•	•	•
$V_{ref}(T)$	0	1	1	1	1	1	1	1	1

Figura A10. tabla de verdad para un ADC con dos tensiones de referencia. [10]

A3.1. Circuito de aplicación de la hoja de datos del ADC10080.

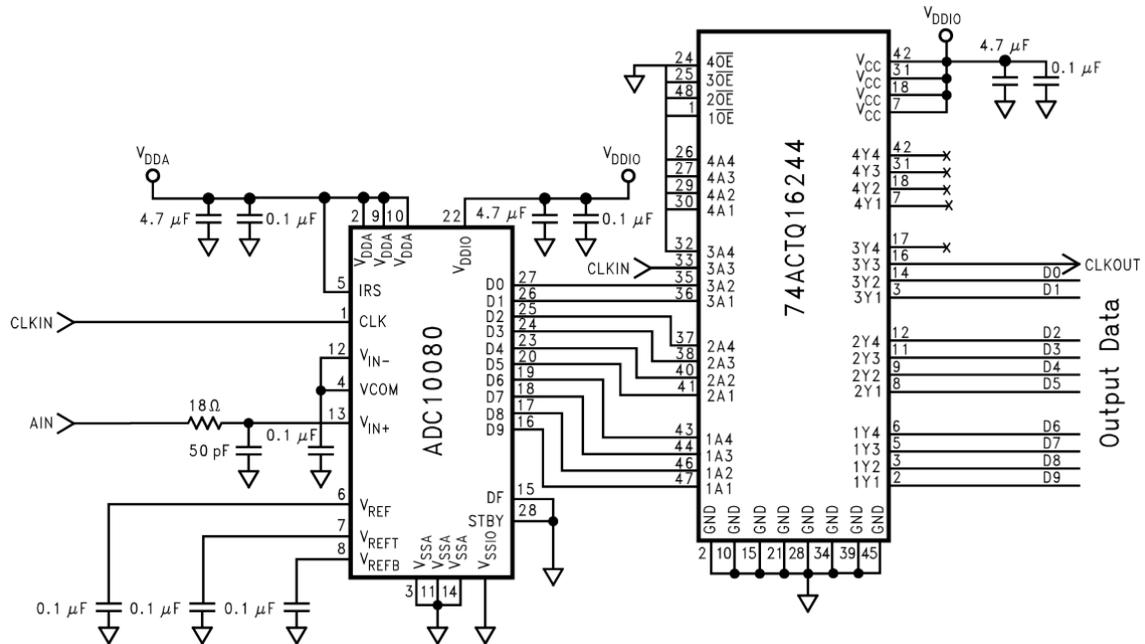


Figura A10. Circuito de referencia para aplicaciones en instrumentación según la hoja de datos del ADC10080. [10]

A4. Normas IPC.

Según la Norma IPC 6011 [15] existen las siguientes clases:

- **IPC Clase 1:** esta clase se centra en dispositivos que son comúnmente de uso doméstico y/o fines como un prototipo o algo de que no requiera de una calidad moderada, cuyo ciclo de vida no deba ser muy largo.
- **IPC Clase 2:** esta clase hace referencia a todos los dispositivos electrónicos los cuales su fin es dar un servicio, o el uso que se les deba dar es de larga duración, pero no tan extremo, la calidad de estos es buena y suelen tener ciclos de vida buenos.
- **IPC Clase 3:** esta clase se refiere a dispositivos de uso militar por ejemplo donde se ponen en funcionamiento en condiciones críticas por largos periodos de tiempo, son de la mejor calidad y son a prueba de falla.

Los dispositivos electrónicos de clase 2 abarcan todos los dispositivos electrónicos que requieren un funcionamiento continuo y un ciclo de vida prolongado, hasta cierto punto. Se desea un servicio ininterrumpido, pero no crítico. Junto con lo que se muestra en el cuadro anterior, los ejemplos de IPC Clase 2 incluyen:

- Televisores
- Acondicionadores de aire
- tablets.

A5. Elementos SMD.

Los elementos SMD son elementos de montaje superficial ya sea dispositivos pasivos o activos.

A5.1. Ventajas de los elementos SMD vs los elementos de agujero pasante.

- Reducir el peso y las dimensiones.
- Reducir los costos de fabricación.
- Reducir la cantidad de agujeros que se necesita taladrar en la placa.
- Permitir una mayor automatización en el proceso de fabricación de equipos.
- Permitir la integración en ambas caras del circuito impreso.
- Reducir las interferencias electromagnéticas gracias al menor tamaño de los contactos (importante a altas frecuencias).
- Mejorar el desempeño ante condiciones de vibración o estrés mecánico.
- En el caso de componentes pasivos, como resistencias y condensadores, se consigue que los valores sean mucho más precisos.
- Ensamble más preciso.

A5.2. Desventajas de los elementos SMD vs los elementos de agujero pasante.

- El proceso de armado de circuitos puede ser más complicado que en el caso de la tecnología de agujeros pasantes, elevando el costo inicial de un proyecto de producción.
- El reducido tamaño de los componentes provoca que sea muy laborioso o irrealizable, en ciertos casos, el armado manual (soldadura) de circuitos, esencial en la etapa inicial de un desarrollo (prototipado).
- Es más fácil que un componente electrónico de montaje superficial se desprenda por accidente de su placa de circuito impreso que un componente de agujero pasante. Esta es una cuestión especialmente relevante cuando se eligen los conectores del circuito en la fase de diseño, ya que los conectores deben soportar fuerzas considerables cuando el usuario realiza conexiones y desconexiones.