

**UNIVERSIDAD DE EL SALVADOR
FACULTAD DE INGENIERIA Y ARQUITECTURA
ESCUELA DE INGENIERA ELECTRICA**



“Elaboración de Manual de Laboratorio de Electrónica”

PRESENTADO POR

MARROQUIN POCASANGRE, OSCAR EDUARDO

**PARA OPTAR AL TÍTULO DE:
INGENIERO ELECTRICISTA**

CIUDAD UNIVERSITARIA, JULIO 2003

UNIVERSIDAD DE EL SALVADOR

RECTORA

:

DRA. MARÍA ISABEL RODRÍGUEZ

SECRETARIA GENERAL

:

LICDA. LIDIA MARGARITA MUÑOZ

FACULTAD DE INGENIERIA Y ARQUITECTURA

DECANO

:

ING. ALVARO ANTONIO AGUILAR ORANTES

SECRETARIO

:

ING. SAUL ALFONSO GRANADOS

ESCUELA DE INGENIERIA ELECTRICA

DIRECTOR

:

ING. LUIS ROBERTO CHEVEZ PAZ

**UNIVERSIDAD DE EL SALVADOR
FACULTAD DE INGENIERIA Y ARQUITECTURA
ESCUELA DE INGENIERA ELECTRICA**

**TRABAJO DE GRADUACION PREVIO A LA OPCION AL GRADO DE:
INGENIERO ELECTRICISTA**

TITULO :
“Elaboración de Manual de Laboratorio de Electrónica”

PRESENTADO POR :
MARROQUIN POCASANGRE, OSCAR EDUARDO

TRABAJO DE GRADUACION APROBADO POR:

DOCENTE DIRECTOR :
ING. LUIS ROBERTO CHEVEZ PAZ

DOCENTE DIRECTOR :
ING. JOSE MIGUEL HERNANDEZ

SAN SALVADOR, JULIO 2003

INDICE

Pág.

Introducción	i
Capitulo I: Introducción Teórica a la Electrónica	1
1.1 Diodos	2
.1.1 Introducción a los diodos	2
.1.2 La unión PN	3
.1.3 Curva característica del diodo	7
.1.4 Aproximaciones del diodo	9
.1.5 Aplicaciones de los diodos	11
.1.6 Algunas consideraciones prácticas sobre los diodos	12
.1.7 Referencias Bibliograficas	14
.2 Transistores de unión bipolar (BJT)	15
.2.1 Introducción al BJT y principios de construcción	15
.2.2 Construcción del transistor	16
.2.3 Operación del Transistor	17
.2.4 Configuración de base común.	21
.2.5 Alfa (Ω)	26
.2.6 Polarización	27
.2.7 Acción amplificadora del Transistor	28
.2.8 Referencias Bibliograficas	30

.3	Transistores de efecto de campo (JFET).	31
.3.1	Una introducción de los fets.	31
.3.2	Los fets de la ensambladura	32
.3.3	MOSFETs.	39
.3.4	Referencias Bibliograficas	44
.4	Simulación con Pspice	45
.4.1	Introducción	45
.4.2	Nombres de los elementos y nudos de conexión	49
.4.3	Valores de los elementos	51
.4.4	Parámetros	52
.4.5	Expresiones	53
.4.6	Modelos	56
.4.7	Nombres alfanuméricos de números y nombres expandidos	61
.4.8	Nudos Globales	63
.4.9	Asignación de condiciones iniciales	64
.4.10	Opciones disponibles para la simulación	65
.4.11	Utilización de librerías	70
.4.12	Tipos de ficheros	71
.4.13	Referencias Bibliograficas	73
.5	Respuesta en Frecuencia	74
.5.1	Definiciones relacionadas con la respuesta en frecuencia	74
.5.2	Producto Ganancia - Ancho de Banda (GBP)	74
.5.3	Rise Time (t_r)	75
.5.4	Slew Rate (SR)	76
.5.5	Referencias Bibliograficas	77

.6 Realimentación	78
.6.1 Principios de Realimentación	78
.6.2 Retroalimentación positiva y negativa	80
.6.3 Reducción de la sensibilidad a las variaciones de ganancia	82
.6.4 Reducción del ruido y la distorsión	83
.6.5 Referencias Bibliograficas	86
.7 Realimentación en alta frecuencia y estabilidad	87
.7.1 Modelos de los amplificadores básicos	87
.7.2 Estructura de un amplificador retroalimentado	89
.7.3 Configuraciones con retroalimentación	91
.7.4 Efectos de la retroalimentación sobre la impedancia de entrada y salida	93
.7.5 Efectos sobre la impedancia de entrada	93
.7.6 Efectos sobre la impedancia de salida	95
.7.7 Ejemplos de amplificadores realimentados	99
.7.7.1 Retroalimentación Negativa Paralelo – Voltaje	99
.7.7.2 Retroalimentación Negativa Serie – Corriente	101
.7.7.3 Retroalimentación Negativa Paralelo – Corriente	102
.7.7.4 Retroalimentación Negativa Serie – Voltaje	103
.7.8 Análisis considerando los efectos de carga entre el amplificador directo y el bloque de retroalimentación	105
.7.9 Análisis amplificadores retroalimentados	109
.7.10 Referencias Bibliograficas	120
.8 Amplificadores Operacionales	121
.8.1 Definiciones y especificaciones técnicas de los AO	121
.8.1.1 Introducción	121
.8.1.2 El AO integrado (op amp ic)	122
.8.1.3 Errores de desplazamiento (offset) de tensión	124

.8.1.4	Tensión de desplazamiento (Offset) en la entrada (V_{io})	125
.8.1.5	Corriente de polarización de entrada (I_B)	126
.8.1.6	Corriente de desplazamiento (Offset) de entrada (I_{io})	126
.8.1.7	Coefficientes que varían con respecto a la temperatura.	127
.8.2	Características eléctricas de los AO	127
.8.2.1	Relación de rechazo en modo común (CMRR)	127
.8.2.2	Resistencia de entrada (r_{in})	128
.8.2.3	Resistencia de salida (r_o)	128
.8.2.4	Output voltage swing ($\pm V_{o\ max}$, V_{op})	129
.8.3	Característica nominales máximas	129
.8.3.1	Tensión de alimentación (V_+ y V_-)	129
.8.3.2	Rango de Temperaturas de operación (T_{or})	130
.8.4	Respuesta en frecuencia de amplificadores	130
.8.4.1	Introducción	130
.8.4.2	Estimación de las frecuencias de corte de un circuito	135
.8.4.3	Teorema de las constantes de tiempo	135
.8.4.4	Aproximación de la frecuencia superior de corte	140
.8.4.5	Ejemplo	143
.8.4.6	Aproximación de la frecuencia inferior de corte	144
.8.5	Circuitos con frecuencias superior e inferior de corte	147
.8.5.1	Ejemplo	150
.8.5.2	Influencia de las constantes de tiempo individuales	151
.8.5.3	Ejemplo	151
.8.6	Modelos del transistor bipolar en alta frecuencia	155
.8.7	El modelo híbrido π del transistor	155
.8.8	Parámetros del modelo π	157

.8.9	Limitaciones de los modelos h y π	162
.8.10	Simplificaciones del modelo π	166
.8.11	Ejemplo de aplicación del modelo π	167
.8.12	Ejemplo	167
.8.13	El modelo “y” del transistor	169
.8.14	Un ejemplo: el amplificador sintonizado	173
.8.15	El transistor de efecto de campo (fet) en alta frecuencia	175
.8.16	Relación entre respuesta en frecuencia y transitoria	177
.8.17	Respuesta al escalón de un pasabajos de primer orden	178
.8.18	Respuesta al escalón de un pasaltos de primer orden	180
.8.19	Respuesta al escalón de un pasabanda de primer orden	181
.8.20	Referencias Bibliograficas	184
.9	Osciladores y generadores de señal	185
.9.1	Introducción.	185
.9.2	Enfoque intuitivo	185
.9.3	Enfoque por estabilidad	186
.9.4	Consideración de orden práctico	186
.9.5	Método de apertura del bucle	189
.9.6	Esquema general de osciladores	190
.9.7	Polarización Choques	193
.9.8	Oscilador sintonizado por colector	197
.9.9	Aplicaciones	199
.9.10	Osciladores de baja frecuencia	200
.9.11	Oscilador por rotación de fase	200
.9.12	Oscilador a puente de Wien	
.9.13	Diagrama de polos y ceros del puente de Wien.	204
.9.14	Estabilidad en Osciladores	205
.9.15	Inestabilidad debido a polos del amplificador	206
.9.16	Referencias Bibliográficas	207

Capitulo II: Prácticas de Laboratorio	208
2.1 PRACTICA 1:	
Polarización de un transistor bipolar y JFET	209
2.2 PRACTICA 2:	
Análisis y diseño de amplificadores monoetapa	212
2.3 PRACTICA 3:	
Respuesta en frecuencia de un amplificador	216
2.4 PRACTICA 4:	
Amplificador multietapa: Efecto de realimentación negativa	222
2.5 PRACTICA 5:	
Fuentes de corriente: Carga activa	225
2.6 PRACTICA 6:	
Análisis de un amplificador diferencial	229
2.7 PRACTICA 7:	
Etapa de salida de la clase B push-pull	232
2.8 PRACTICA 8:	
Caracterización y aplicaciones básicas del amplificador operacional	235
2.9 PRACTICA 9:	
Detector de nivel de luminosidad	238

2.10 PRACTICA 10:	
Detector de nivel de luminosidad	240
2.11 PRACTICA 11:	
Generador de diente de sierra y cuadrada basado en un disparador de Schmitt	243
2.12 PRACTICA 12:	
Regulador de luz basado en un SCR	246
Capitulo III: Conclusiones y Recomendaciones	249
Bibliografía	
Anexos	
Anexo 1 Hojas características de los componentes	254
Anexo 2 Fotografías de los módulos	303
Anexo 3 Disco Compacto de Pagina Web	

INTRODUCCION

El presente documento esta encaminado a la elaboración de manuales de laboratorio para las materias de electrónica I y electrónica II de la Escuela de Ingeniería Eléctrica de la Facultad de Ingeniería y Arquitectura de El Salvador.

La realización de una investigación de este tipo nos parece importante, ya que actualiza de gran manera las prácticas que se realizan en el Laboratorio y la metodología de enseñanza de la Escuela.

También la importancia que tiene esta investigación, consiste en que además de ser un afluente para optar a un grado académico servirá además de base para futuros trabajos, así como también un aporte sobre la valoración de los laboratorios que se imparten en la Escuela de Ingeniería Eléctrica, para el desarrollo eficaz y practico de los mismos y que los alumnos le saquen el mayor provecho.

Asimismo al investigar el tipo de laboratorios que se imparten en universidades extranjeras tanto americanas como Europeas, permite exponer algunas ideas sobre las formas y metodologías que se utilizan actualmente, pues al establecer sana critica de lo que sucede en los laboratorios, permite que cada catedrático tome criterio en la forma de realizarlos.

Nos enfocamos en elaborar guías prácticas las cuales sean de fácil manejo, dentro y fuera del laboratorio, de fácil entendimiento, para lo cual también se entrega bases teóricas que están fundamentadas en las clases que se imparten en el ciclo universitario.

También se han elaborado 4 módulos que servirán como apoyo y guía al instructor de laboratorio y al alumno que reciba la práctica.

Es así que el presente trabajo se ha dividido en tres capítulos, el primero denominado Introducción teórica a la electrónica, capítulo que se ha dividido en nueve apartados, los cuales son; Diodos, Transistores de unión bipolar (BJT), transistores de efecto de campo (JFET), Simulación con Pspice, Respuesta en frecuencia, Realimentación, Realimentación en alta Frecuencia y Estabilidad. Amplificadores Operacionales y Osciladores y generadores de señal.

El segundo capítulo referido a las prácticas de laboratorio, en este se incluyen doce prácticas, las cuales son: Práctica 1; Polarización de un transistor bipolar y JFET, Práctica 2; Análisis y diseño de amplificadores monoetapa, Práctica 3; Respuesta en frecuencia de un Amplificador. Práctica 4; Amplificador multietapa: efecto de Realimentación negativa. Práctica 5; Fuentes de corriente: Carga Activa. Práctica 6: Análisis de un amplificador diferencial. Práctica 7; Etapa de salida de la clase B push-pull. Práctica 8; Caracterización y aplicaciones básicas del amplificador operacional. Práctica 9; Detector de nivel de luminosidad. Práctica 10; Oscilador de puente de Wien. Práctica 11;

Generador de diente de sierra y cuadrada basado en un disipador de Schmitt.
Practica 12; Regulador de Luz basado en un SCR.

El tercer capítulo se detallan lo que son las Conclusiones y Recomendaciones que se generaron con este documento.

Para ilustrar al lector al final de los tres capítulos se presenta la bibliografía general consultada para la elaboración del mismo. Anexos lo cuales son: Hojas Características de los componentes, Fotografías de los módulos y disco compacto de página Web.

CAPITULO I

INTRODUCCION TEORICA A LA ELECTRONICA

1.1 Diodos

1.1.1 Introducción a los diodos

En este tema abordamos el estudio de uno de los componentes más simples de los realizados con semiconductores, pero no por ello menos útil, ya que tiene **innumerables** aplicaciones y está presente en la mayoría de los circuitos electrónicos. Nos referimos al *diodo semiconductor*.

Un diodo está formado por la **unión de dos cristales de una misma sustancia semiconductor**, normalmente germanio (Ge) o silicio (Si), uno de los cuales contiene *impurezas tipo N*, al que se denomina *cátodo*, y otro *impurezas tipo P*, denominado *ánodo*. Su nombre viene de la contracción de di (dos) y electrodo; es decir, **dos electrodos o dos terminales**, uno conectado en cada zona, que sirven para su conexión exterior.

La figura 1-a muestra el símbolo que representa al diodo y el nombre de sus terminales. Tiene forma de flecha que apunta según el sentido convencional de la corriente (de + a -).

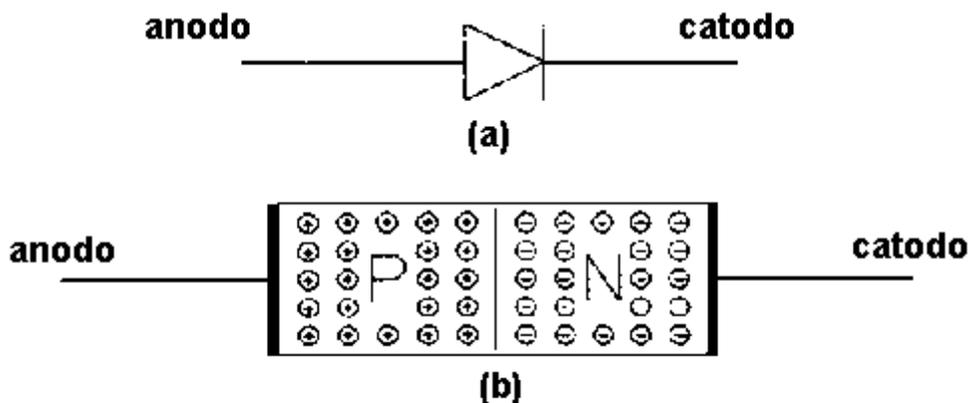


Fig 1 (a) Símbolo. (b) Constitución

1.1.2 La unión PN

Para la fabricación de diodos no se recurre a unir dos cristales semiconductores, uno P y otro N, sino que, se fabrican cristales que tienen una zona P y la otra tipo N. Al límite entre ambas zonas se le denomina *unión* (véase la figura 1-b). Los signos + y - dentro de un círculo nos indican el **tipo de portadores mayoritario presente en cada zona: huecos y electrones**, respectivamente.

En la región P hay gran cantidad de huecos, que son los portadores mayoritarios, mientras que **en la zona N abundan los electrones libres** moviéndose de forma desordenada. Una vez que se ha formado el cristal con las dos regiones P y N, a los electrones de la zona N próximos a la unión les resulta fácil atravesarla y alcanzar la zona P, donde no tardan en combinarse con los numerosos huecos de esta zona. Cada electrón de la zona N que atraviesa la unión deja un átomo cargado positivamente (ion positivo o *cación*) en esta zona, y ese mismo electrón, cuando se combina con un hueco de la zona P, hace que *quede con carga negativa el átomo asociado a ese hueco (ion negativo o anión)* en la zona P. A este proceso se le conoce como *difusión* (figura 2).

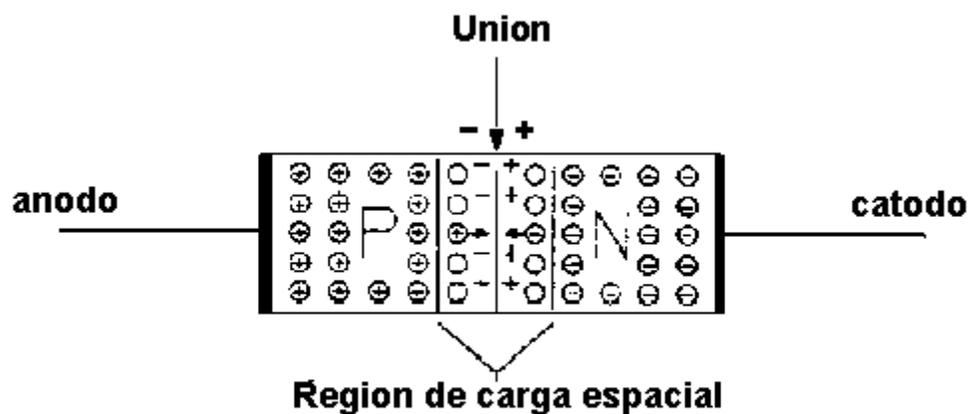


Fig. 2

La difusión de electrones de la zona N a través de la unión hacia la zona P continuaría hasta que todos los electrones libres se combinaran con los huecos, si no fuera porque, como cada electrón que atraviesa la unión crea un par de iones en las proximidades de ésta, uno positivo en la zona N y otro negativo en la zona P, van haciendo desaparecer (agotando) los electrones libres y los huecos alrededor de la unión. Además, los iones negativos que aparecen en la zona P actúan como una barrera, repeliendo a los electrones libres de la zona N que intentan pasar a la P, por lo que cada vez necesitan más energía para atravesar la unión. Cuando los electrones de la zona N no tienen suficiente energía para superar la fuerza de repulsión de los iones negativos de la zona P, *cesa el proceso de difusión y queda formado el diodo.*

POLARIZACIÓN DEL DIODO

Polarizar un componente o circuito electrónico consiste en suministrarle las tensiones necesarias para su funcionamiento.

Al aplicar una tensión a los terminales de un diodo podemos conseguir que los electrones adquieran suficiente energía para atravesar la unión y, por lo tanto, que se establezca una corriente, en cuyo caso se dice que es una *polarización directa* o, por el contrario aumentar la anchura de la barrera e impedir así el paso de los electrones, con lo que no habrá circulación de corriente, y decimos entonces que es una *polarización inversa*.

POLARIZACIÓN DIRECTA

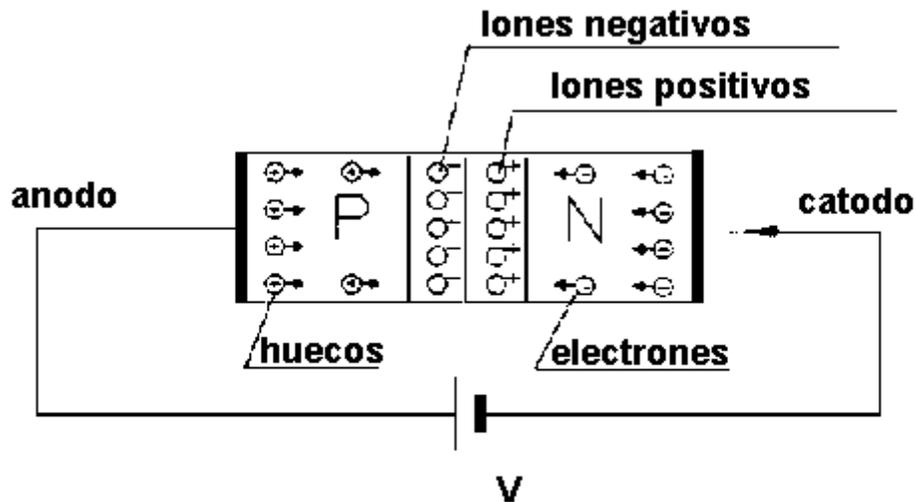


Fig. 3 Unión polarizada directamente

Cuando un diodo se polariza directamente, la barrera de potencial de la unión se estrecha hasta desaparecer para tensiones superiores a 0,6 voltios, de este modo se establece una corriente de electrones que procedente del polo negativo de la batería atraviesa el diodo hasta el polo positivo, y que se mantendrá mientras se tenga aplicada la fuente de tensión

Un diodo está polarizado directamente cuando el ánodo es más positivo que el cátodo. Se comporta entonces como una resistencia de **valor óhmico bajo o un circuito cerrado**, pudiendo circular por él una corriente.

POLARIZACIÓN INVERSA

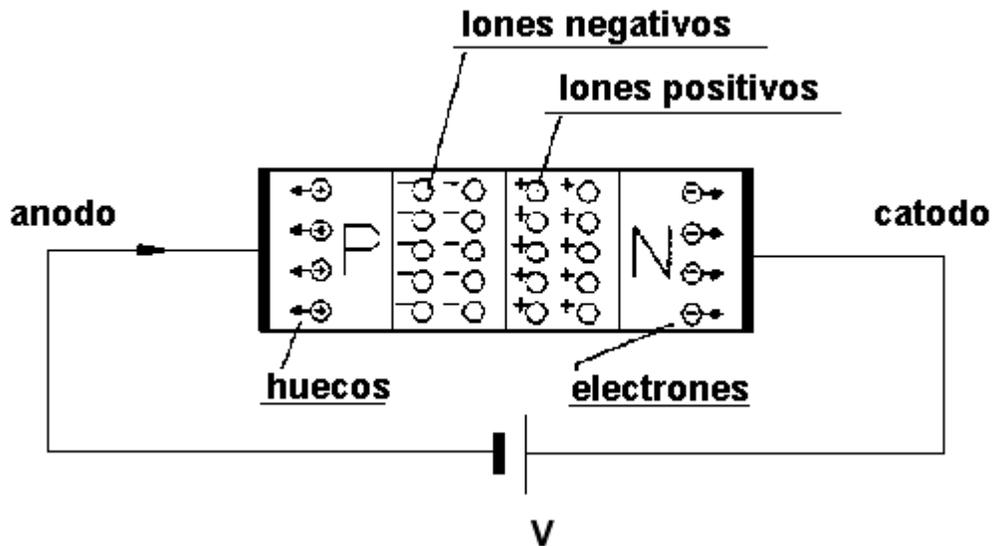


Fig. 4 Polarización Inversa

Este tipo de polarización esto da como resultado un **aumento de la anchura de la zona de carga espacial y no hay circulación de corriente apreciable**. Sin embargo, a causa fundamentalmente de la temperatura, se establece una muy pequeña corriente cuando está polarizado en inversa el diodo, a esta corriente se le denomina *corriente inversa o corriente de fuga* y su valor es muy pequeño, del orden de nA o pA, por lo cual a menudo no se tiene en cuenta.

Un diodo está polarizado inversamente cuando el ánodo es más negativo que el cátodo. Se comporta entonces como una resistencia de alto valor óhmico o un circuito abierto, no circulando apenas corriente por él.

1.1.3 Curva característica del diodo

La figura 5-a muestra la **curva característica $I = f(V)$ de un diodo polarizado directamente**, que representa los valores de la corriente que lo atraviesa en función de la tensión que exista entre sus terminales.

Para construirla, basta con llevar sobre unos ejes de coordenadas los valores indicados por el voltímetro y por el amperímetro del circuito de la figura 5-b, al ir variando la tensión proporcionada por la batería V_G . A esta zona de la curva se le denomina **región directa** de la curva, porque sus puntos corresponden a valores de tensión y de corriente del diodo polarizado de forma directa.

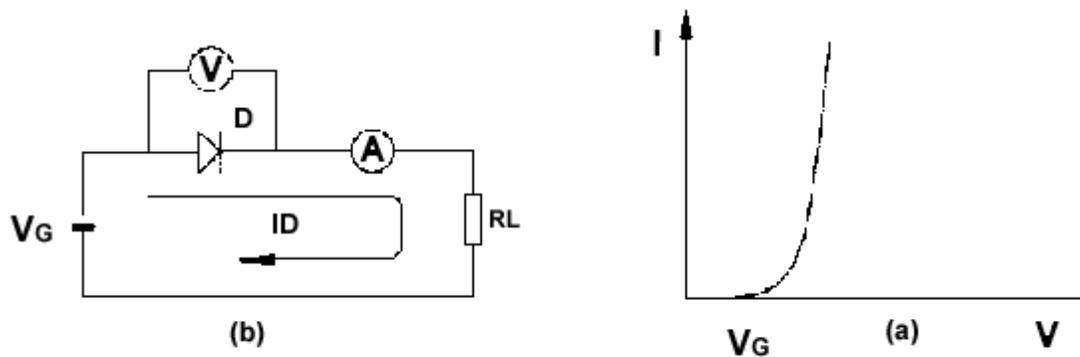
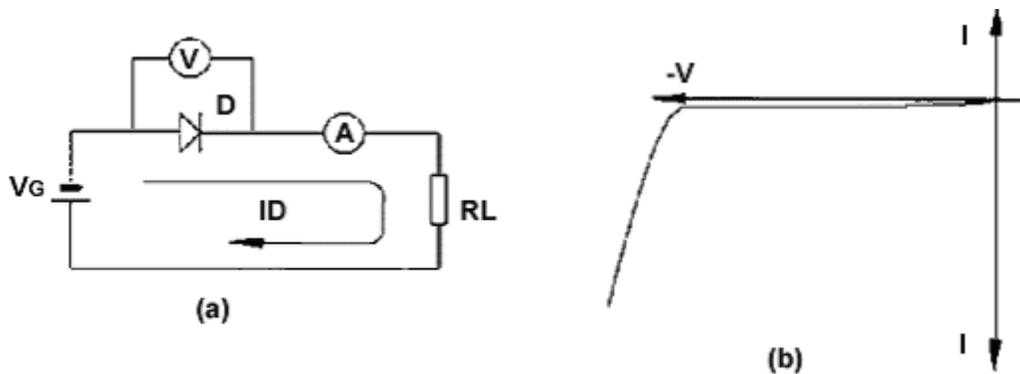


Fig. 5 (a) Curva característica directa. (b) Circuito para el trazado de la curva

Invirtiendo la polaridad de la fuente de tensión, como muestra el circuito de la figura 6-a, y siguiendo el procedimiento anterior, se obtiene la **curva característica de un diodo polarizado en inversa** (figura 6-b), donde se aprecia el valor extremadamente pequeño de la corriente, del orden de nA o pA, que es producido esencialmente por energía térmica. **Conforme se aumenta la tensión inversa** los electrones generados por **energía térmica** son atraídos con más fuerza hacia el polo positivo de la batería, aumentando su velocidad y, por tanto, su energía. En su trayectoria hacia el polo positivo chocan con

otros electrones de valencia y cuando, por efecto de la tensión aplicada, tienen la energía suficiente para arrancarlos del átomo, se convierten también en electrones libres, los cuales a su vez liberarán a otros, y así sucesivamente.

A esta zona de la curva se le denomina *región inversa* de la curva o, simplemente, *característica inversa*.



La figura 7 representa la curva completa de funcionamiento del diodo, tanto con polarización directa como con polarización inversa. La zona directa se aprecia que no es lineal, es decir, que la corriente no es proporcional a la tensión. También se observa que con polarización directa no siempre circula una corriente por el diodo, sino que ésta se establece una vez que la tensión en los extremos del diodo tiene un cierto valor V_g que es el potencial de barrera, al que se suele denominar tensión de umbral. **Este valor es de 0,7 voltios para diodos de silicio y 0,3 voltios para diodos de germanio.**

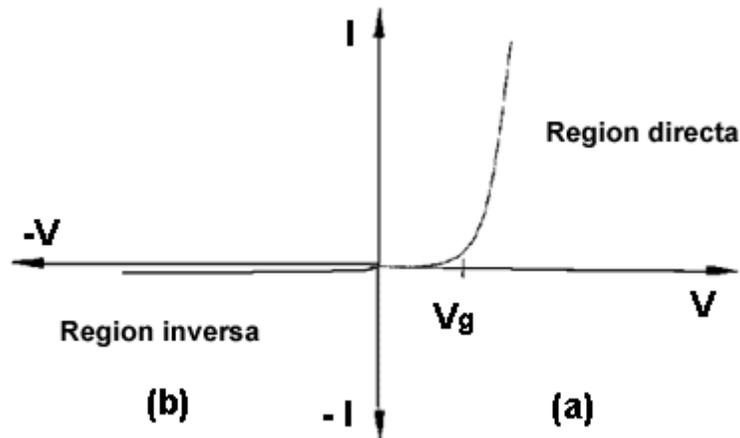


Fig. 7 Curva característica del diodo

1.1.4 Aproximaciones del diodo.

En los casos en que, bien no se disponga de las curvas características del tipo de diodo que queramos utilizar, bien se trate de realizar análisis preliminares (en que no es necesaria gran exactitud), o bien cuando nos interese un análisis cualitativo, más que cuantitativo, utilizaremos alguna de las aproximaciones (simplificaciones) que se exponen a continuación, con la seguridad de que el error que cometeremos es prácticamente despreciable.

- **La primera aproximación consiste en considerar que el diodo se comporta como un interruptor.** Así, cuando está polarizado directamente actúa como un interruptor cerrado, y cuando lo está inversamente como un interruptor abierto (figura 8). Con esta simplificación se considera que en polarización directa no es precisa una tensión de umbral V_g para empezar a conducir, y que en polarización inversa no circula por él ninguna corriente. Esta aproximación se puede utilizar siempre que la diferencia de potencial entre sus terminales no sea relevante para el funcionamiento del circuito y, por tanto, se pueda despreciar; ello sucede a menudo. En este caso se dice que el diodo es totalmente ideal y su curva característica es la de la figura 8-c.

- **Segunda aproximación.** En aquellos casos en que no se pueda despreciar la caída de tensión en el diodo, se recurre a la *segunda aproximación*, cuya curva característica es la indicada en la figura 9 y donde se tiene en cuenta que hasta que no se supera la tensión de umbral $V_g = 0,7 \text{ V}$ (para el silicio) no se establece una corriente. Por lo cual, el diodo en polarización directa equivaldría a un diodo ideal y una batería de valor V_g en serie.
- **La tercera aproximación .** Es la más exacta y válida para la práctica totalidad de los casos. La curva característica y los circuitos equivalentes del diodo en directa y en inversa serían los de la figura 10. El *modelo para polarización directa* está formado por un diodo ideal, una batería que representa la tensión umbral V_g , y la resistencia R_F que presenta el diodo, una vez que ha entrado en conducción, y cuyo valor es: $R_F = (V - V_g) / I$

En la mayoría de los casos es del todo válido utilizar la segunda aproximación, haciendo uso de la tercera sólo en aquellos otros casos en que se requiera mucha exactitud o que la tensión del diodo influya de manera notable en el funcionamiento del circuito en su conjunto.

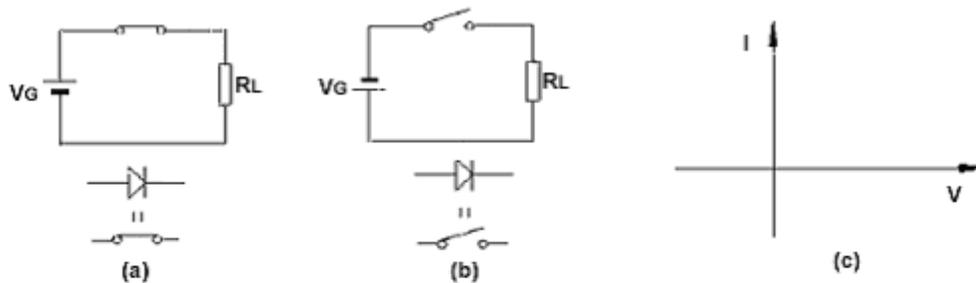


Fig. 8 Diodo ideal: a) Con polarización directa b) Con polarización inversa c) Curva característica

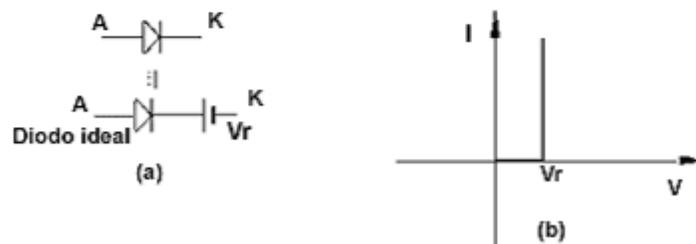


Fig. 9 Segunda aproximación: a) Diodo real aproximado a uno ideal y a una batería de valor V_r b) Curva característica

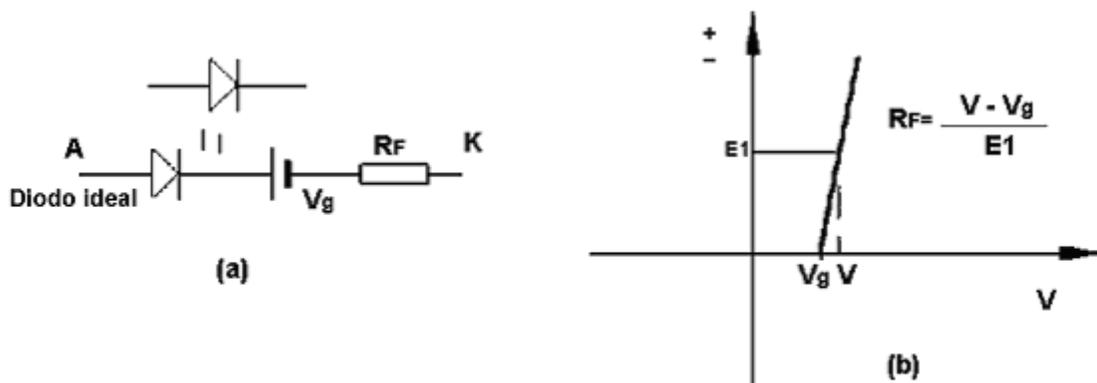


Fig. 10 Tercera aproximación: (a) Circuito equivalente. (b) Curva característica.

1.1.5 Aplicaciones de los diodos.

Los diodos están presentes en la práctica totalidad de los circuitos electrónicos, realizando funciones muy diversas, solos o en unión de otros componentes. Algunas de estas aplicaciones son como **limitadores**, **detectores**, **recortadores**, etc. Sin embargo, la

aplicación más representativa y donde el diodo es el componente principal es en el *proceso de rectificación*.

1.1.6 Algunas consideraciones prácticas sobre los diodos.

ENCAPSULADO

Encierra el material semiconductor que constituye el diodo, lo protege y ayuda a disipar el calor que se produce. Dependiendo de la potencia del diodo y, por lo tanto, de la cantidad de calor que deba disipar, se construyen de:

- **Plástico**, para diodos rectificadores de baja potencia y diodos de aplicaciones generales.
- **Cristal**, para diodos de germanio (Ge) en aplicaciones de alta frecuencia.
- **Metal**, para diodos rectificadores de elevada potencia. Suele incluir una parte roscada o un taladro, para permitir su fijación a un radiador que le ayude a disipar el calor.

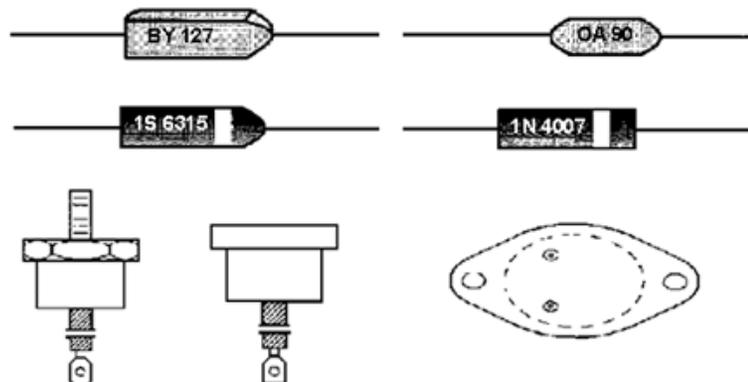


Fig. 11 Formas de Encapsulamiento del Diodo

CÓDIGOS DE DESIGNACIÓN DE DIODOS

Código europeo PROELECTRÓN	
Tres letras y dos cifras para componentes profesionales	
Dos letras y tres cifras para componentes gran público	
Primera letra	'A' Germanio 'B' Silicio
Segunda letra	'A' Diodo de baja señal 'B' Diodo varicap 'Y' Diodo rectificador 'Z' Diodo zener
Tercera letra y dos o tres cifras	Da una identidad propia a cada uno de los distintos diodos fabricados.
Ejemplo: BA 224 Diodo de silicio de baja señal AA 115 Diodo de germanio de baja señal BY 127 Diodo rectificador	

Tabla 1. Código europeo de identificación de diodos PROELECTRÓN.

Código americano JEDEC.	
Emplea el prefijo '1N' para identificar a los diodos	Constan de cuatro dígitos que dan identidad propia al diodo en cuestión.
Ejemplo: 1N 4007 Diodo Rectificador de Silicio	

Tabla 2. Código americano de identificación de diodos JEDEC.

Código japonés JIS.	
Emplea el prefijo '1S' para identificar a los diodos	Constan de cuatro dígitos que dan identidad propia al diodo en cuestión.
Ejemplo: 1S 6315 Diodo	

Tabla 3. Código japonés de identificación de diodos JIS.

Códigos particulares de empresas	
Emplea el prefijo 'OA' para indicar diodo de germanio de baja señal	Constan de dos o tres dígitos que dan identidad propia al diodo en cuestión.
Ejemplo: OA 90 Diodo de germanio de baja señal	

Tabla 4. Códigos particulares de identificación de diodos.

1.1.7 Referencias Bibliográficas:

- Colclaser, R. A., D. A. Reamen y C. F. Hawkins, Electronic Circuit Analysis: Basic Principles, New York: John Wiley and Sons, Inc, 1984.
- Gaussi, M. S., Electronic Devices and circuits : Discrete and Integrated. New York: Holt, Rinehart, and Winston.
- Hayt, W. H., Jr. Y G.W. Neudeck, Electronic Circuit Análisis and Design, 2ª. Ed. Boston: Houghton Mifflin Co., 1984.
- Horenstein, M.N., Microelectronics Circuit and Device. 2ª. Ed. En Glewood Cliffs, N.J.: Prentice Hall, inc., 1995.
- Horowitz, P. y W. Hill. The Art of Electronics. 2ª. Ed. New York: Cambridge University Press, 1989.
- Millman, J. y A. Graybel, Microelectronics, 2ª. Ed. New York: McGraw-Hill Book Co., 1987.
- Savant, C.J., Jr., M. S. Roden y G. L. Carperter, Electronic Circuit Design: An Engineering Aproach. 2ª. Ed. Redwood city. C. A.: The Benjamín-Cummings Publishing Co., 1991

1.2 Transistores de Unión Bipolar (BJT)

1.2.1 Introducción al BJT y principios de construcción.

Durante el periodo 1904-1947, el tubo de vacío fue sin duda el dispositivo electrónico de interés y desarrollo. En 1904, el diodo de tubo de vacío fue introducido por J. A. Fleming. Poco después, en 1906, Lee, De Forest agregó un tercer elemento, denominado *rejilla de control*, al tubo de vacío, lo que originó el primer amplificador: el *triodo*. En los años siguientes, la radio y la televisión brindaron un gran impulso a la industria de tubos electrónicos. La producción aumentó de cerca de 1 millón de tubos en 1922 hasta aproximadamente 100 millones en 1937. A principios de la década de los treinta el tétrodo de cuatro elementos y el péntodo de cinco elementos se distinguieron en la industria de tubos electrónicos. Durante los años subsecuentes, la industria se convirtió en una de primera importancia y se lograron avances rápidos en el diseño, las técnicas de manufactura, las aplicaciones de alta potencia y alta frecuencia y la miniaturización.

Sin embargo, el 23 de diciembre de 1947 la industria electrónica atestiguó el advenimiento de una dirección de interés y desarrollo completamente nueva. Fue en el transcurso de la tarde de ese día que Walter H. Brattain y John Bardeen demostraron el efecto amplificador del primer transistor en los Bell Telephone Laboratorios. El transistor original (un transistor de punto de contacto) se muestra en la figura 12. De inmediato, las ventajas de este dispositivo de estado sólido de tres terminales sobre el tubo electrónico fueron evidentes: era más pequeño y ligero; no tenía requerimientos de filamentos o pérdidas térmicas; ofrecía una construcción de mayor resistencia y resultaba más eficiente porque el propio dispositivo absorbía menos potencia; instantáneamente estaba listo para utilizarse, sin requerir un periodo de calentamiento; además, eran posibles voltajes de operación más bajos. Obsérvese en la presentación anterior que este capítulo es nuestro primer estudio de dispositivos con tres o más terminales. El lector descubrirá que todos los amplificadores (dispositivos que

incrementan el nivel de voltaje, corriente o potencia) tendrán al menos tres terminales con una de ellas controlando el flujo entre las otras dos.

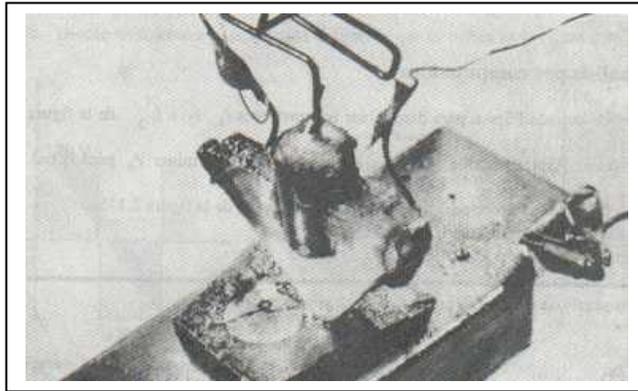


Fig. 12 El primer transistor.

1.2.2 Construcción del transistor

El transistor es un dispositivo semiconductor de tres capas, compuesto ya sea de dos capas de material tipo n y una de tipo p o dos capas de material tipo p y una de tipo n . El primero se denomina *transistor npn*, en tanto que el último recibe el nombre de *transistor pnp*. Ambos se muestran en la figura 13 con la polarización de cd adecuada. Mas adelante encontraremos que la polarización de cd es necesaria para establecer una región de operación apropiada para la amplificación de ca. Las capas exteriores del transistor son materiales semiconductores con altos niveles de dopado, y que tienen anchos mucho mayores que los correspondientes al material emparedado de tipo p o n . En los transistores que se muestran en la figura 13, la relación entre el ancho total y el de la capa central es de $0.150/0.001 = 150:1$. El dopado de la capa emparedada es también considerablemente menor que el de las capas exteriores (por lo general de 10:1 o menos). Este menor nivel de dopado reduce la conductividad (incrementa la resistencia) de este material al limitar el número de portadores "libres".

En la polarización que se muestra en la figura 13, las terminales se han indicado mediante letras mayúsculas, *E* para el *emisor*, *C* para el *colector* y *B* para la *base*. Una justificación respecto a la elección de esta notación se presentará cuando estudiemos la operación básica del transistor. La abreviatura BJT (*bipolar junction transistor* = transistor de unión bipolar) se aplica a menudo a este dispositivo de tres terminales. El término *bipolar* refleja el hecho de que los electrones y los huecos participan en el proceso de inyección en el material polarizado opuestamente. Si sólo uno de los portadores se emplea (electrón o hueco), se considera que el dispositivo es *unipolar*.

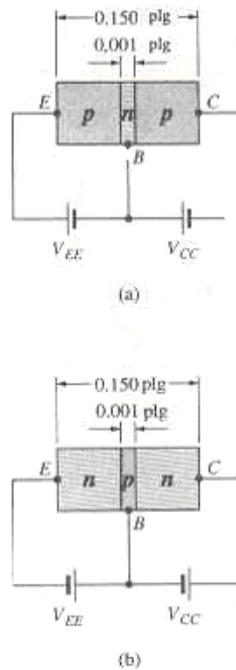


Fig. 13 Tipos de transistores: (a) *pnp*; (b) *npn*.

1.2.3 Operación del transistor

La operación básica del transistor se describirá ahora empleando el transistor *pnp* de la figura 13a. La operación del transistor *npn* es exactamente igual si se intercambian los

papeles que desempeñan los electrones y los huecos. En la figura 14 se ha redibujado el transistor *pnp* sin la polarización base a colector. Nótese las similitudes entre esta situación y la del diodo *polarizado directamente*. El ancho de la región de agotamiento se ha reducido debido a la polarización aplicada, lo que produce un denso flujo de portadores mayoritarios del material tipo *p* al tipo *n*.

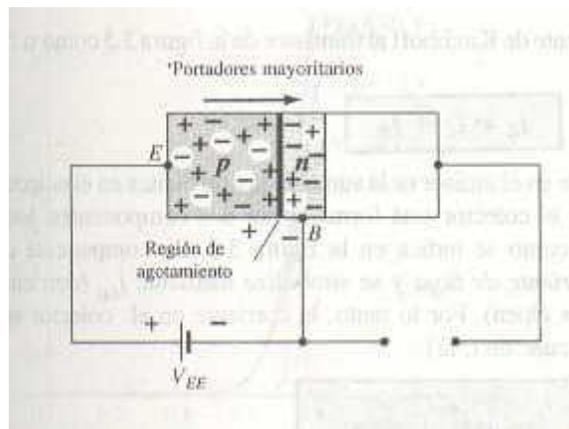


Fig. 14 Unión polarizada directamente de un transistor *pnp*.

Eliminaremos ahora la polarización base a emisor del transistor *pnp* de la figura 13a como se indica en la figura 15, recuérdese que el flujo de portadores mayoritarios es cero, por lo que sólo se presenta un flujo de portadores minoritarios, como se ilustra en la figura 16 En resumen, por tanto:

Una unión p-n de un transistor está polarizada inversamente, en tanto que la otra presenta polarización directa.

En la figura 16 ambos potenciales de polarización se han aplicado a un transistor *pnp*, con un flujo de portadores mayoritario y minoritario que se indica. En la figura 16 nótese los anchos de las regiones de agotamiento, que indican con toda claridad qué unión está polarizada directamente y cuál inversamente. Como se indica en la figura 16, un gran número de portadores mayoritarios se difundirán a través de la unión *p~n*

polarizada directamente dentro del material tipo n . La pregunta es entonces si estos portadores contribuirán en forma directa a la corriente de base I_B o pasarán directamente hacia el material tipo p . Puesto que el material tipo n emparedado es sumamente delgado y tiene una baja conductividad, un número muy pequeño de estos portadores seguirá la trayectoria de alta resistencia hacia la terminal de la base. La magnitud de la corriente de base es por lo general del orden de microamperes en comparación con los miliamperes de las corrientes del emisor y del colector. El mayor número de estos portadores mayoritarios se difundirá a través de la unión polarizada inversamente dentro del material tipo p conectado a la terminal del colector, como se indica en la figura 16 La causa de la relativa facilidad con la que los portadores mayoritarios pueden cruzar la unión polarizada inversamente puede comprenderse si consideramos que para el diodo polarizado en forma inversa, los portadores mayoritarios inyectados aparecerán como portadores minoritarios en el material tipo n . En otras palabras, ha habido una *inyección* de portadores minoritarios al interior del material de la región base de tipo n . Combinando esto con el hecho de que todos los portadores minoritarios, en la región de agotamiento cruzarán la unión polarizada inversamente, se explica el flujo que se indica en la figura 16

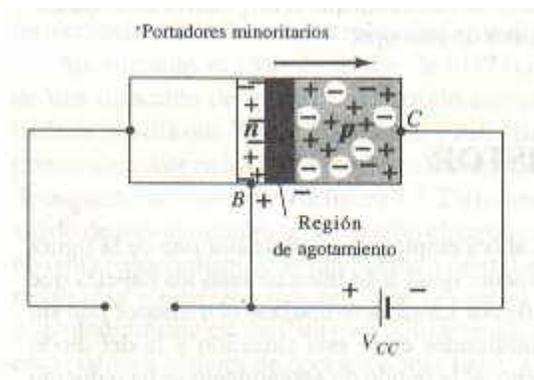


Fig. 15 Unión polarizada inversamente de un transistor *pn*p.

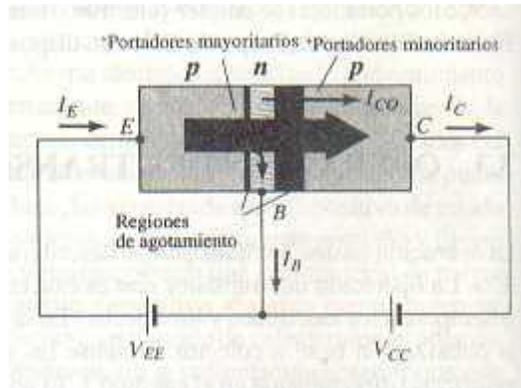


Fig. 16 Flujo de portadores mayoritarios y minoritarios de un transistor *pnp*.

Aplicando la ley de corriente de Kirchoff al transistor de la figura 16 como si fuera un solo nodo, obtenemos

$$I_E = I_C + I_B$$

Y descubrimos que la corriente en el emisor es la suma de las corrientes en el colector y la base, Sin embargo, la corriente en el colector está formada por dos componentes: los portadores mayoritarios y minoritarios como se indica en la figura 16 La componente de corriente minoritaria se denomina *corriente de fuga* y se simboliza mediante I_{CO} (corriente I_C con la terminal del emisor abierta = open). Por lo tanto, la corriente en el colector se determina completamente mediante la ecuación anterior.

$$I_C = I_{C\text{mayoritaria}} + I_{CO\text{minoritaria}}$$

En el caso de transistores de propósito general, I_C se mide en miliamperes, en tanto que I_{CO} se mide en microamperes o nano amperes. I_{CO} como I_s para un diodo polarizado inversamente, es sensible a la temperatura y debe examinarse con cuidado cuando se consideren aplicaciones de intervalos amplios de temperatura. Si este aspecto no se trata de manera apropiada, es posible que la estabilidad de un sistema se afecte en gran medida a elevadas temperaturas. Las mejoras en las técnicas de construcción han

producido niveles bastante menores de *ICO*, al grado de que su efecto puede a menudo ignorarse.

1.2.4 Configuración de base común.

La notación y símbolos que se usan en conjunto con el transistor en la mayor parte de los textos y manuales que se publican en la actualidad, se indican en la figura 17 para la configuración de base común con transistores *pnp* y *npn*. La terminología relativa a base común se desprende del hecho de que la base es común a los lados de entrada y salida de la configuración. Además, la base es usualmente la terminal más cercana o en un potencial de tierra. A lo largo de estos apuntes todas las direcciones de corriente se referirán a la convencional (flujo de huecos) en vez de la correspondiente al flujo de electrones. Esta elección se fundamenta principalmente en el hecho de que enorme cantidad de literatura disponible en las instituciones educativas y empresariales hace uso del flujo convencional, de que las flechas en todos los símbolos electrónicos tienen una dirección definida por esta convención. Recuérdese que la flecha en el símbolo del diodo define la dirección de conducción para la corriente convencional. Para el transistor:

La flecha del símbolo gráfico define la dirección de la corriente de emisor (flujo convencional) a través del dispositivo.

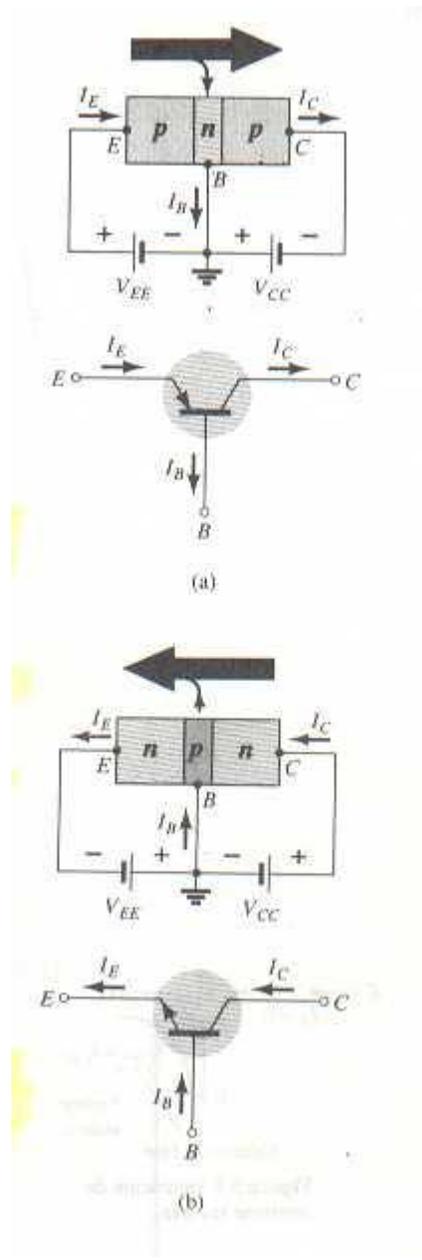


Fig. 17 Notación y símbolos en la configuración de base común.

Todas las direcciones de corriente que aparecen en la figura 17 son las direcciones reales, como se definen con base en la elección del flujo convencional. Nótese en cada caso que $I_E = I_C + I_B$. También adviértase que la polarización aplicada (fuentes de

voltaje) es de modo que se establezca la corriente en la dirección indicada para cada rama. Es decir, compárese la dirección de IE con la polaridad o VEE para cada configuración y la dirección de IC con la polaridad de ICC .

Para describir por completo el comportamiento de un dispositivo de tres terminales, tales como los amplificadores de base común de la figura 17, se requiere de dos conjuntos de características, uno para los parámetros de *entrada o punto de manejo* y el otro para el lado de *salida*. El conjunto de entrada para el amplificador de base común, como se muestra en la figura 18, relacionará una corriente de entrada (IE) con un voltaje de entrada (VBE) para varios niveles de voltaje de salida (VCB).

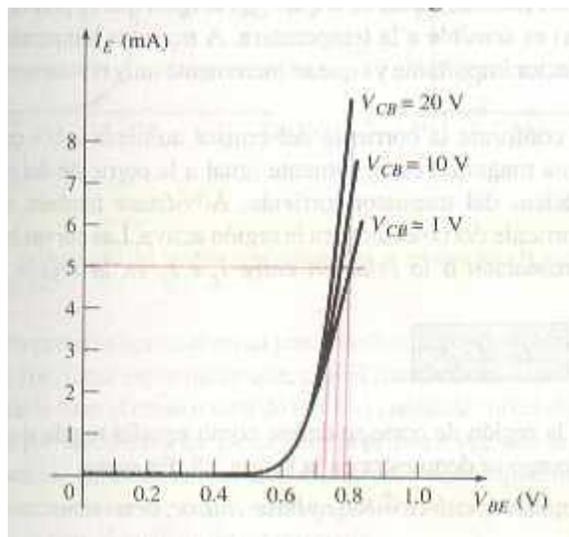


Fig. 18 Características del punto de excitación para un transistor amplificador de silicio de base común.

El conjunto de salida relacionará una corriente de salida (IC) con un voltaje de salida VCB para diversos niveles de corriente de entrada (IE), como se ilustra en la figura 19. El conjunto de características de salida o *colector* tiene tres regiones básicas de interés,

como se indican en la figura 19: las regiones *activa*, *de corte* y *de saturación*. La región activa es la región empleada normalmente para amplificadores lineales (sin distorsión). En particular: *En la región activa la unión colector-base está inversamente polarizada, mientras que la unión base-emisor se encuentra polarizada en forma directa.*

La región activa se define por los arreglos de polarización de la figura 17 En el extremo más bajo de la región activa la corriente de emisor (I_E) es cero, la corriente de colector es simplemente la debida a la corriente inversa de saturación I_{CO} , como se indica. La corriente I_{CO} es tan pequeña (del orden de microamperios) en magnitud comparada con la escala vertical de I_C (del orden de los miliamperios), que aparece virtualmente sobre la misma línea horizontal que $I_C = 0$. Las condiciones del circuito que existen cuando $I_E = 0$ para la configuración base común se ilustran en la figura 1.8. La notación usada con más frecuencia para I_{CO} , en hojas de datos y de especificaciones es I_{CBO} como se indica en la figura 19. A causa de las técnicas mejoradas de construcción, el nivel de I_{CBO} para transistores de propósito general (especialmente silicio) en los intervalos de potencia bajo y medio es por lo general tan reducido que su efecto puede ignorarse. Sin embargo, para unidades de mayor potencia I_{CBO} aún aparecerá en el intervalo de los microamperios. Además, recuérdese que I_{CBO} para el diodo (ambas corrientes inversas de fuga) es sensible a la temperatura. A mayores temperaturas el efecto de I_{CBO} puede llegar a ser un factor importante ya que se incrementa muy rápidamente con la temperatura.

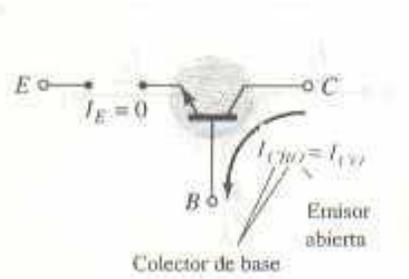


Fig. 19 Saturación de corriente inversa.

Nótese, en la figura 19, que conforme la corriente del emisor aumenta sobre cero, la corriente del colector aumenta a una magnitud esencialmente igual a la corriente del emisor determinada por las relaciones básicas del transistor-corriente. Adviértase también el casi desdeñable efecto de V_{CB} sobre la corriente del colector para la región activa. Las curvas indican claramente que *una primera aproximación a la relación entre I_E e I_C en la región activa la da*

$$I_C \approx I_E$$

Como se deduce de su nombre, la región de corte se define como aquella región donde la corriente de colector es de 0 A, como se demuestra en la figura 19 en suma:

En la región de corte ambas uniones, colector-base y base-emisor, de un transistor están inversamente polarizadas.

La región de saturación se define como la región de las características a la izquierda de $V_{CB} = 0$ V. La escala horizontal en esta región se amplió para mostrar claramente el gran cambio en las características de esta región. Nótese el incremento exponencial en la corriente de colector a medida que el voltaje V_{CB} se incrementa más allá de los 0 V.

En la región de saturación las uniones colector-base y base-emisor están polarizadas directamente.

Las características de entrada de la figura 18 muestran que para valores fijos de voltaje de colector (V_{CB}), a medida que el voltaje de base a emisor aumenta, la corriente de emisor se incrementa de una manera que se asemeja mucho a las características del diodo. De hecho, los niveles de aumento de V_{CB} tienen un efecto tan insignificante sobre las características que, como una primera aproximación, la variación debida a los cambios en V_{CB} puede ignorarse y se dibujan las curvas características. Si aplicamos entonces el método del modelo de segmentos lineales del diodo ideal, se obtendrán las

respectivas curvas características. Adelantando un paso más e ignorando la pendiente de la curva y por tanto la resistencia asociada con la unión directamente polarizada, se obtendrán las curvas características del comportamiento de los mismos. Para los siguientes análisis en estos apuntes, el modelo equivalente se empleará para todos los análisis de cd para redes de transistores. Es decir, una vez que el transistor está en el estado "encendido" o de conducción, se supondrá que el voltaje de base a emisor será el siguiente:

$$V_{BE} = 0.7 \text{ V}$$

1.2.5 Alfa (α)

En el modo de cd los niveles de I_C e I_E debidos a los portadores mayoritarios están relacionados

Por una cantidad denominada *alfa* y que se define por medio de la siguiente ecuación:

$$\alpha_{Cd} = I_C / I_E$$

Donde I_C e I_E son los niveles de corriente al punto de operación. Aun cuando las características parecen sugerir que $\alpha = 1$, para dispositivos prácticos el nivel de alfa se extiende típicamente de 0.90 a 0.998, aproximándose la mayor parte al extremo superior del intervalo. Ya que alfa se define únicamente por los portadores mayoritarios, la ecuación (1.2) se convierte en

$$I_C = \alpha I_E + I_{CBO}$$

Para las características ya mencionadas cuando $I_E = 0 \text{ mA}$, I_C es por tanto igual a I_{CBO} , pero como se mencionó con anterioridad el nivel de I_{CBO} es por lo general tan pequeño

que es virtualmente indetectable. En otras palabras, cuando $I_E = 0$ mA en la figura 19, I_C aparece también con 0 mA para el intervalo de valores de V_{CB} .

Para las situaciones de ca en donde el punto de operación se mueve sobre la curva de características, un alfa de ca se define por

$$\alpha_{ca} = \left. \frac{\Delta I_C}{\Delta I_E} \right|_{V_{CB}=\text{CONSTANTE}}$$

El alfa de ca se denomina formalmente el *factor de amplificación de base común en corto circuito*, por razones que serán obvias cuando examinemos los circuitos equivalentes de transistor. Por el momento, admitamos que la ecuación anterior se especifica que un cambio relativamente pequeño en la corriente de colector se divide por el cambio correspondiente en I_E manteniendo constante el voltaje colector a base. Para la mayoría de las situaciones las magnitudes de α_{ca} y de α_{cd} se encuentran bastante cercanas, permitiendo usar la magnitud de una por otra.

1.2.6 Polarización

La polarización adecuada de la base común puede determinarse rápidamente empleando la aproximación $I_C \approx I_E$ y suponiendo por el momento que $I_B \approx 0$ uA. El resultado es la configuración de la figura 20 para el transistor *pnp*. La flecha del símbolo define la dirección del flujo convencional para $I_C \approx I_E$. Las alimentaciones de cd se insertan entonces con una polaridad que sostendrá la dirección de la comente resultante. En el transistor *npn* las polaridades estarán invertidas.

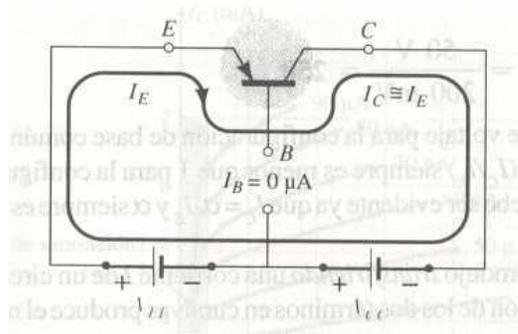


Fig. 20

A algunos estudiantes les parece que pueden recordar si la flecha del símbolo del dispositivo apunta hacia afuera haciendo corresponder las letras del tipo de transistor con las letras apropiadas de las frases "apuntando hacia adentro" o "apuntando hacia afuera".

1.2.7 Acción amplificadora del transistor

Ahora que se ha establecido la relación entre IC e IE , la acción básica de amplificación del transistor se puede introducir en un nivel superficial utilizando la red de la figura 21. La polarización de cd no aparece en la figura puesto que nuestro interés se limitará a la respuesta de ca. Para la configuración de base común, la resistencia de entrada de ca determinada por las características de la figura 18 es bastante pequeña y varía típicamente de 10 a 100 ohms. La resistencia de salida determinada por las curvas de la figura 19 es bastante alta (cuanto más horizontal esté la curva mayor será la resistencia) y varía normalmente de 50 kohms a 1 Mohms, La diferencia en resistencia se debe a la unión polarizada directamente en la entrada (base a emisor) y la unión polarizada inversamente en la salida (base a colector). Usando un valor común de 20 ohms para la resistencia de entrada, encontramos que

$$I_i = \frac{V_i}{R_i} = \frac{200mV}{20\Omega} = 10mA$$

Si suponemos por el momento que $\alpha_{ca} = 1$,

$$I_L = I_i = 10mA$$

$$V_L = I_L R$$

$$= (10mA)(5k\Omega)$$

$$= 50V$$

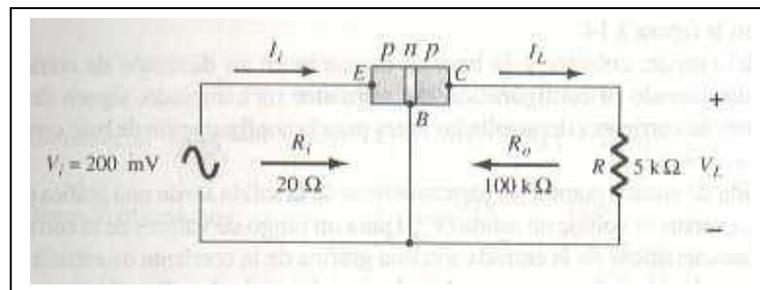


Fig. 21

La amplificación de voltaje es

$$A_v = \frac{V_L}{V_i} = \frac{50V}{200mV} = 250$$

Los valores típicos de amplificación de voltaje para la configuración de base común varían de 50 a 300. La amplificación de corriente (I_C/I_E) siempre es menor que 1 para la configuración de base común. Esta última característica debe ser evidente ya que $I_C = \alpha I_E$ y α siempre es menor que 1.

La acción básica de amplificación se produjo *transfiriendo* una corriente I de un circuito de baja *resistencia* a uno de alta. La combinación de los dos términos en cursivas produce el nombre de *transistor*, es decir,

Transferencia + resistor \rightarrow transistor

1.2.8 Referencias Bibliográficas:

- Burns, S.G. y P.R. Bond, Principles of Electronic Circuits, St Paul, MN: West Publishing Co., 1987.
- Colclaser, R. A., D. A. Reamen y C. F. Hawkins, Electronic Circuit Analysis: Basic Principles, New York: John Wiley and Sons, inc, 1984.
- Gaussi, M. S., Electronic Devices and Circuits : Discrete and Integrated. New York: Holt, Rinehart, and Winston.
- Hambley, A. R., Electronics, New York: Macmillian Publishig Co. 1994
- Hayt, W. H., Jr. Y G.W. Neudeck, Electronic Circuit Análisis and Design, 2^a. Ed. Boston: Houghton Mifflin Co., 1984.
- Horenstein, M.N., Microelectronics Circuit and Device. 2^a. Ed. En Glewood Cliffs, N.J.: Prentice Hall, inc., 1995.
- Horowitz, P. y W. Hill. The Art of Electronics. 2^a. Ed. New York: Cambridge University Press, 1989.
- Millman, J. y A. Graybel, Microelectronics, 2^a. Ed. New York: McGraw-Hill Book Co., 1987.
- Savant, C.J., Jr., M. S. Roden y G. L. Carperter, Electronic Circuit Design: An Engineering Aproach. 2^a. Ed. Redwood city. C. A.: The Benjamín-Cummings Publishing Co., 1991

1.3 Transistores de efecto de campo (JFET).

1.3.1 Una introducción de los fets.

El principio de base del transistor del efecto de campo (FET) se ha sabido desde la patente de J. E. Lilienfeld's de 1925. La descripción teórica de un FET hecho por Shockley en 1952 pavimentó el camino para el desarrollo de un dispositivo electrónico clásico que proporciona al diseñador los medios de lograr casi cada función del circuito.

Contemporáneamente, el transistor del efecto de campo era conocido como transistor unipolar. El término refiere al hecho que la corriente es transportada por los portadores de una polaridad (mayoría), mientras que en los portadores bipolares convencionales del transistor de ambas polaridades (mayoría y minoría) esté implicado. Esta nota del uso proporciona una penetración en la naturaleza del FET, y la toca brevemente en sus características básicas, terminología, parámetros, y usos típicos. La lista siguiente de los usos del FET indica la flexibilidad de la familia del FET:

Los amplificadores cambian.

Pequeña Señal

Distorsión baja

Alta ganancia

Poco ruido

Selectividad

Corriente directa

Alta frecuencia.

Interruptores.

Tipo Chooper

Puerta analógica
Comunicador.

Diodos de protección.

Bajo leakage.

Limitador de corriente.

Voltaje- Resistencia Controlada.

Mezclador

Oscilador.

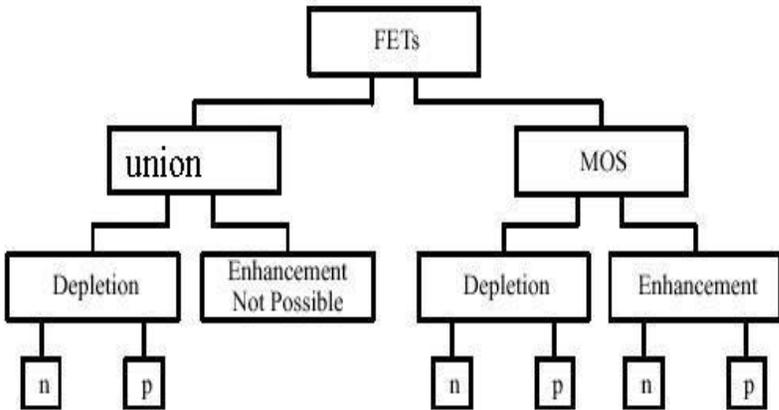
El árbol de familia de los dispositivos del FET (en la figura 1.11) se puede dividir en dos ramas principales, FETs de la ensambladura (JFETs) y FETs aislados de la puerta (o MOSFETs, transistores de óxido metálico del efecto de campo del semiconductor).

Los FETs de la ensambladura son intrínsecamente dispositivos del modo-agotamiento, y están disponibles en configuraciones de la n y del canal-p. Los Mosfets están disponibles en modos del realce y de agotamiento, y también existen como dispositivos de la n y del canal- p. Los dos grupos principales del FET dependen de diversos fenómenos para su operación, y serán discutidos por separado.

1.3.2 Los fets de la ensambladura

En su forma más elemental, este transistor consiste en un pedazo del material del semiconductor de alta-resistencia (generalmente silicio) que constituye en un canal para el flujo del portador de mayoría. La magnitud de esta corriente es controlada por un voltaje aplicado a una puerta, que es una ensambladura reverse-biased del pn, formada a

lo largo del canal. Implícita en esta descripción es la diferencia fundamental entre JFET y los elementos bipolares: cuando la ensambladura de JFET es reverse-biased la corriente de la puerta es prácticamente cero, mientras que la corriente de la base del transistor bipolar es siempre un cierto valor mayor de cero. El JFET es un dispositivo de la resistencia de alta-entrada, mientras que la resistencia de la entrada del transistor bipolar es Comparativamente baja. Si el canal se dopa con una impureza dispensadora de aceite, se forma el material del tipo-n y la corriente del canal consistirá en electrones. Si el canal se dopa con una impureza del aceptador, el material del tipo-p será formado y la corriente del canal consistirá en los agujeros. Los dispositivos del canal-N tienen mayor conductividad que tipos del canal-p, puesto que los electrones tienen movilidad más alta que los agujeros; así el canal-n JFETs es aproximadamente dos veces conductores tan eficientes comparados a sus contrapartes del canal-p.



Cuadro 1 Árbol De Familia del Fet

Además del material del canal, un JFET contiene dos contactos (non-rectifying) óhmicos: la fuente y el drenaje. Estos se demuestran en la figura 22. Puesto que una geometría simétrica se demuestra en el “Chip” idealizado del JFET, es inmaterial qué contacto se llama la fuente y cuál se llama el drenaje; el JFET conducirá la corriente

igualmente bien en cualquier dirección y la fuente y drenar los plomos es generalmente permutable.

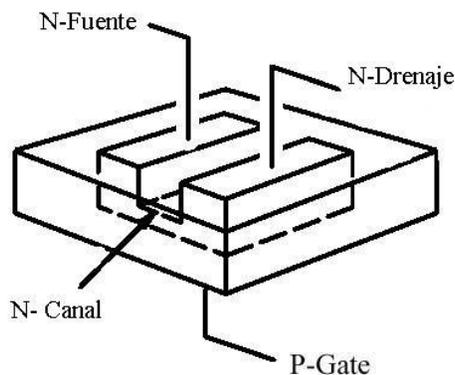


Fig. 22 Del Canal-N. Estructura idealizada De un FET de la ensambladura del Canal-N

(Para ciertos usos de JFET, tales como amplificadores de alta frecuencia, una geometría asimétrica se prefiere para una capacitancia más baja y la respuesta de frecuencia mejorada. En estos casos, la fuente y los plomos del drenaje no se deben intercambiar.)

En el Figura 23.a. Las demostraciones de cómo funciona el JFET. Si la puerta está conectada con la fuente, después el voltaje aplicado (V_{DS}) aparecerá entre la puerta y el drenaje.

Puesto que la ensambladura del pn es reverse-biased, poco flujo recorre la conexión de la puerta. El gradiente potencial establecido formará una capa de agotamiento, donde

casi todos los electrones presentes en el canal del tipo-n serán barridos lejos. La porción agotada está en el campo alto entre la puerta y el drenaje, y el área menos-agotada está entre la puerta y la fuente. Porque el flujo de la corriente a lo largo del canal del drenaje (del positivo) a la fuente (de la negativa) es realmente un flujo de electrones libres de la fuente a drenar en el silicio del tipo-n, la magnitud de esta corriente bajará como más, si el silicio se agota de electrones libres. Hay un límite a la corriente del drenaje (identificación) que aumentó VDS puede conducir a través del canal. Esta corriente limitadora se conoce como IDSS (corriente de Drenar-a-Fuente con la puerta puesta en cortocircuito a la fuente). La figura 23.b. demuestra el agotamiento casi completo del canal, bajo estas condiciones. La figura 23.c. demuestra las características de salida de un JFET de canal-n con la puerta en cortocircuitos con la fuente. La subida inicial de la identificación se relaciona con la acumulación de la capa de agotamiento mientras que VDS aumenta. La curva acerca del nivel del actual limitador IDSS cuando la identificación comienza a ser apagada. El significado físico de este término conduce a una definición de inicio-apagado el voltaje, VP, que es el valor de VDS en el cual el máximo flujo IDSS

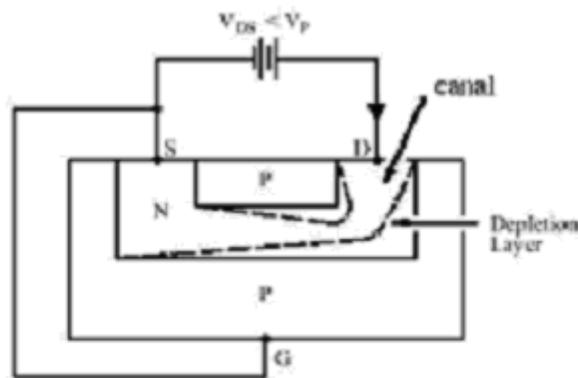


Fig. 23 a FET de Canal n trabajando en la Region Ohmica ($V_{GS} = 0 V$) (Se muestra la Deplexion Solamente en el Canal)

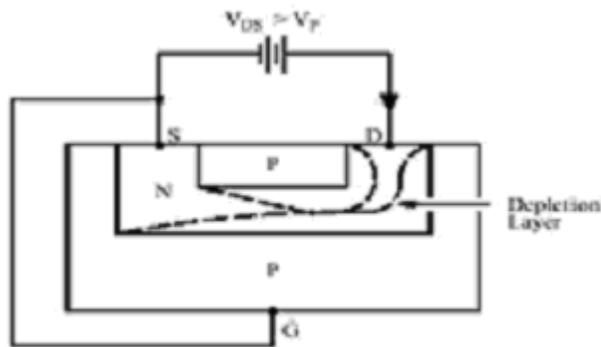


Fig. 23b FET Canal n trabajando en el area de la Region de Saturación ($V_{GS} = 0$).

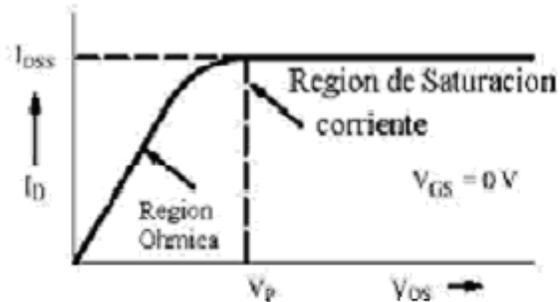


Fig. 23c Salida idealizada Característica para $V_{GS} = 0$.

En el figura 24, considere el caso donde $V_{DS} = 0$ y donde un voltaje negativo V_{GS} se aplica a la puerta. Una vez más una capa de agotamiento se ha acumulado. Si un valor pequeño de V_{DS} ahora fuera aplicado, esta capa de agotamiento limitaría la corriente resultante del canal a un valor más bajo que sea el caso para $V_{GS} = 0$. De hecho, en un valor de $V_{GS} > V_P$ la corriente del canal serían cortados casi enteramente. Este voltaje del atajo se refiere como el voltaje del atajo de la puerta, y se puede expresar por el símbolo V_P o por $V_{GS} (off)$. V_P se ha utilizado extensamente en el pasado, pero $V_{GS} (off)$ ahora se acepta más comúnmente puesto que elimina la ambigüedad entre atajo de la puerta y el drenaje de inicio-apagado.

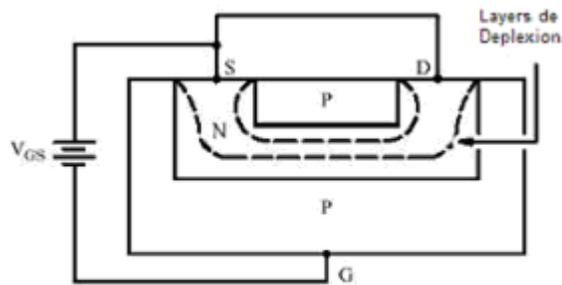


Fig. 24 FET de canal n, mostrando su Deplexion debido a Fuente de Voltaje-Salida y $V_{ds}=0$.

Figura 1.14. El FET del Canal-N que demuestra el agotamiento debido al voltaje de la Puerta-Fuente y $V_{DS} = 0$.

Los mecanismos de las Figuras 23 y figura 24 reacciona junto para proporcionar la familia de las características de salida demostradas en la figura 25a.

El área debajo del inicio-apagado del lugar geométrico del voltaje se conoce como la región óhmica: el área sobre inicio-apagado es región actual de la saturación. JFETs que funciona en la región actual de la saturación hace los amplificadores excelentes. Observe que en la región óhmica V_{GS} y V_{DS} controle la corriente del canal, mientras que en la región actual de la saturación V_{DS} tiene poco efecto y V_{GS} esencialmente controla la identificación.

La figura 25b. Relaciona las curvas en la figura 25a. con el arreglo real del circuito, y demuestra el número de métodos por el cuál se puede conectar con la exhibición de las condiciones relevantes a cualquier combinación de V_{DS} y de V_{GS} . Note que la dirección de la flecha en la puerta da la dirección del flujo actual para la condición del delantero-diagonal de la ensambladura. En la práctica, sin embargo, es siempre reverse-biased.

El canal-p JFET funciona exacto de la misma manera que el canal-n JFET. En la fabricación, el proceso planar esencialmente se invierte, con la impureza del aceptador difundida primero sobre el silicio del tipo-n, y la impureza dispensadora de aceite difundida más adelante para formar una segunda región del tipo-n y para dejar un canal del tipo-p.

En el canal-p JFET, la corriente del canal es debido al movimiento del agujero, más bien que a la movilidad de electrón. Por lo tanto, todas las polaridades aplicadas se invierten, junto con sus direcciones y la dirección del flujo actual. En resumen, un FET de ensambladura consiste esencialmente en un canal de material semiconductor a lo largo del cual una corriente pueda fluir y su magnitud es una función de dos voltajes, V_{DS} y V_{GS} .

Cuando V_{DS} es mayor que V_P , la corriente del canal es controlada en gran parte por V_{GS} solamente, porque V_{GS} se aplica a una ensambladura reverse-biased. La corriente de la puerta que resulta es extremadamente pequeña.

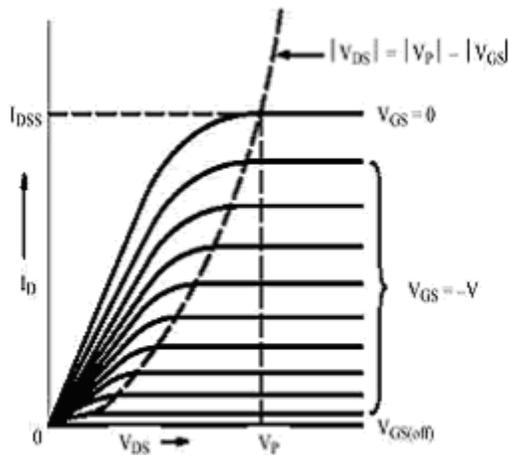


Fig. 25a Familia de Salidas
Características para Canal-n FET

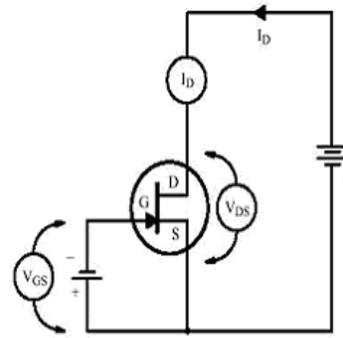


Fig. 25b Circuito para FET
de Canal-n

1.3.3 MOSFETs.

El metal-oxido-semiconductor FET (MOSFET) depende del hecho de que no es realmente necesario formar una ensambladura de semiconductor en el canal de un FET para alcanzar el control de la puerta de la corriente del canal.

En un MOSFET, la puerta metálica o el polysilicon es aislada del canal con una capa fina de dióxido del silicio. Aunque el fondo de la capa de aislamiento está en el contacto con el substrato del silicio del tipo-p, los procesos de la comprobación que ocurren en este dictado del interfaz que los electrones libres acumulen en el interfaz, invirtiendo el material del tipo-p y formando espontáneamente un canal del tipo-n. Así, una trayectoria de la conducción existe entre la fuente del canal del tipo-n y las regiones difundidas del drenaje. Hay, sin embargo, algunas diferencias fundamentales del funcionamiento entre los MOSFETs y JFETs. El JFETs, por naturaleza, funciona solamente en el modo de agotamiento. Es decir, un diagonal reverso de la puerta agota, o inicia el flujo de la corriente del canal.

Un MOSFET, en virtud de su puerta eléctrico-aislada, se puede fabricar para realizar dos modos los cuales son el modo-agotamiento o el modo-realce ambos del FET.

Mientras que la gran mayoría de JFETs funciona según lo descrito en las figuras 23 y 24, los MOSFETs pueden asumir varias formas y funcionar en el depletion/enhancement-mode o el enhancement-mode solamente.

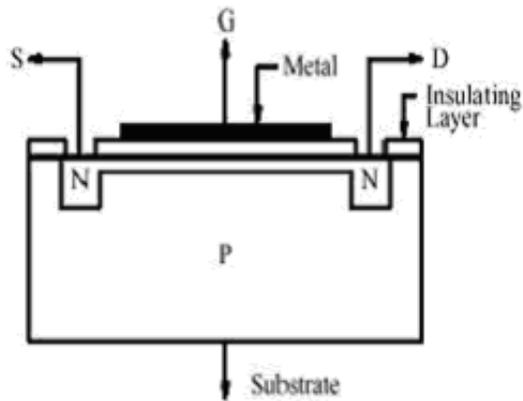


Fig. 26a Idealización de sección a través de la Deplexion- tipo MOSFET

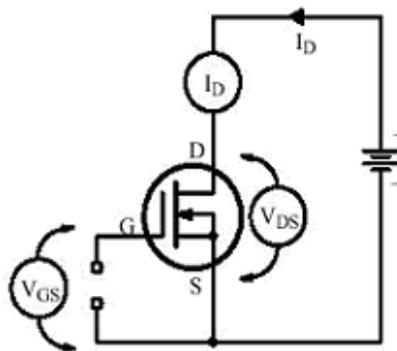
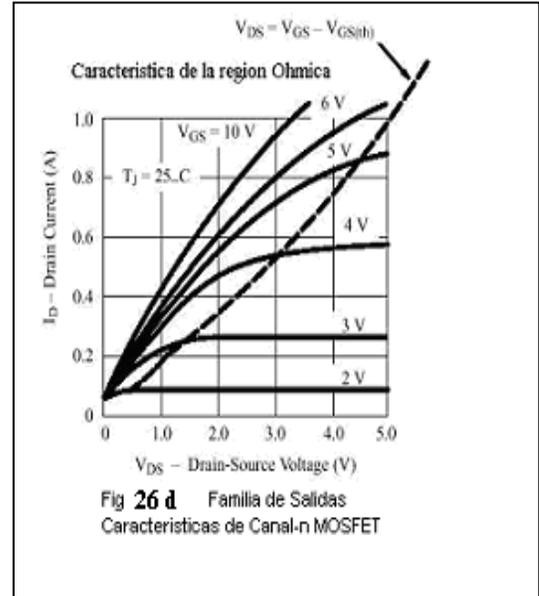
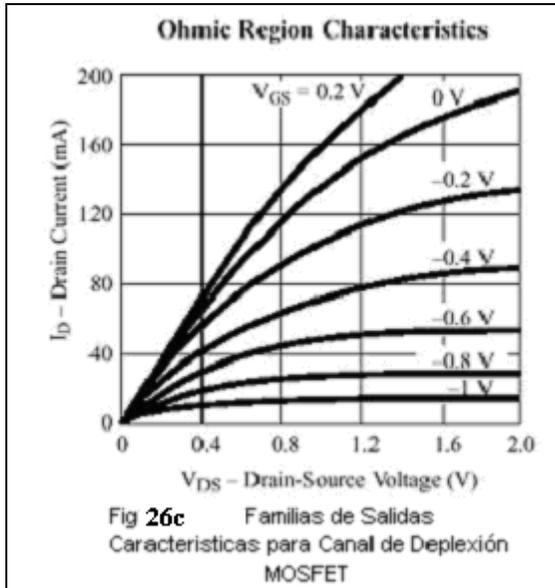


Fig. 26b Areglo del Circuito de Deplexión MOSFET.



Hay tres tipos de MOSFETs de pequeña señal. Primero, tenemos el MOSFET planar, lateral, similar a éste demostrado en la figura 6a. En virtud del canal n-dopado que atraviesa de fuente para drenar, se realiza como MOSFET del modo de agotamiento del canal-n en una manera semejante del modo de agotamiento JFET cuando un voltaje de la polaridad correcta se aplica a la puerta, como en la figura 26b.

Sin embargo, si nos delantero-diagonal los electrones adicionales de la puerta (es decir, ponga un voltaje de la puerta que polaridad iguale la polaridad del voltaje del drenaje) atraen a la región debajo de la puerta, el realzar más futuro. Y el invertir (de p n) a la región. Pues la región del canal espesa, la resistencia del canal disminuirá más lejos, permitiendo que la mayor corriente del canal fluya más allá de eso identificada como IDSS, como vemos en la familia de las características de salida en la figura MOSFETs de 26c.

Podemos también ser construidos para el realce - funcionamiento del modo-solamente, según lo demostrado en la figura 27. Desemejante del dispositivo del agotamiento-modo,

el MOSFET del realce-modo no ofrece ningún canal entre la fuente y drenaje. No hasta que un polarizar hacia adelante en la puerta realiza un canal atrayendo electrones debajo de la corriente de la voluntad del óxido de la puerta comience a fluir (figura 26d).

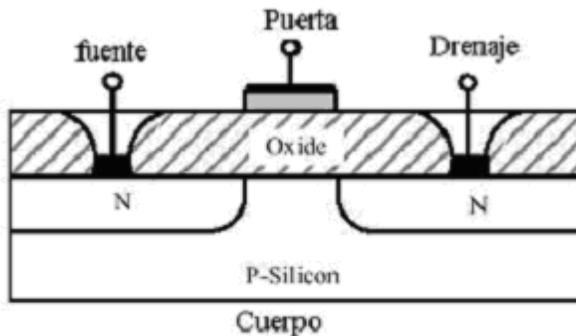


Figura 27 Modo de Enlace- Planar MOS sección transversal

Superior es el FET doble-difundido o el DMOS lateral. Debido a las limitaciones de enmascarar foto-litográfico, cuanto el anterior, MOSFET del viejo estilo fue limitado seriamente en funcionamiento. Algunas de estas limitaciones anteriores implicaron velocidades de la conmutación, la conductividad del canal (demasiado alto los r_{DS}), y la dirección actual en general. El FET lateral de DMOS quitó estas limitaciones, ofreciendo una alternativa viable entre el JFET y el FET del GaAs para los usos video y altos de la conmutación de la velocidad.

El FET lateral de DMOS diferencia radicalmente en su construcción del canal en comparación con el Mosfet planar más viejo. Observe la fuente doble-difundida implantada en la región p-dopada implantada en el canal, demostrada en la figura 28. El funcionamiento mejorado de DMOS es un resultado ambo del canal corto exacto-definido que resulta y la región del drift resultando el cuerpo p-dopado restante del silicio e Ion n-dopado luz implanta.

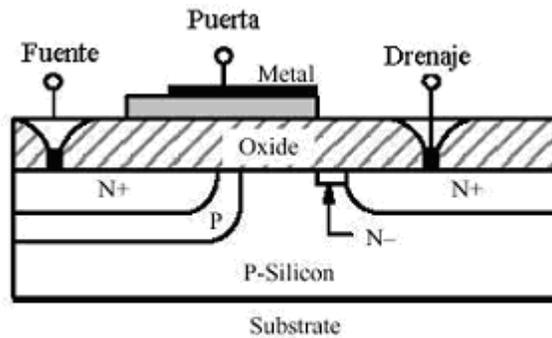


Fig 28 El aumento Planar-Modo DMOS

Aunque las figuras 27 y 28 ilustran los FETs del *realzar-ment-modo* DMOS del canal-n, invirtiendo las secuencias de doping, FETs del canal-p DMOS puede ser fabricado fácilmente. Además, ligeramente dopando a través de la región corta del canal y de la deriva, los FETs del modo-agotamiento DMOS pueden ser construidos.

Como resultado del canal corto, el MOSFET se permite funcionar en la saturación de velocidad y como resultado de la deriva de la región, el MOSFET ofrece voltajes más arriba de funcionamiento. Junto, el canal corto y de la deriva la región ofrecen en-resistencia baja y las capacitancias bajas del interelectrodo, puerta-a-drenaje especialmente, la saturación de VGD.

Velocidad juntada con capacitancia baja del interelectrodo nos ofrece alta velocidad y funcionamiento de alta frecuencia.

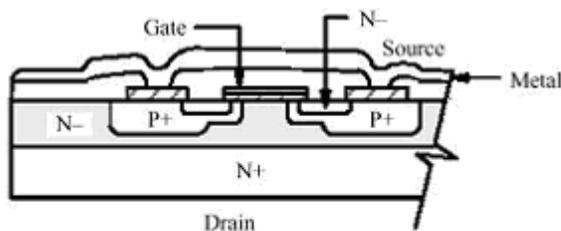


Fig 29 Aumento del canal n vertical - modo DMOS FET

La novedad del FET del corto-canal DMOS condujo a la evolución no esta todavía muy avanzada, alto-voltaje, alta corriente MOSFET: alto-actual del Realce-Modo DMOS del N-Canal: el MOSFET Doble-Difundido vertical (figura 29). Donde este MOSFET vertical se ofrece mejorado energía dirigiendo sus capacidades, su defecto fundamental es ése debido a su construcción y en un grado inferior debido a su tamaño, no puede desafiar el alto funcionamiento de la velocidad del DMOS lateral FET. Consecuentemente, el vertical y los FETs laterales de DMOS se complementan en una selección amplia de usos.

1.3.4 Referencias Bibliográficas

- Gaussi, M. S., Electronic Devices and Circuits : Discrete and Integrated. New York: Holt, Rinehart, and Winston.
- Hambley, A. R., Electronics, New York: Macmillian Publishig Co. 1994
- Hayt, W. H., Jr. Y G.W. Neudeck, Electronic Circuit Análisis and desing, 2ª. Ed. Boston: Houghton Mifflin Co., 1984.
- Horenstein, M.N., Microelectronics Circuit and Device. 2ª. Ed. En Glewood Cliffs, N.J.: Prentice hall, inc., 1995.
- Horowitz, P. y W. Hill. The Art of Electronics. 2ª. Ed. New York: Cambridge University Press, 1989.
- Millman, J. y A. Graybel, microelectronics, 2ª. Ed. New York: McGraw-Hill Book Co., 1987.
- Savant, C.J., Jr., M. S. Roden y G. L. Carperter, Electronic Circuit Design: An Engineering Aproach. 2ª. Ed. Redwood city. C. A.: The Benjamín-Cummings Publishing Co., 1991

1.4 Simulación con Pspice

1.4.1 Introducción

Una de las peculiaridades de PSPICE es la forma de introducirle un circuito electrónico, ya que no trabajaremos con esquemas ni gráficos representativos del mismo. Los circuitos se describirán en ficheros de texto, formados por una serie de sentencias que enumeran todos y cada uno de los componentes, así como los análisis a realizar, forma de presentación de los resultados, formas de onda a visualizar, etc.

Normas Generales:

- Los circuitos pueden ser creados con cualquier editor de textos, pero el fichero de texto no debe tener caracteres de control (como códigos relativos a los márgenes, tipo de letra, *interlineado*, etc.).
- Normalmente, usaremos el editor de textos contenido en el entorno Control Shell, creado para PSPICE, que es fácil de utilizar e interactivo con el propio simulador
- Para una correcta descripción del circuito, seguiremos estos pasos:
 - En primer lugar, hemos de hacer sobre el papel un esquema del circuito que queremos someter a estudio. El esquema ha de estar completamente definido: es decir, con los valores de todos sus componentes.
 - A continuación daremos a cada nudo del circuito un nombre (que generalmente será un número), sin tener que seguir ningún orden

especial. Solamente hay que tener en cuenta que el nudo correspondiente a tierra será siempre el número cero.

- Seguidamente daremos a cada elemento del circuito un nombre o un número (sin tener en cuenta los números de los nudos), que nos servirá para hacer referencia a dicho elemento.
- Por último realizaremos la descripción del circuito conforme a las normas de PSPICE.
- Veamos un ejemplo de descripción de un circuito con el siguiente esquema:

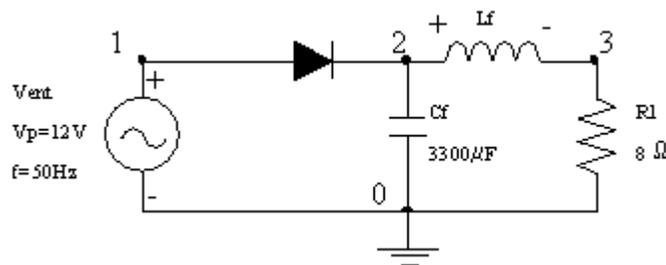


Fig. 30. Circuito Rectificador

En el esquema, todos los componentes tienen su correspondiente nombre y valor. Igualmente, se puede apreciar que se han numerado los nudos de conexión entre los elementos. La descripción de este circuito sería la mostrada a continuación:

CIRCUITO RECTIFICADOR.

* tensión de entrada, colocada entre los nudos 1 y tierra, que genera una señal sinusoidal
* con una tensión de offset nula, una amplitud de 12 voltios de pico y una frecuencia de
* 50hz

ac 1 0 sin(0v 12v 50hz)

* elementos activos del circuito diodo rectificador 1n4148, colocado entre los nudos 1 y
* 2 (en el orden ánodo, cátodo)

di 1 2 d1n4148; diodo rectificador

* elementos pasivos del circuito condensador cf colocado entre el nudo 2 y masa, de un
* valor de 3300uf

cf 2 0 3300uf; condensador de filtro

* bobina lf colocada entre los nudos 2 y 3, de un valor de 50mh

lf 2 3 50mh; bobina de filtro

* resistencia rl colocada entre el nudo 3 y masa, de un valor de 8 ohm

rl 3 0 8ohm; resistencia de carga

* final del circuito

.end

Si bien aún no se ha visto cómo se introducen los diferentes elementos en la definición de un circuito, se puede ver en un principio que se hace de una forma

bastante lógica y coherente. Además, en la descripción anterior se han incluido una serie de comentarios aclaratorios, son las líneas que comienzan con un asterisco (*) y el texto incluido al final de las sentencias (el cual siempre ha de ir precedido por un ;(-punto y coma-) ; lógicamente, es opcional incluir estos comentarios en la propia descripción, sólo tienen carácter informativo para el usuario.

Aquí tenemos una lista de reglas sobre los ficheros de texto que describen los circuitos:

La primera línea será siempre el título y/o comentario del circuito.

La última línea será la sentencia .END (de final), si bien en el editor de Control Shell no es necesaria incluirla.

Las líneas que sean un comentario deben empezar con un asterisco (*).

Las líneas que sean una continuación de la sentencia de la línea anterior deben empezar con un signo de suma (+).

El orden de las líneas que describen el circuito no importa, excepto para el título, definiciones de subcircuitos, la sentencia .OPTIONS (de opciones) con el parámetro NOECHO (que se estudia más adelante) y la línea con la sentencia .END.

PSPICE no diferencia letras mayúsculas de minúsculas, por lo que podemos utilizar cualquiera de ellas.

Para separar los distintos parámetros de una sentencia, podemos utilizar espacios, tabuladores o comas, que son equivalentes y no importa cuántos se usen.

La descripción del circuito ha de ser un fichero capaz de encajar en la memoria RAM durante todos los análisis. Si esto no fuera posible, hay dos opciones:

Aumentar al máximo la memoria convencional libre proporcionada por el sistema operativo.

Dividir el circuito en varias partes y analizarlas por separado. Para analizar varios circuitos, podemos crear un fichero que los contenga a todos (cada uno con su título y sentencia .END correspondientes). Al analizar dicho fichero, se analizarán todos los circuitos consecutivamente, igual que si los hubiésemos analizado por separado.

1.4.2 Nombres de los elementos y nudos de conexión

Los nombres de los elementos deben comenzar con una letra (que identifica el tipo de elemento al que pertenecen) seguidos del nombre del elemento en sí, pudiendo ser letras, números o los caracteres \$, _, *, /, %, y aunque pueden tener hasta 131 caracteres de longitud, es aconsejable no superar los 8.

ELEMENTO DEL CIRCUITO	SÍMBOLO	MODELO
Resistencias.	R	RES
Condensadores.	C	CAP
Bobinas.	L	IND
Acoplamientos magnéticos (transformadores).	K	CORE
Interruptores controlados por tensión.	S	VSWITCH
Interruptores controlados por intensidad.	W	ISWITCH
Diodos.	D	D
Transistores bipolares.	Q	NPN, PNP o LPNP

Transistores de efecto de campo JFET.	J	NJF o PJF
Transistores de efecto de campo MOSFET.	M	NMOS o PMOS
Transistores de efecto de campo GaAsFET.	B	GASFET
Fuentes de tensión independientes.	V	-----
Fuentes de intensidad independientes.	I	-----
Fuentes de tensión controladas por tensión.	E	-----
Fuentes de intensidad controladas por intensidad.	F	-----
Fuentes de intensidad controladas por tensión.	G	-----
Fuentes de tensión controladas por intensidad.	H	-----

Tabla 5. Nombres de elementos y símbolos

Los nudos no han de ser obligatoriamente números enteros, pueden ser cualquier cadena alfanumérica, como los nombres. El nudo 0 (cero) está predefinido y es el correspondiente a tierra. Hay que remarcar que la numeración de los nudos no ha de seguir ningún orden especial.

1.4.3 Valores de los elementos

Los valores de los componentes los escribiremos en notación de punto flotante estándar (ej. $1E-3 = 1 \times 10^{-3}$), y opcionalmente con sufijos multiplicadores y escala (unidos al valor sin dejar espacios intermedios).

Estos son los sufijos multiplicadores reconocidos por PSPICE:

$$F=10^{-15} \quad P=10^{-12} \quad N=10^{-9}$$

$$U=10^{-6} \quad MIL=25.4 \times 10^{-6} \quad M=10^{-3}$$

$$K=10^3 \quad MEG=10^6 \quad G=10^9$$

$$T=10^{12}$$

Estos sufijos multiplican el número que les precede inmediatamente. Cualquier otro sufijo añadido (como V, A, etc.) será ignorado por PSPICE, no teniendo efecto alguno.

Los sufijos para las unidades normalmente utilizados son:

V = voltios

A = amperios

HZ = hertzios

OHM = ohmios

H = henrios

F = faradios

DEG = grados

Hay que hacer notar que PSPICE admite como sufijo multiplicador la letra F (que multiplica el valor que le precede por un factor de 10^{-15}). Así, si al definir un condensador le damos un valor de 0.001F, éste para PSPICE no será de 0.001 faradios, sino de 0.001×10^{-15} faradios.

1.4.4 Parámetros

En ciertas aplicaciones es conveniente usar parámetros globales (es decir, una variable), en lugar de valores numéricos; así, al darle un valor a un determinado parámetro, este valor aparecerá en todos los lugares donde esté ese parámetro.

Los parámetros pueden ser definidos usando la sentencia .PARAM (cuya sintaxis se estudiará más adelante), y serán globales a todo el circuito, incluidos los subcircuitos; es decir, se podrán utilizar en la definición de componentes en todo el circuito.

Para definir parámetros locales, válidos sólo dentro de un subcircuito, habrá que hacerlo cuando se defina el subcircuito (esto es, en la misma sentencia) y darles un valor por defecto a cada uno. A la hora de llamar al subcircuito para insertarlo en el circuito principal, se podrán cambiar los valores por defecto de los parámetros locales. Incluso el valor de un parámetro puede ser otro parámetro.

Cuando un valor numérico es sustituido por un parámetro, este se escribirá entre llaves, {PARÁMETRO}.

Por ejemplo, si las resistencias R3 y R5 de un circuito dado tienen el mismo valor (digamos $1K\Omega$), podemos definir las mediante las sentencias:

R3 4 6 1K; Resistencia colocada entre los nudos 4 y 6, de valor 1K.

R5 3 8 1K; Resistencia colocada entre los nudos 3 y 8, de valor 1K.

o bien, utilizando un parámetro, podemos definir las mediante:

R3 4 6 {CARGA}

R5 3 8 {CARGA}

.PARAM CARGA=1K; Definición del parámetro con su valor correspondiente.

1.4.5 Expresiones

Además de por parámetros, los valores de los elementos se pueden sustituir por expresiones aritméticas que pueden contener parámetros.

Siguiendo el ejemplo del apartado anterior, si la resistencia R4 tiene un valor de $4K\Omega$, se puede definir como:

R4 7 10 {4*CARGA}; Resistencia colocada entre los nudos 7 y 10, de valor 4K.

Las expresiones pueden ser usadas en lugar de los valores numéricos, en la descripción del circuito, en los siguientes casos:

En los valores de todos los parámetros de los modelos.

En los valores de todos los parámetros de los componentes, excepto los parámetros TC1 y TC2 (coeficientes de temperatura) de una resistencia si están definidos en la misma línea (con la sentencia R) que la resistencia y no con una sentencia .MODEL (usada para definir los modelos de los elementos).

En los valores de todos los parámetros de las fuentes independientes de voltaje e intensidad, excepto para las fuentes definidas por tramos.

En los valores de las sentencias .IC y .NODESET, usadas para establecer las condiciones iniciales del punto de trabajo del circuito.

Pero no podemos usar expresiones en los siguientes casos:

En sustitución de los coeficientes de los polinomios que definen el valor de las fuentes de tensión e intensidad controladas no lineales.

En lugar de los nombres/números de los nudos.

En el lugar de los valores numéricos en las sentencias de realización de análisis del circuito.

Las expresiones deben tener una longitud máxima de una línea de texto y pueden tener contener las operaciones básicas de suma (+), resta (-), multiplicación (*) y división (/) además de los paréntesis necesarios y las funciones mostradas en la siguiente tabla:

FUNCIÓN	COMENTARIO
ABS(X)	Valor absoluto de X.
SQRT(X)	Raíz cuadrada de X.
EXP(X)	Función e^x .
LOG(X)	Logaritmo en base e de X, $\ln(X)$.
LOG10(X)	Logaritmo en base 10 de X, $\log(X)$.

PWR(X,Y)	Función $(X)^Y$.
SIN(X)	Función $\text{sen}(X)$, expresado X en radianes.
COS(X)	Función $\text{cos}(X)$, expresado X en radianes.
TAN(X)	Función $\text{tg}(X)$, expresado X en radianes.
ATAN(X)	Función $\text{arctg}(X)$, con resultado en radianes.
ARCTAN(X)	Función $\text{arctg}(X)$, con resultado en radianes.

Tabla 6. Funciones

Además de estas funciones, podemos definir otras nuevas con la sentencia .FUNC (función) para incluirlas en las expresiones (lo cual nos permite aumentar la longitud de las mismas). Así, por ejemplo, para definir una función llamada MED(X,Y), encargada de calcular el valor medio (media aritmética) de los valores X e Y, la definiríamos mediante:

.FUNC MED(X,Y) (X+Y)/2

El número máximo de variables que puede contener una función es de 10.

Las expresiones son evaluadas para conocer su valor antes de realizar los análisis y recalculadas con los nuevos valores de los parámetros si existen análisis en continua y/o análisis paramétrico.

1.4.6 Modelos

En PSPICE es muy frecuente el empleo de modelos, que se utilizan para definir el valor de los distintos parámetros de los elementos usados en el circuito. Si bien se pueden definir modelos para todos los elementos, en algunos casos su uso es opcional y en otros es obligado. Así, para los elementos pasivos, los modelos son opcionales, y para los elementos semiconductores son necesarios, aunque todos los parámetros de los modelos tienen asignado un valor por defecto, que será el usado por PSPICE en caso de que no le asignemos otro.

Para la descripción de los modelos de los diferentes componentes del circuito se utiliza la sentencia .MODEL, en la cual se define el valor de los parámetros de los distintos elementos disponibles en PSPICE. La sintaxis general de la sentencia es:

.MODEL (nombre) (tipo)((parámetro del modelo = valor (tolerancia)*)

El término con (*) es opcional, los valores entre doble paréntesis significan que hay que escribirlos entre paréntesis. ejemplo: EJ ((valor1) , (valor2)) se escribe como: EJ (valor1) , (valor2).

El término (nombre) es el que le asignamos al modelo en cuestión, y debe comenzar con una letra. El término (tipo) hace referencia a la clase de elemento a la que corresponde el modelo, y puede ser uno de los mostrados en la siguiente tabla:

TIPO DE MODELO	ELEMENTO CORRESPONDIENTE
CAP	Condensadores.
IND	Bobinas.

RES	Resistencias.
D	Diodos.
NPN	Transistores bipolares NPN.
PNP	Transistores bipolares PNP.
LPNP	Transistores bipolares de estructura lateral PNP.
NJF	Transistores de unión FET de canal N.
PJF	Transistores de unión FET de canal P.
NMOS	Transistores MOSFET de canal N.
PMOS	Transistores MOSFET de canal P.
GASFET	Transistores GaAsFET de canal N.
VSWITCH	Interruptores controlados por tensión.
ISWITCH	Interruptores controlados por intensidad.

Tabla 7. Modelos

En la descripción del circuito pueden existir varios modelos para el mismo (tipo) de elementos, por lo que deberán tener un (nombre) distinto. Cada (tipo) de modelo, correspondiente a una clase de elementos, tiene sus propios parámetros, los cuales tienen

asignado un valor por defecto, por lo que podemos usar ese valor o bien darle uno diferente, si bien no es necesario cambiar el valor de todos los parámetros.

También podemos asignar una valor opcional de (tolerancia)* que PSPICE utilizará para realizar el análisis de Monte Carlo y el de pero de los casos. La tolerancia puede venir asignada con el término DEV o con LOT.

EJEMPLOS:

Definir un modelo, llamado RMAX, correspondiente a una serie de resistencias, en el que los parámetros de las mismas tengan unos valores de R=1.5, TC1=0.02 y TC2=0.005:

```
.MODEL RMAX RES(R=1.5 TC1=0.002 TC2=.005)
```

Definir un modelo, llamado DNOM, correspondiente a un diodo, en el que se utilicen los valores por defecto de todos los parámetros:

```
.MODEL DNOM D
```

Definir un modelo, llamado CFIL, correspondiente a unos condensadores, en el que el coeficiente multiplicador del valor de los mismos, es decir el parámetro C, tenga un valor de 1 y una tolerancia del tipo DEV del 5%:

```
.MODEL CFIL CAP(C=1 DEV=5%)
```

DEFINICIÓN DE SUBCIRCUITOS

Para definir un subcircuito dentro del circuito principal de trabajo, utilizaremos la sentencia .SUBCKT, que tiene la siguiente sintaxis:

```
.SUBCKT (nombre) (nodos)* PARAMS:* (nombre)* = (valor)*
```

El asterisco (*) indica que estos valores son opcionales. El término (nombre), que debe comenzar por una letra, será el que le asignemos al subcircuito, y a través del cual podremos hacer referencia posteriormente al subcircuito.

En el lugar del término (nudo)*, hemos de listar los nudos internos del subcircuito, que serán los terminales de conexión con el exterior, a través de los cuales lo conectaremos a nuestro circuito principal.

El término PARAMS: nos permite definir unos parámetros (es decir, unas variables), con sus respectivos valores por defecto, que podemos utilizar en la descripción del subcircuito como sustitutos de los valores de algunos elementos. Posteriormente podremos cambiar el valor de esos parámetros en la sentencia de colocación de subcircuitos, lo que equivaldrá a cambiar el valor de los componentes que dependen de esos parámetros.

La definición de un subcircuito ha de finalizar siempre con la sentencia .ENDS. Todas las sentencias colocadas entre .SUBCKT y .ENDS serán consideradas por PSPICE como pertenecientes al subcircuito, no teniendo ninguna relación con las del circuito principal. Esto quiere decir que puede haber nudos y elementos en los subcircuitos con el mismo nombre que en el circuito principal sin problemas de confusión, ya que para referirnos posteriormente a un componente o nudo de un subcircuito utilizaremos su nombre expandido.

Para insertar un subcircuito (bien sea de la librería o que esté definido en nuestro propio circuito) en el circuito principal de trabajo, lo llamaremos con la sentencia X (que al igual que los nombres expandidos la veremos en el apartado siguiente), lo que equivale a colocarlo como si fuese un único elemento.

La descripción de un subcircuito puede contener únicamente sentencias de definición de elementos y sus respectivos modelos con la sentencia .MODEL.

Hay que resaltar que los nudos, elementos y modelos de un subcircuito tienen carácter local, por lo que no importa si tienen igual nombre que los del circuito principal.

EJEMPLO:

Definir un subcircuito, al que hemos llamado FILTRO, que tenga dos terminales de entrada, correspondientes a sus nudos 6 y 3, y dos terminales de salida, correspondientes a sus nudos 23 y 7. Igualmente, en el subcircuito habrá una resistencia, R1, cuyo valor nos interesa poder modificar cada vez que coloquemos el subcircuito, para lo cual le hemos asignado el parámetro GANANCIA, que en un principio tiene un valor por defecto de 1K:

```
.SUBCKT FILTRO 6 3 23 7 PARAMS:GANANCIA=1K
```

... Definición de los elementos del subcircuito.

* La definición de la resistencia que podemos variar podría

* ser algo como:

```
R1 4 5 {GANANCIA}
```

```
.ENDS
```

1.4.7 Nombres alfanuméricos de nudos y nombres expandidos

Como tanto los nombres de los componentes como los nudos del circuito pueden ser cadenas alfanuméricas, a veces puede ser difícil distinguirlos. Así en PSPICE es usual utilizar el siguiente convenio: cuando una cadena alfanumérica se refiere a un nudo y no al nombre de un elemento o componente la escribiremos entre corchetes [] para reconocerla. Aunque lo normal, para evitar este problema, es nombrar los nudos con un

número.

Para introducir en nuestro circuito un subcircuito ya definido como si fuese un único componente, hemos de utilizar la sentencia:

X(nombre) (nudos)* (subcircuito) PARAMS:* (nombre)* = (valor)*

El asterisco (*) indica que estos valores son opcionales.

El término (nombre) es el que le queremos asignar al subcircuito en esta ocasión (como, por ejemplo, U1, A1, etc.), y el término (subcircuito) es el nombre dado al subcircuito en su definición con la sentencia .SUBCKT. Debe haber el mismo número de nudos en la llamada del subcircuito que en su definición.

Esta sentencia inserta en los (nudos)* de nuestro circuito el subcircuito al que llamamos como si fuera un único elemento, de forma que se conectarán eléctricamente los nudos del circuito principal (definidos en la sentencia X) a los nudos del subcircuito (definidos en la sentencia .SUBCKT) en el orden en que están enumerados; es decir, el primero con el primero, el segundo con el segundo, y así sucesivamente.

Esto nos permite definir un conjunto de elementos como un bloque y utilizarlo varias veces con una sola sentencia X(nombre), sin tener que volverlo a definir componente a componente.

El término PARAMS: nos permite asignar valores a los parámetros del subcircuito en el momento de llamarlo. Las llamadas a subcircuitos pueden estar anidadas; así, dentro de una definición de un subcircuito se puede llamar a otro subcircuito, etc.

EJEMPLO:

Supongamos un subcircuito del apartado anterior, llamado FILTRO, al que llamaremos en este caso U1, de forma que la entrada está conectada a los nudos 2 y 3 del circuito

principal, y la salida, a los nudos 14 y 15. Además, la resistencia R1 del subcircuito, que tenía asignado el parámetro GANANCIA, ha de tener un valor de 5K:

```
XU1 2 3 14 15 FILTRO PARAMS:GANANCIA=5K
```

Los nombres expandidos se pueden usar para referirse a nudos y componentes pertenecientes a subcircuitos. Estarán formados por el nombre del nudo/componente y un prefijo referido al nombre del subcircuito dado en la sentencia de llamada o colocación; por ejemplo, si llamamos a un subcircuito con la sentencia X2, la resistencia R3 perteneciente al mismo responderá bajo el nombre expandido de X2.R3. En este caso, para ver la caída de tensión o intensidad que circula por esta resistencia, nos referiremos a ella por su nombre expandido. Aquí también se aplica la regla mencionada al principio para los corchetes.

1.4.8 Nudos globales

Tenemos la posibilidad de definir en nuestro circuito nudos globales (genéricos) para todo el circuito (incluido los subcircuitos). Esto se realiza con la sentencia:

```
.GLOBAL (nudo)
```

Podemos acceder a este nudo, es decir conectar el terminal de un elemento a él, desde cualquier lugar. Un ejemplo de nudo global es el nudo 0 (cero), correspondiente a tierra.

Así, definir un nudo global que puede ser útil en ciertos casos es una tarea que hemos de tratar con cuidado, pues puede provocar conexiones no deseadas, y consecuentemente, resultados erróneos. Si, por ejemplo, definimos el nudo 5 como nudo global y utilizamos en nuestro circuito un componente de la librería PSPICE como un amplificador operacional que está definido como un subcircuito, es probable que en la definición de éste exista un nudo llamado 5, con lo que éste será el mismo nudo que el definido por

nosotros, y los componentes del operacional conectados a ese nudo 5 estarán conectados a nuestro nudo global 5 (pues en realidad serán un único nudo).

Para evitar este problema, hemos de utilizar un convenio a la hora de definir nudos globales; así, por ejemplo, cualquier nudo global debería ser llamado con un nombre que comience con los caracteres \$G_. Lógicamente los demás nudos no deben ser llamados de esta forma, para evitar conexiones indeseadas.

EJEMPLO:

Definir como nudo global el llamado \$G_3:

.GLOBAL \$G_3

1.4.9 Asignación de condiciones iniciales

Sentencia .IC

La sentencia .IC se usa para establecer las condiciones iniciales para el punto de trabajo, tanto de pequeña señal como para el análisis transitorio. La sintaxis de la sentencia es:

.IC V(nudo) = valor

El (valor) es una tensión asignada al (nudo) durante el cálculo del punto de trabajo. Una vez calculado el mismo, durante el análisis transitorio la tensión del (nudo) puede ir variando, dependiendo de las fuentes del circuito. Esta sentencia de establecimiento de condiciones iniciales no afecta al análisis .DC.

EJEMPLO:

Definir unas condiciones iniciales para el circuito, de forma que la tensión de los nudos 2, 20 y 4 sean 4V, 0V y -1.3V, respectivamente, una vez calculado el punto de trabajo:

.IC V(2)=4 V(20)=0 V(4)=-1.3

Sentencia .NODESET

La sentencia .NODESET se utiliza para ayudar a PSPICE a encontrar el punto de trabajo del circuito, dándole unos valores aproximados de las tensiones de algunos nudos. La sintaxis de la sentencia es:

```
.NODESET V(nudo)= valor
```

Las tensiones asignadas a los nudos en la sentencia .NODESET se usarán para el cálculo del punto de trabajo de pequeña señal, del análisis transitorio y para el primer análisis .DC (en caso de haberlo incluido).

En caso de existir en la descripción del circuito sentencias .IC y .NODESET, estas últimas serán ignoradas por PSPICE y sólo tendrá en cuenta las .IC.

EJEMPLO:

Definir unas condiciones iniciales de tensión de 7V y -4.5V para los nudos 4 y 6 respectivamente, de forma que ayuden a PSPICE a encontrar el punto de trabajo del circuito (lo cual no quiere decir que, una vez calculado el punto, éstas sean las tensiones finales de esos nudos, sino que son una aproximación):

```
.NODESET V(4)=7 V(6)=-4.5
```

1.4.10 Opciones disponibles para la simulación

Para configurar las distintas opciones en PSPICE, que nos permitirán un mayor control sobre la simulación de los circuitos, utilizaremos la sentencia:

```
.OPTIONS (opción) (opción = valor)
```

La sentencia .OPTIONS se usa para establecer todas las opciones, límites y parámetros de control para los distintos análisis, incluido el formato (anchura) del fichero de salida de resultados.

Las opciones se listan en cualquier orden. Hay dos tipos de opciones: las que tienen valor numérico y las que no lo tienen. Las opciones sin valor son banderas o indicadores de varios tipos que se activan con sólo mencionarlos.

Las sentencias .OPTIONS se acumulan; es decir, si hay varias, tienen el mismo efecto que una sola que fuese equivalente (donde estuvieran todas las opciones juntas). Si la misma opción aparece varias veces, sólo el último valor será usado por PSPICE.

A continuación veremos una lista de las opciones sin valor numérico disponibles. Su valor por defecto es estar desactivadas; para activarlas sólo hemos de nombrarlas en la sentencia .OPTIONS:

OPCIÓN	SIGNIFICADO
ACCT	Presenta un sumario e información al final de todos los análisis en el fichero de salida.
EXPAND	Lista los componentes incluidos en los subcircuitos.
LIBRARY	Lista las líneas usadas de las librerías.
LIST	Presenta un sumario de los elementos del circuito.
NOBIAS	Suprime la presentación de las tensiones de los nudos del punto de trabajo.

NODE	Presenta un sumario de las conexiones del circuito.
NOECHO	Suprime la descripción del circuito en el fichero de salida.
NOMOD	Suprime el listado de los parámetros de los modelos y valores actualizados de temperatura.
NOPAGE	Suprime los saltos de página para cada sección del fichero de salida.
OPTS	Lista el valor de todas las opciones.
WIDTH	Establece el ancho del fichero de salida a 80 o 132 columnas.

Tabla 8. Opciones

En caso de incluir en la descripción del circuito la sentencia `.OPTIONS` con la opción `NOECHO`, se colocará al principio del fichero, tras la línea de título, para que realice adecuadamente su función.

Pasamos ahora a las opciones que tienen valores numéricos. Todas ellas tienen asignado un valor por defecto en `PSICE`, pero nosotros podemos cambiar ese valor si lo estimamos oportuno. Para ello, hemos de utilizar la sentencia `.OPTIONS` con el nombre de la opción en cuestión seguido del nuevo valor que le vamos a asignar.

En la siguiente tabla se muestran estas opciones con su significado y valor por defecto:

OPCIÓN	SIGNIFICADO	VALOR POR DEFECTO
--------	-------------	-------------------

ABSTOL	Máxima precisión para las intensidades.	1 pA
CHGTOL	Máxima precisión para las cargas.	0.01 pC
CPTIME	Tiempo permitido a la CPU para esta simulación.	1E+6 Sg
DEFAD	Área del drenador para los MOSFET por defecto.	0 m ²
DEFAS	Área del surtidor para los MOSFET por defecto.	0 m ²
DEFL	Longitud para los MOSFET por defecto.	100 p m
DEFW	Anchura para los MOSFET por defecto.	100 p m
GMIN	Mínima conductancia usada por cualquier rama.	1E-12 x ⁻¹
ITL1	Límite de iteraciones para el cálculo del punto de trabajo DC.	40
ITL2	Límite de iteraciones para el cálculo del punto de trabajo DC con aproximaciones iniciales.	20
ITL4	Límite de iteraciones para calcular un	10

	punto del análisis transitorio.	
ITL5	Límite total de iteraciones para el análisis del transitorio.	5000
LIMPTS	Máximo valor de puntos para una tabla de valores o representación gráfica por puntos.	x
NUMDGT	Número de dígitos en las tablas de valores.	4
PIVREL	Magnitud relativa en la resolución de matrices.	1E-3
PIVTOL	Magnitud absoluta en la resolución de matrices.	1E-13
RELTOL	Precisión relativa para tensiones e intensidades.	.001
TNOM	Temperatura nominal por defecto en °C.	27 °C
TRTOL	Factor de error por truncamiento.	7
VNTOL	Máxima precisión para tensiones.	1 m V

Tabla 9. Opciones y significados

EJEMPLOS:

Establecer para los diferentes análisis a realizar en el circuito las siguientes condiciones: suprimir la descripción del circuito en el fichero de salida, suprimir el listado de los parámetros de los modelos, asignar una longitud para los MOSFET de 12 m y asignar una anchura para los MOSFET de 8 m:

```
.OPTIONS NOECHO NOMOD DEFL=12U DEFW=8U
```

Establecer para la simulación del circuito las siguientes opciones: generar un listado en el fichero de salida de los componentes incluidos en los subcircuitos, establecer una precisión relativa para las tensiones e intensidades de un 1% y establecer un número de iteraciones para el análisis transitorio de 50000:

```
.OPTIONS EXPAND RELTOL=.01 ITL5=50000
```

1.13 INCLUIR UN FICHERO EN EL CIRCUITO

La sentencia `.Inc` se usa para insertar el contenido de otro fichero en la descripción de nuestro circuito de trabajo. Tiene la siguiente sintaxis:

```
.INC (nombre del fichero)
```

El término (nombre del fichero) es el nombre del fichero cuyo contenido queremos insertar. Este fichero puede contener sentencias de todo tipo, excepto línea de título (pues ésta ha de estar en el circuito principal) y la sentencia de final `.END`.

Incluir un fichero en la descripción del circuito de trabajo equivale a escribir el texto que contiene dicho fichero en nuestro circuito.

EJEMPLO:

Incluir en la descripción del circuito el contenido del fichero de texto llamado FUNCION.TXT (en el que tenemos definidas una serie de funciones):
.INC FUNCION.TXT

1.4.11 Utilización de librerías

Para hacer referencia a un fichero librería en la descripción del circuito, utilizaremos la sentencia .LIB, con la siguiente sintaxis:

.LIB (nombre de librería)

En una librería será donde están definidos los modelos de los componentes comerciales, como diodos, transistores, etc., y también subcircuitos que simulan elementos más complejos, como amplificadores operacionales, tiristores, etc. Una librería sólo puede contener sentencias .MODEL, definiciones de subcircuitos, algún comentario y sentencias .LIB que, a su vez, hacen referencia a otras librerías.

En lugar del término (nombre de librería) tenderemos que especificar el nombre completo de la librería (incluida la extensión del fichero). Si la librería no se encuentra en el directorio actual hay que especificar la ruta completa.

Entre las librerías de PSPICE hay que destacar la NOM.LIB, que no es una librería propiamente dicha (pues no contiene modelos de elementos ni subcircuitos), pero que hace referencia a todas las demás librerías suministradas por el programa. Si en un momento dado queremos utilizar un componente y no recordamos en qué librería se encuentra definido, podremos hacer referencia a la librería NOM.LIB, con lo que PSPICE irá buscando el componente por todas las librerías hasta encontrarlo.

Si se omite en la sentencia .LIB el nombre del fichero librería, entonces PSPICE buscará el fichero NOM.LIB.

1.4.12 Tipos de ficheros

Durante una sesión normal de trabajo irán apareciendo en el disco ficheros con el mismo nombre (el del circuito en cuestión), pero con diferentes extensiones; así, nos encontraremos con los siguientes tipos:

Ficheros con extensión .CIR: Son los que contienen la descripción de los circuitos, es decir el listado de los componentes con sus conexiones, así como las sentencias de definición de los análisis a realizar en el circuito. Estos ficheros han de tener formato ASCII, y son los que crea el propio usuario con cualquier editor de textos, o con el incluido en el Control Shell.

Ficheros con extensión .OUT: Contienen los resultados de los análisis efectuados en un circuito tras ser simulado con PSPICE. Tienen igualmente formato ASCII, y son generados automáticamente por el propio simulador.

Ficheros con extensión .DAT: Almacenan la información necesaria para poder visualizar las diferentes formas de onda del circuito, tras su análisis, con el analizador gráfico Probe. Tienen formato binario, y son generados automáticamente por PSPICE.

Ficheros con extensión .CBK: Son copias de seguridad de los ficheros .CIR, que genera el editor de textos de la interfaz Control Shell.

Ficheros con extensión .CFG: Contienen información referente a los análisis que hemos seleccionado para el circuito, siempre y cuando estemos realizando la descripción del mismo mediante el Control Shell. Son generados de forma automática por el Control Shell para su propio uso.

Ficheros con extensión .CMD: Estos son los ficheros de mandatos y de bitácora. Los archivos de bitácora pueden ser generados por el editor de estímulos Stmed, por el analizador gráfico Probe o por el generador de modelos Parts durante una sesión de trabajo con dichos programas, de forma que en el archivo se almacenan todos los pasos que se han realizado en dicha sesión. Posteriormente podemos utilizar esos ficheros de bitácora como ficheros de mandatos, de forma que Stmed, Probe o Parts sigan los pasos que hay almacenados en dicho archivo, reproduciendo la sesión de trabajo almacenada.

Además de estos ficheros, que guardan relación directa con el circuito de trabajo, existen en PSPICE otros ficheros de interés, como son:

Ficheros de extensión .LIB: Son los ficheros librería suministrados en el paquete de software, y contienen los modelos o subcircuitos equivalentes de gran cantidad de componentes comerciales.

Ficheros con extensión .IND: Cada librería de componentes tiene su correspondiente fichero índice, el cual ayuda a PSPICE a encontrar rápidamente el elemento buscado dentro de la librería.

Ficheros con extensión .DEV: Son los ficheros de configuración donde se almacenan las características técnicas de nuestro equipo, como pueden ser el tipo de tarjeta gráfica y la impresora.

1.4.13 Referencias Bibliográficas

- Banzhap, W, Computer-Aided Circuit Analysis Using PSpice, 2ª ed Englewood Cliffs, N.J.: Prentice Hall, Inc.,1992
- Brown, W.L y A. Y. J .Szeto, “Verifying Spice Results with Hand Calculations: Handdling Common Discrepancies ”. IEEE Transaction on Education 37, N.4 noviembre 1994 pags. 358-368.
- Rashid, M.H. SPICE for Circuit and Electronics Using Pspice. Englewood Cliffs, N.J.: Prentice may, Inc., 1990
- Naranjan, S., “An Effective Approach to Obtain Model Parameters for BJTs and FETs fron Data books”. IEEE Transactions of Eduacation 35, N2 (mayo 1992) pp. 164-169.

1.5 Respuesta en Frecuencia

1.5.1 Definiciones relacionadas con la respuesta en frecuencia

El AO real no tiene ganancia infinita y tampoco tiene ancho de banda infinito. En los AO reales, el ancho de banda comienza en la frecuencia cero y llega hasta la frecuencia de corte superior f_c (frecuencia a la cual la ganancia disminuye en 3dB), esta frecuencia de corte depende del tipo de AO y de la ganancia a la cual se está trabajando cuando el amplificador es realimentado.

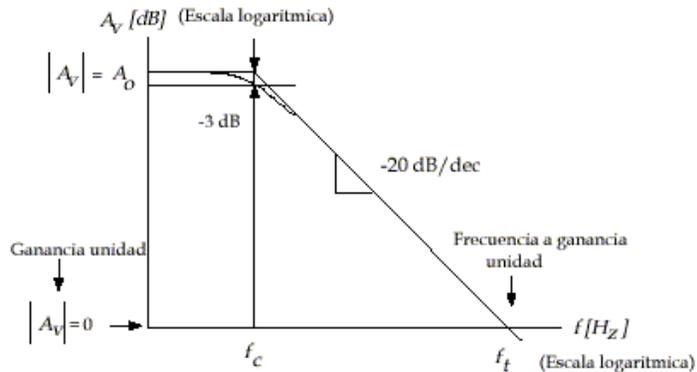


Fig 31. Respuesta en frecuencia del AO (curva de lazo abierto).

La curva indicada en la fig. 31 es la respuesta en frecuencia del AO en lazo abierto, cuya ganancia máxima está indicada por A_0 . Si el AO es realimentado, por ejemplo en una configuración inversora o no inversora, la ganancia disminuye, sin embargo, la frecuencia de corte aumenta.

A veces el fabricante no especifica dicha frecuencia, sino que lo hace a través de otros parámetros, los cuales se definen a continuación.

1.5.2 Producto Ganancia - Ancho de Banda (GBP)

Es el producto de la ganancia en lazo abierto disponible y el ancho de banda a una frecuencia específica. En gran parte de los AO (compensados internamente en frecuencia) cuya respuesta en frecuencia cae con una pendiente de 20 dB/dec, el GBP se considera constante. Este parámetro está ligado con el concepto de frecuencia a ganancia unidad (f t) y en algunos casos son la misma cosa.

$$GBP \approx A \cdot BW$$

Cuando se trabaja a ganancia unitaria, el GBP es igual al ancho de banda.

AO	GBP
LM 741	1 MHz
LF 351	4 MHz
LF 356	10 MHz

Tabla 10 GBP para distintos AO.

1.5.3 Rise Time (t_r)

Este parámetro está definido en base a la respuesta de una entrada escalón. Es el tiempo que se demora la señal de salida en ir desde 10% hasta el 90% de su valor final. Esto es bajo condiciones de pequeña señal y en lazo cerrado.

Su relación con el ancho de banda es el siguiente

$$BW \approx \frac{0.35}{t_r} \quad (Hz)$$

AO	t _r	BW
LM 741	0.3 μs	1.16 MHz

Tabla 11. t_r para AO 741.

La f_r está dada para ganancia unitaria, luego el ancho de banda calculado así recibe el nombre de producto ganancia ancho de banda (GBP) o frecuencia ganancia unitaria (f_t).

1.5.4 Slew Rate (SR)

El amplificador práctico tiene una respuesta que depende de la frecuencia, pues la respuesta debida a un escalón no es un escalón ideal. Si se trata de llevar la salida entre dos extremos, la respuesta del amplificador no es instantánea. La velocidad que toma la salida en ir desde un extremo a otro es la que se conoce como razón de cambio o slew rate y está medida en V/ms.

$$SR = \frac{\Delta V}{\Delta t}$$

AO	SR [V/ μ s]
LM 741	0.3
LF 351	13

Tabla 12 SR para distintos AO.

Comúnmente el SR se relaciona con el llamado ancho de banda de potencia, f_p , el cual se define como la frecuencia a la cual una señal senoidal de salida, a una tensión predeterminada, comienza a distorsionarse.

Si $v_o = V \sin 2\pi f_p t$, $SR = \left. \frac{dV}{dt} \right|_{\max} = 2\pi f_p V$, luego $f_p = \frac{SR}{2\pi V}$, donde V es la amplitud máxima de salida.

El ancho de banda de potencia se define también como la habilidad para entregar el Máximo de voltaje de salida con incremento de frecuencia.

1.5.5 Referencias Bibliográficas:

- Burns, S.G. y P.R. Bond, principles of Electronic Circuits, St Paul, MN: West Publishing Co., 1987.
- Colclaser, R. A., D. A. Reamen y C. F. Hawkins, Electronic Circuit Analysis: Basic Principles, New York: John Wiley and Sons, Inc, 1984.
- Gaussi, M. S., Electronic Devices and Circuits : Discrete and Integrated. New York: Holt, Rinehart, and Winston.
- Hambley, A. R., Electronics, New York: Macmillian Publishig Co. 1994
- Horenstein, M.N., Microelectronics Circuit and Device. 2ª. Ed. En Glewood Cliffs, N.J.: Prentice Hall, inc., 1995.
- Horowitz, P. y W. Hill. The Art of Electronics. 2ª. Ed. New York: Cambridge University Press, 1989.
- Millman, J. y A. Graybel, Microelectronics, 2ª. Ed. New York: McGraw-Hill Book Co., 1987.
- Savant, C.J., Jr., M. S. Roden y G. L. Carperter, Electronic Circuit Design: An Engineering Aproach. 2ª. Ed. Redwood city. C. A.: The Benjamín-Cummings Publishing Co., 1991

1.6 Realimentación

1.6.1 Principios de realimentación

SISTEMAS RETROALIMENTADOS

La realimentación en un sistema consiste en tomar una fracción de la información de salida y realizar la mezcla con la señal de entrada. En la **Fig. 32** se describe a través de un diagrama de bloques, el proceso de realimentación, donde la señal de salida X_o es devuelta a la entrada pasando por el bloque b .

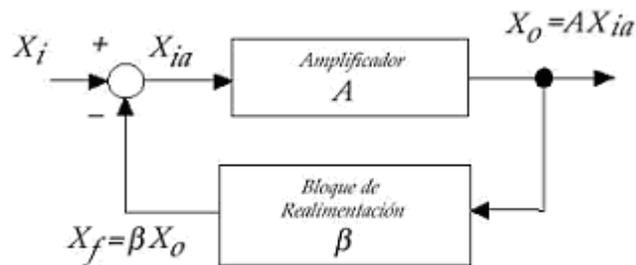


Fig 32 Sistema realimentado.

El bloque A representa un amplificador y el bloque b es el módulo de retroalimentación. Encontrado la relación entre la entrada y la salida se deducen cuales son los efectos producidos sobre el bloque A al introducir realimentación.

Si se considera que la salida del bloque A es función de la entrada X_{ia} se tiene:

Como
$$X_o = AX_{ia}$$

Entonces
$$X_{ia} = X_i - X_f$$

$$X_o = A(X_i - X_f)$$

Además

$$X_f = \beta X_o$$

Reemplazando el valor de X_f se puede despejar X_o , luego, despejando X_o/X_i nos queda

$$A_f = \frac{X_o}{X_i} = \frac{A}{1 + A\beta}$$

Esta relación se llama **Ganancia con retroalimentación** o **Ganancia en lazo cerrado** y la denotaremos por A_f . Esta expresión se conoce como relación fundamental de retroalimentación, donde A es la **Ganancia en lazo abierto**.

De esto se concluye lo siguiente:

- El efecto de la retroalimentación de acuerdo a la expresión es dividir la ganancia del camino directo por el factor $(1 + A\beta)$.

- Si $A\beta \gg 1$ entonces $A_f \gg 1/b$, luego, la ganancia en lazo cerrado es independiente de la ganancia en lazo abierto o independiente de las propiedades del amplificador directo.

Supongamos ahora que se interrumpe el lazo de retroalimentación y se introduce una señal X_f :

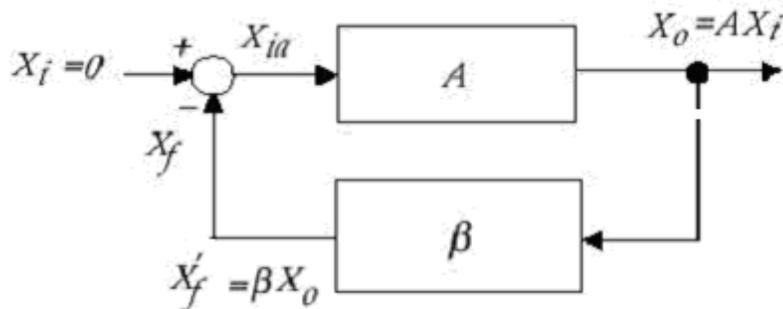


Fig 33 Interrupción del ciclo de realimentación para obtener $A\beta$.

De acuerdo a este diagrama tenemos

$$\begin{aligned}X_o &= -AX_f \\ X'_f &= -A\beta X_f\end{aligned}$$

La señal X_f introducida se multiplica por $-Ab$, este factor se conoce como **ganancia de lazo**, luego la relación fundamental de retroalimentación se puede expresar como

$$A_f = \frac{\text{Ganancia Directa}}{1 - \text{Ganancia de lazo}}$$

1.6.2 Retroalimentación positiva y negativa

Existen dos tipos de realimentación

· *Retroalimentación positiva (PFB, positive feedback)*: Se introduce una fracción de la señal de salida en fase con la señal de entrada.

· *Realimentación negativa (NFB, negative feedback)*: Se introduce una fracción de la señal de salida en oposición de fase con la señal de entrada, esto es equivalente al decir que la señal de entrada al sistema se reduce al restarle la señal de retroalimentación.

Como X_o es función de X_i , la retroalimentación negativa se presenta cuando

$$|1 + A\beta| > 1$$

Si ocurre lo contrario la retroalimentación será positiva. La siguiente tabla muestra un Resumen

Considerando la expresión $(1+Ab)$ se observa que la presencia de la realimentación positiva o negativa depende de los valores de la ganancia directa y de la fracción de realimentación.

Se observa que si la **ganancia de lazo** es negativa, se tiene retroalimentación negativa. Si la **ganancia de lazo** es positiva y menor que 1, la realimentación es positiva. Finalmente, si la **ganancia de lazo** es unitaria, la ganancia en lazo cerrado tiende a infinito, lo que trae como consecuencia una inestabilidad en el sistema. Esto quiere decir que si se cierra el lazo en la **Fig. 33**, $X'f = Xf$, toda la señal recorrerá indefinidamente el sistema.

El diagrama de la **Fig. 34** muestra la variación de Af en función de las variaciones de b , considerando $A > 0$.

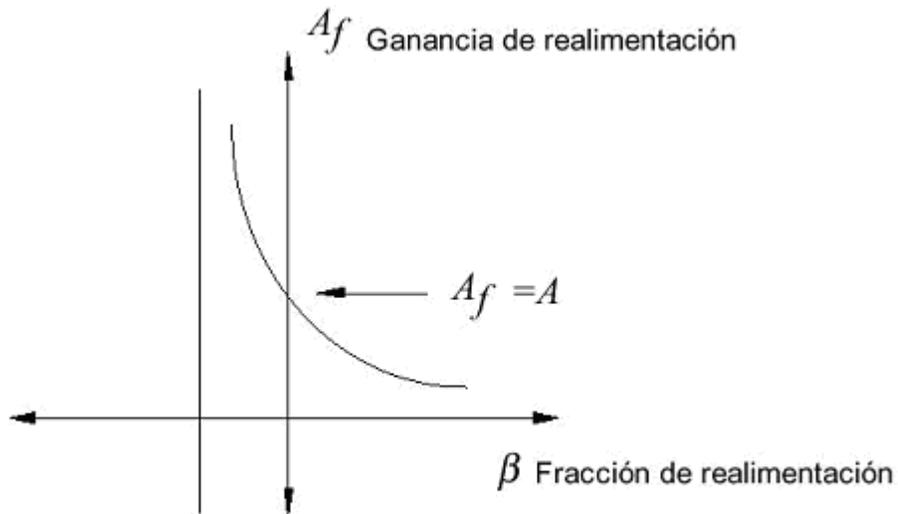


Fig 34 Diagrama Af versus β .

Note que si b se incrementa, A_f tiende a disminuir. Si b vale 0, entonces $A_f = A$, finalmente

si

$$A\beta = -1, A_f \rightarrow \infty$$

Algunas consecuencias de la realimentación negativa

- Reducción de la sensibilidad a variaciones de ganancia.
- Aumentar la impedancia de entrada.
- Disminuir la impedancia de salida.
- Estabilizar el circuito, evitar que entre en oscilación.
- Incrementar el ancho de banda.
- Reducción del ruido y la distorsión.

1.6.3 Reducción de la sensibilidad a las variaciones de ganancia

En la práctica A puede variar su valor nominal (ya sean sus parámetros activos o pasivos,

temperatura, envejecimiento, variaciones de las fuentes de voltaje que alimentan el amplificador, etc.)

Supongamos que A varía en una fracción dA , luego el cambio relativo respecto de A es dA/A . Suponga además que dA provoca un dA_f , luego el cambio relativo en A_f es dA_f/A_f . Para mostrar el efecto de la retroalimentación se considera el cambio relativo en A_f causado por el cambio relativo en A . La cantidad con la cual se relacionan los dos cambios se llama sensibilidad.

$$\frac{dA_f}{A_f} = S_A^{A_f} \frac{dA}{A}$$

El coeficiente S , se conoce como sensibilidad de Af respecto a las variaciones de A .

$$S_A^{A_f} = \frac{\frac{dA_f}{A_f}}{\frac{dA}{A}} = \frac{dA_f}{A_f} \frac{A}{dA} = \frac{A}{A_f} \frac{dA_f}{dA}$$

Podemos calcular la sensibilidad al reemplazar Af de la expresión fundamental

$$S_A^{A_f} = \frac{A}{A/(1+A\beta)} \frac{d\left(\frac{A}{1+A\beta}\right)}{dA} = (1+A\beta) \left\{ \frac{(1+A\beta)(1) - (A)(\beta)}{(1+A\beta)^2} \right\}$$

$$S_A^{A_f} = \frac{1}{|1+A\beta|}$$

En el caso de la retroalimentación negativa, el valor de la sensibilidad es menor que 1, ya que $(1+A\beta) > 1$. Si el valor de S es muy pequeño, entonces el sistema es insensible a las variaciones de A (pues la sensibilidad es pequeña). Si el valor de S es grande, indica que la ganancia Af es muy sensible a las variaciones de A .

1.6.4 Reducción del ruido y la distorsión

En la salida de un amplificador, además de tener la entrada multiplicada por la ganancia, se manifiestan algunos componentes indeseables tales como el ruido (ruido térmico, interferencia electromagnética, etc.) y la distorsión (producidas por linealidades del amplificador). El *ruido* puede ser modelado como sigue

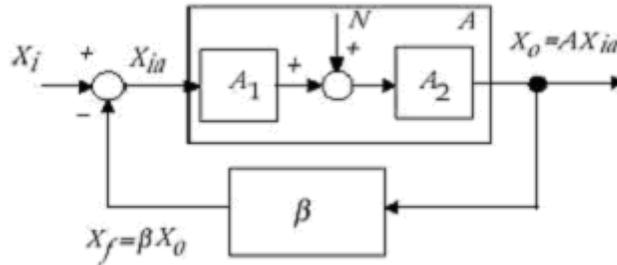


Fig 35 Amplificador realimentado considerando el efecto del ruido.

Determinando la salida en función de la entrada

$$X_o = \frac{X_i A_1}{1 + A_1 A_2 \beta} + \frac{N A_2}{1 + A_1 A_2 \beta}$$

Considerando que $A = A_1 A_2$, entonces

$$X_o = \frac{X_i A}{1 + A \beta} + \frac{N A_2}{1 + A \beta}$$

El segundo componente contiene el ruido, el cual es atenuado por $(1 + A\beta)$. Si calculamos la relación señal ruido S/N

$$\frac{S}{N} = A_1 \frac{X_i}{N}$$

Mientras más grande es A , mayor es la relación S/N .

Para modelar la *distorsión* se puede emplear el diagrama de la **Fig. 36**.

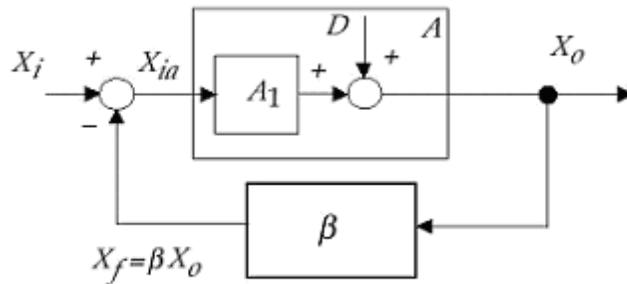


Fig 36 Modelando el efecto de la distorsión.

Determinando la salida

$$X_o = \frac{X_i A}{1 + A\beta} + \frac{D}{1 + A\beta}$$

La distorsión es fija, pero es atenuada al ser dividida por $(1 + Ab)$.

TAREA

Demuestre que la realimentación negativa en un amplificador A realimentado por un bloque b incrementa el ancho de banda, es decir el sistema sin realimentación tiene menor ancho de banda que el sistema realimentado. Suponga b que no depende de la frecuencia. Considere que la ganancia del amplificador es:

$$A(j\omega) = \frac{A_o}{1 + j\frac{\omega}{\omega_c}}$$

1.6.5 Referencias Bibliográficas:

- Burns, S.G. y P.R. Bond, principles of Electronic Circuits, St Paul, MN: West Publishing Co., 1987.
- Colclaser, R. A., D. A. Reamen y C. F. Hawkins, Electronic Circuit Analysis: Basic Principles, New York: John Wiley and Sons, Inc, 1984.
- Gaussi, M. S., Electronic Devices and Circuits : Discrete and Integrated. New York: Holt, Rinehart, and Winston.
- Hambley, A. R., Electronics, New York: Macmillian Publishig Co. 1994
- Horenstein, M.N., Microelectronics Circuit and Device. 2ª. Ed. En Glewood Cliffs, N.J.: Prentice hall, inc., 1995.
- Horowitz, P. y W. Hill. The Art of Electronics. 2ª. Ed. New York: Cambridge University Press, 1989.
- Millman, J. y A. Graybel, microelectronics, 2ª. Ed. New York: McGraw-Hill Book Co., 1987.
- Savant, C.J., Jr., M. S. Roden y G. L. Carperter, Electronic Circuit Design: An Engineering Aproach. 2ª. Ed. Redwood city. C. A.: The Benjamín-Cummings Publishing Co., 1991

1.7 REALIMENTACION EN ALTA FRECUENCIA Y ESTABILIDAD

ESTABILIDAD

1.7.1 Modelos de los amplificadores básicos

Un amplificador se puede especificar de acuerdo al siguiente diagrama

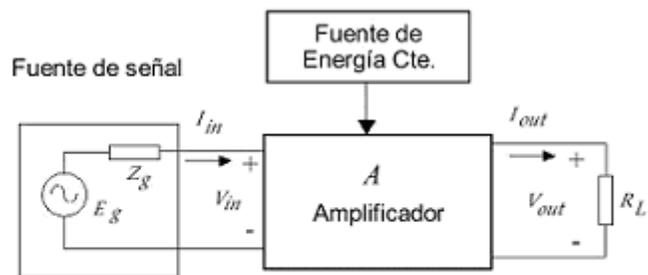


Fig 35 Amplificador básico.

La amplificación o ganancia del amplificador se considera desde el punto de vista de las señales de voltaje o corriente. Se tienen las relaciones A_I y A_V , las que no tienen dimensiones, pero también surgen las relaciones R_T y G_T que sí tienen dimensiones, luego

Amplificador	Ganancia
Amplificador de corriente	$A_i = \frac{I_{out}}{I_{in}}$
Amplificador de Tensión	$A_v = \frac{V_{out}}{V_{in}}$
Amplificador de Transconductancia	$G_T = \frac{I_{out}}{V_{in}} \quad [\text{siemens}]$
Amplificador de Transresistencia	$R_T = \frac{V_{out}}{I_{in}} \quad [\text{ohms}]$

Tabla 13 Relación de entrada-salida de los Amplificadores.

Los cuatro tipos de amplificadores pueden ser representados de acuerdo a la Fig. 36a.

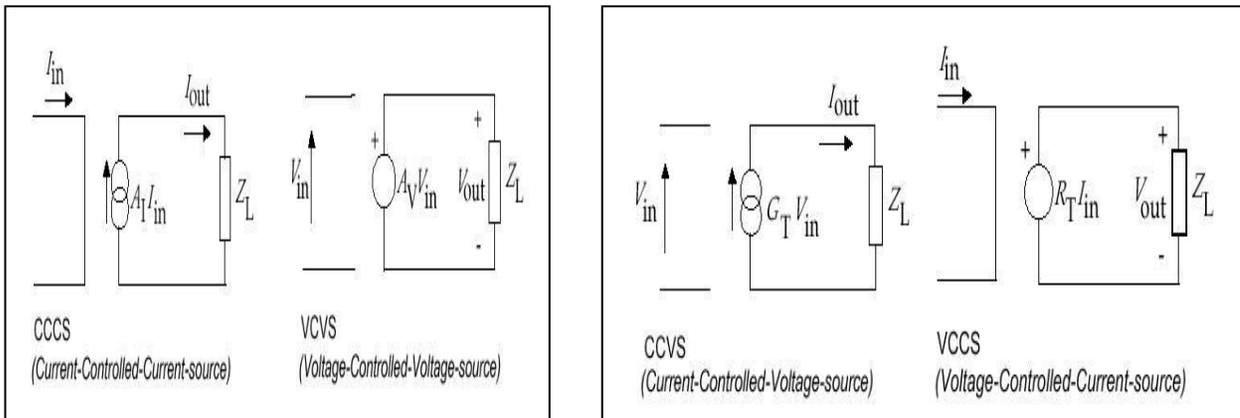


Fig. 36 (a)

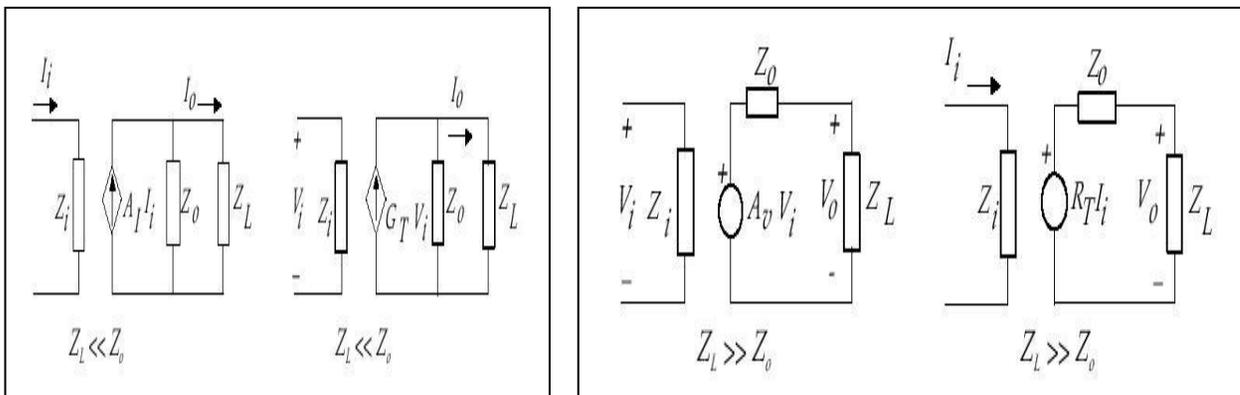


Fig 36 (b)

Figura 36 (a) Modelos de los amplificadores ideales. (b) Modelos de los amplificadores reales.

Características ideales de entrada y salida

	A	Z_i	Z_o
Corriente	A_I	0	∞
Tensión	A_v	∞	0
Transconductancia	G_T	∞	∞
Transresistencia	R_T	0	0

Tabla 14 Características ideales de los amplificadores.

Existen cuatro modelos reales, los cuales incorporan la resistencia de entrada y salida de los amplificadores, los cuales representan un modelo mejorado al de la **Fig.** 36b.

1.7.2 Estructura de un amplificador retroalimentado

En forma general un amplificador realimentado puede ser representado por el siguiente Diagrama

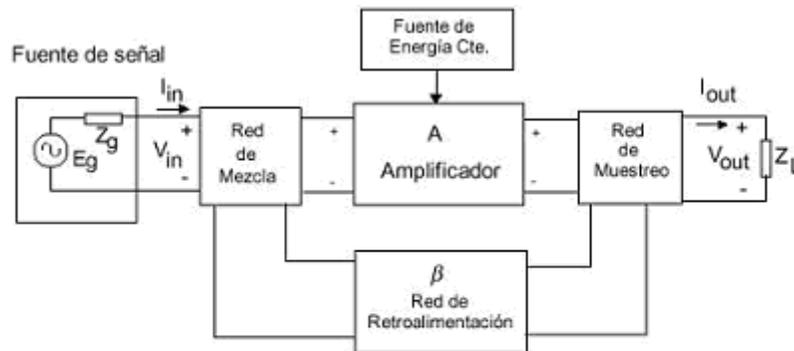


Fig 37 Amplificador realimentado.

La red de mezcla es donde se produce la combinación entre la señal de entrada con la realimentación (esta es una red de 3 puertas). La red de realimentación (red de 2 puertas) tiene por objeto procesar la señal de salida antes de introducirla a la red de mezcla. La red de muestreo (red de 3 puertas) toma una parte o muestra de la señal de salida para luego introducirla en la red de realimentación.

Las redes de mezcla y muestreo pueden ser de dos tipos, tipo serie o tipo paralelo. Dependiendo si la red de muestreo o de mezcla es de tipo serie o paralelo, se tendrá realimentación de corriente o voltaje y error de tensión o de corriente.

Un mismo circuito puede ser clasificado como serie o paralelo según donde se definan los Terminales de entrada o de salida. En la **Fig. 38** se muestran las configuraciones de muestreo y de mezcla.

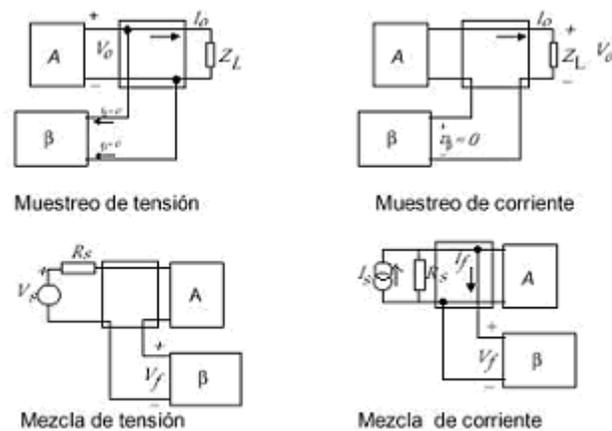


Fig 38 Tipos de muestra y mezcla.

Note que para tomar la muestra de voltaje, ésta se hace en paralelo, en forma similar a como se utiliza un voltímetro. Si el bloque b no representa carga para el amplificador, la corriente de entrada será cero. Para tomar la muestra de la corriente se debe hacer en serie con la carga, como si estuviese midiendo corriente, se observa que si el bloque b no carga al amplificador, la diferencia de potencial es cero.

Cuando se hace la mezcla de corriente, se debe hacer una conexión en paralelo, note que en dicho caso se realiza la suma o resta de la corriente de entrada al amplificador directo. Si la mezcla es de tensión, la unión se realiza en forma serial, pues el voltaje de entrada al amplificador directo debe ser la suma o resta de la señal de entrada con la señal de retroalimentación.

1.7.3 Configuraciones con Retroalimentación

Para tener una amplificador retroalimentado se requieren de tres elementos básicos:

- Un Amplificador directo
- Un bloque de retroalimentación que tome una muestra de la salida del amplificador directo.

· Un mezclador (sumador) que reste la señal de retroalimentación y envíe la diferencia al amplificador directo.

De acuerdo a esto podemos plantear las siguientes opciones

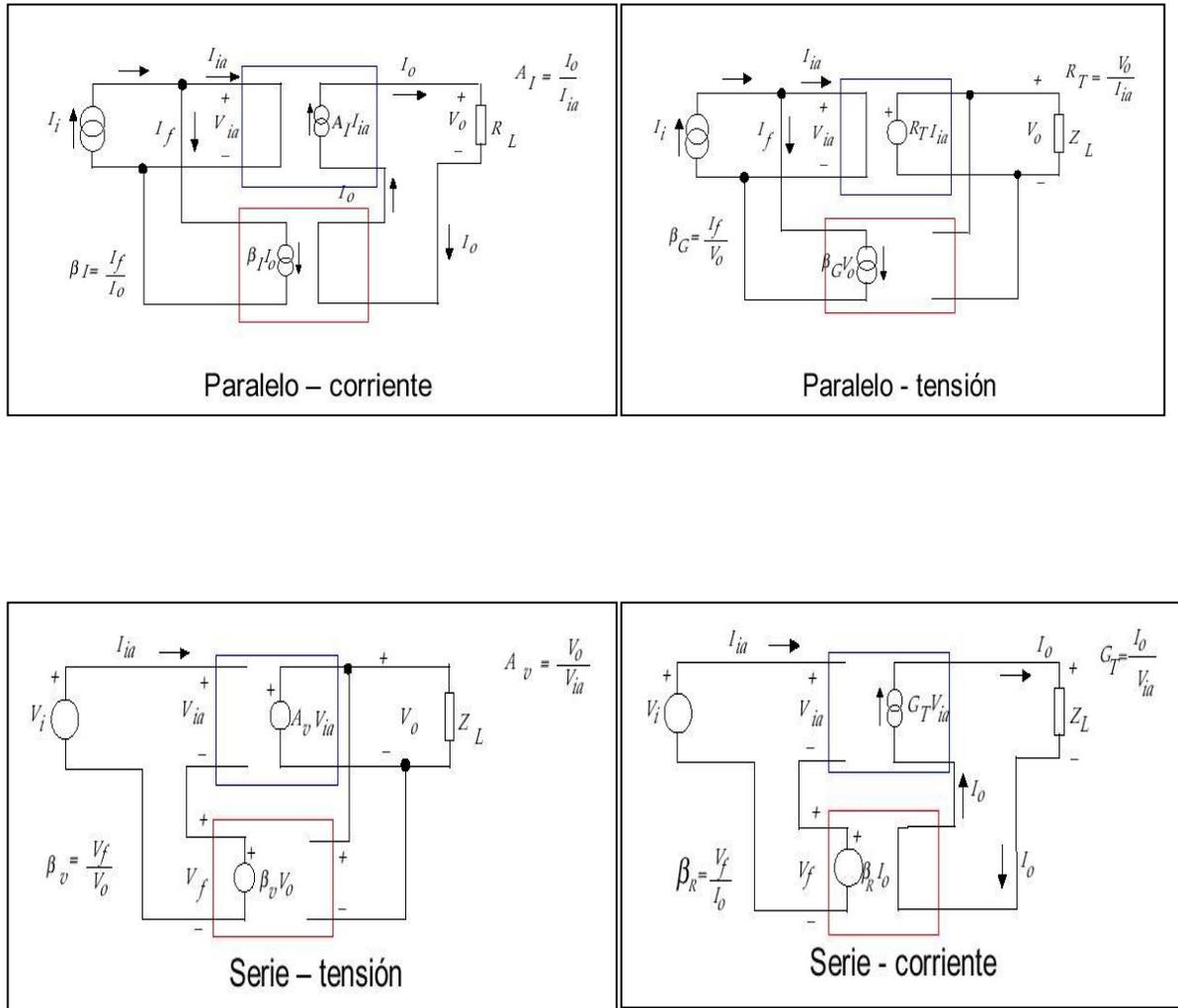


Fig. 39. Configuraciones realimentadas.

Cada una de las cuatro configuraciones se identifica de acuerdo a la relación Mezcla - Muestra. Se puede determinar la ganancia con retroalimentación de la configuración *Paralelo-Corriente*.

$$I_{ia} = I_i - I_f$$

$$I_o = A_I I_{ia} = A_I (I_i - I_f) = A_I (I_i - \beta I_o)$$

Despejando I_o en función I_i podemos encontrar la relación de transferencia.

$$A_{If} = \frac{A_I}{|1 + \beta_I A_I|}$$

La relación es idéntica a la fundamental, es posible determinar expresiones similares para el resto de las configuraciones.

TAREA

Determine la ganancia con retroalimentación de las configuraciones indicadas en la Fig. 39.

1.7.4 Efectos de la retroalimentación sobre la impedancia de entrada y salida

El hecho de que un amplificador tenga buena impedancia de entrada o salida es tan importante como la ganancia misma del amplificador. Para visualizar los efectos se examinarán

las siguientes situaciones, en los cuales se ha supuesto que el bloque b no carga el circuito.

1.7.5 Efectos sobre la impedancia de entrada

La **Fig. 40** muestra dos amplificadores, uno con entrada de tensión y otro considerando como entrada una fuente de corriente.

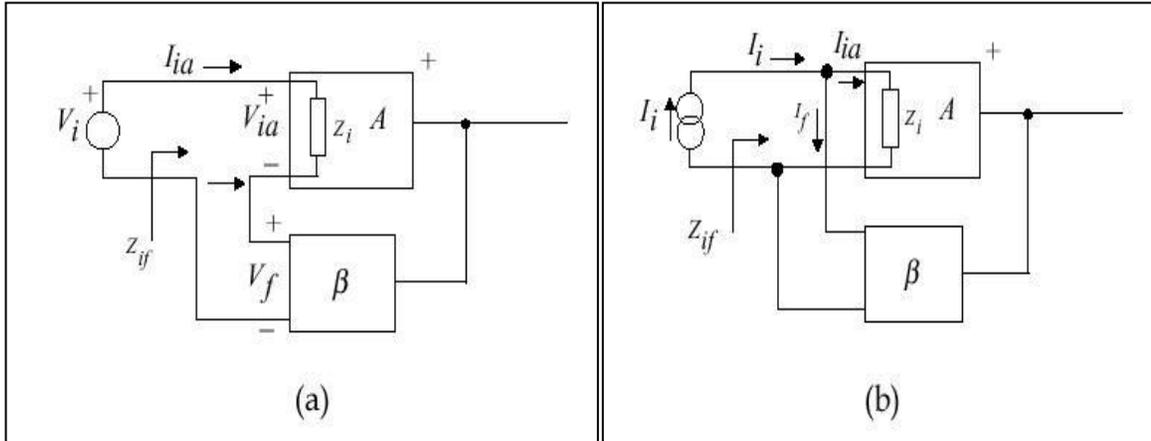


Fig. 40. Efectos sobre Z_i . (a) Mezcla de tensión. (b) Mezcla de corriente.

Determinando Z_{if} del circuito de la **Fig. 40a**, la cual corresponde a la impedancia de entrada con realimentación,

$$Z_{if} = \frac{V_i}{I_{ia}}$$

$$Z_{if} = \frac{V_i}{I_{ia}} = \frac{V_{ia} + V_f}{I_{ia}}$$

pero $V_f = \beta X_o$ y además $X_o = A V_{ia}$

$$Z_{if} = \frac{I_{ia} Z_i + \beta X_o}{I_{ia}} = \frac{I_{ia} Z_i + \beta A V_{ia}}{I_{ia}}$$

finalmente $V_{ia} = I_{ia} Z_i$

$$Z_{if} = \frac{I_{ia} Z_i + \beta A I_{ia} Z_i}{I_{ia}}$$

$$Z_{if} = Z_i + \beta A Z_i = Z_i | 1 + \beta A |$$

Si se considera que el amplificador directo es de voltaje (A_v) entonces el bloque de

retroalimentación debe ser de voltaje b_v . Luego la relación se transforma en

$$Z_{if} = Z_i(1 + \beta_v A_v)$$

Si el amplificador es de transconductancia (G_T) tenemos que b_R es de tipo transresistencia luego

$$Z_{if} = Z_i | 1 + \beta_R G_T |$$

Note que son las únicas dos opciones que se pueden dar. Como consecuencia se dice que la impedancia de entrada aumenta cuando se produce un mezcla serie.

Considerando ahora la mezcla de corriente (**Fig. 40 b**), la impedancia de entrada queda:

$$Z_{if} = \frac{V_{ia}}{I_i} = \frac{I_{ia} Z_i}{I_i}$$

Pero $I_i = I_{ia} + I_f$

$$Z_{if} = \frac{I_{ia} Z_i}{(I_{ia} + I_f)}$$

Finalmente $I_f = \beta X_o$ y además $X_o = A I_{ia}$

$$Z_{if} = \frac{I_{ia} Z_i}{(I_{ia} + \beta X_o)} = \frac{I_{ia} Z_i}{(I_{ia} + \beta A I_{ia})}$$

$$Z_{if} = \frac{Z_i}{|1 + \beta A|}$$

Para esta situación, el amplificador debe ser de corriente (A_I) o de transresistencia (R_T) y el bloque de retroalimentación debe ser de corriente (b_I) o de transconductancia (b_G). La impedancia de entrada disminuye cuando se realiza mezcla de corriente (paralelo).

1.7.6 Efectos sobre la impedancia de salida

Para analizar los efectos utilizaremos los diagramas de la **Fig. 41**. Considere la **Fig. 41a** en el cual se toma en cuenta la impedancia de salida Z_o .

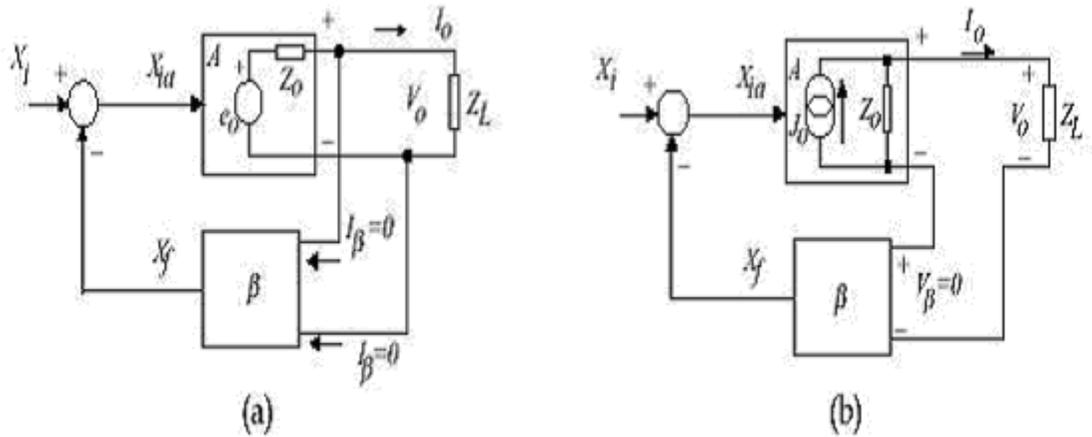


Fig 41 (a) Muestra tensión. (b) Muestra corriente.

Para calcular la impedancia de salida para la **Fig.41a**, considerando el efecto de la retroalimentación, se debe hacer la señal de entrada igual a cero e insertar un generador en la salida, Z_o estará dada por la relación V/I .

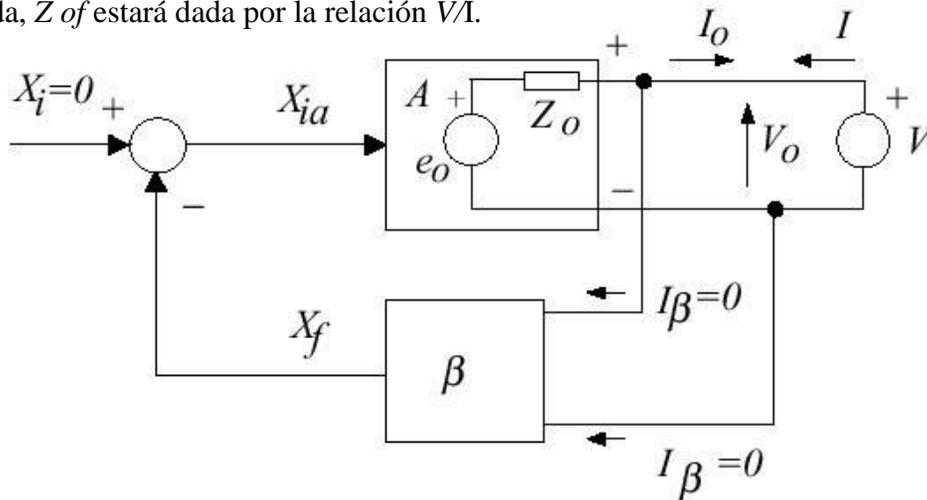


Fig. 42 Configuración para determinar la impedancia de salida para muestra de tensión.

Planteando la ecuación en la malla de salida

$$V = IZ_o + e_o$$

$$e_o = AX_{ia} = A(X_i - X_f) = A(0 - X_f) = -AX_f$$

Luego reemplazando

$$V = IZ_o - AX_f$$

Pero

$$X_f = \beta X_o = \beta V_o = \beta V$$

Finalmente

$$V = IZ_o - A\beta V$$

$$V|1 + A\beta| = IZ_o$$

$$Z_{of} = \frac{V}{I} = \frac{Z_o}{|1 + A\beta|}$$

Para esta situación el amplificador básico puede ser tipo A_v o R_T y el bloque de retroalimentación tipo b_V o b_G . La impedancia de salida disminuye cuando la muestra es de voltaje.

Se puede realizar un análisis similar cuando la señal de muestra es de corriente

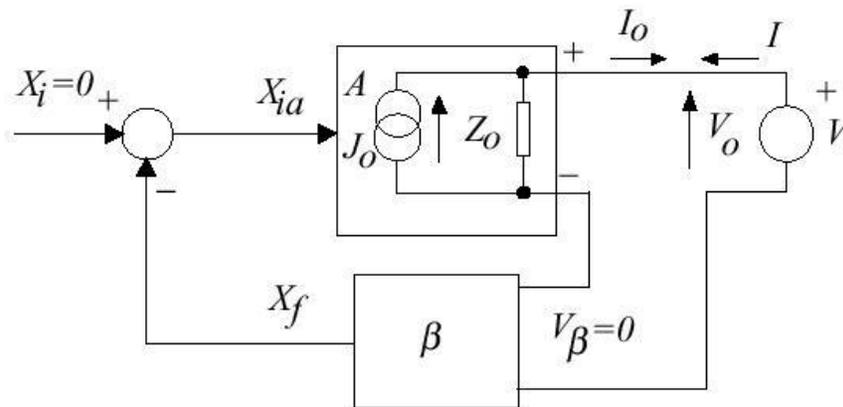


Fig. 43 Configuración para calcular la impedancia de salida para muestra de corriente.

Planteando nuevamente la ecuación en la salida se tiene

$$\begin{aligned}
 I_o &= J_o - \frac{V_o}{Z_o} \\
 J_o &= AX_{ia} = A(X_i - X_f) = A(0 - X_f) \\
 \text{Luego} \quad I_o &= -AX_f - \frac{V_o}{Z_o} = -A\beta X_o - \frac{V_o}{Z_o} = -A\beta I_o - \frac{V_o}{Z_o} \\
 \frac{V_o}{Z_o} &= -I_o(A\beta + 1) \\
 \frac{V_o}{I_o} &= -Z_o(1 + A\beta) \\
 \text{Pero } I_o &= -I, \text{ finalmente} \\
 Z_{of} &= \frac{V_o}{I} = Z_o |1 + A\beta|
 \end{aligned}$$

La impedancia de salida aumenta cuando la muestra es de corriente.

Los resultados se resumen en la siguiente tabla

Mezcla - muestra	Z_{if}	Z_{of}	$A\beta$
Paralelo - corriente	$\frac{Z_i}{ 1 + \beta_I A_I }$	$Z_o 1 + \beta_I A_I $	$A_I \beta_I$
Paralelo - voltaje	$\frac{Z_i}{ 1 + \beta_G R_T }$	$\frac{Z_o}{ 1 + \beta_G R_T }$	$R_T \beta_G$
Serie - voltaje	$Z_i 1 + \beta_V A_V $	$\frac{Z_o}{ 1 + \beta_V A_V }$	$A_V \beta_V$
Serie - corriente	$Z_i 1 + \beta_R G_T $	$Z_o 1 + \beta_R G_T $	$G_T \beta_R$

Tabla 15. Relaciones de $A\beta$, Z_{if} y Z_{of} de acuerdo a las diferentes mezclas y muestras.

1.7.7 Ejemplos de amplificadores realimentados

1.7.7.1 Retroalimentación Negativa Paralelo – Voltaje

El amplificador directo debe actuar en modo transresistencia, luego, para obtener una muestra de la corriente, el bloque de retroalimentación b , debe actuar como transconductancia, o sea

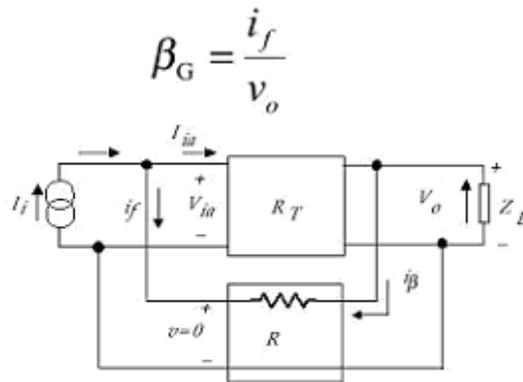


Fig 44 . Retroalimentación negativa paralelo-voltaje.

La misión de b es transformar v_o en i_f y una forma muy sencilla es hacerlo mediante una resistencia (**Fig. 44**). El voltaje en el nodo suma es bajo debido al efecto de la realimentación, además la resistencia de entrada es muy pequeña, luego todo el voltaje se desarrolla en el otro extremo de R .

Como

$$v_o = i_\beta R$$

$$i_\beta = \frac{v_o}{R}$$

Finalmente

$$\beta_G = \frac{i_f}{v_o} = \frac{-i_\beta}{v_o} = -\frac{1}{R}$$

La **Fig. 45** muestra dos circuitos en los cuales existe realimentación *paralelo-voltaje*, la primera utilizando un BJT y la segunda un AO.

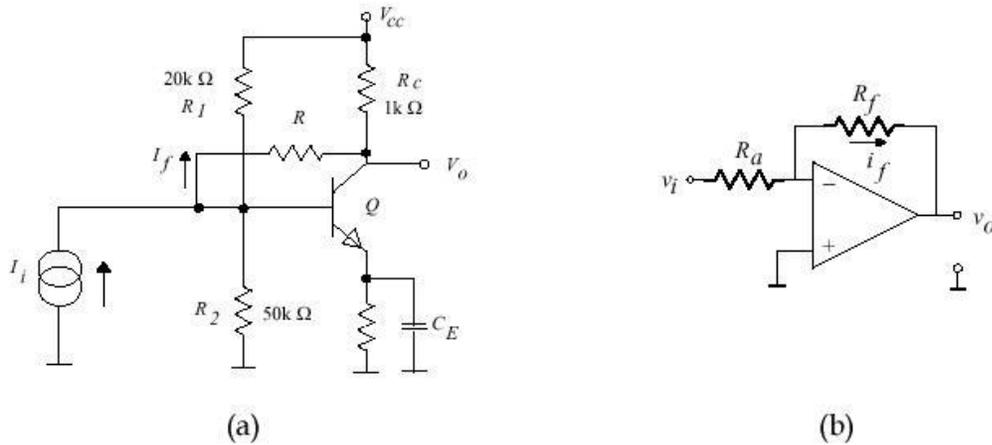


Fig. 45. Realimentación paralelo - paralelo. (a) Utilizando un BJT. (b) Con un AO.

Para tener realimentación negativa, se requiere que el amplificador directo sea una transresistencia negativa, pues, como b es negativo, se debe cumplir $(1+Ab) > 1$. La **Fig. 46** permite apreciar en mejor forma cada uno de los bloques

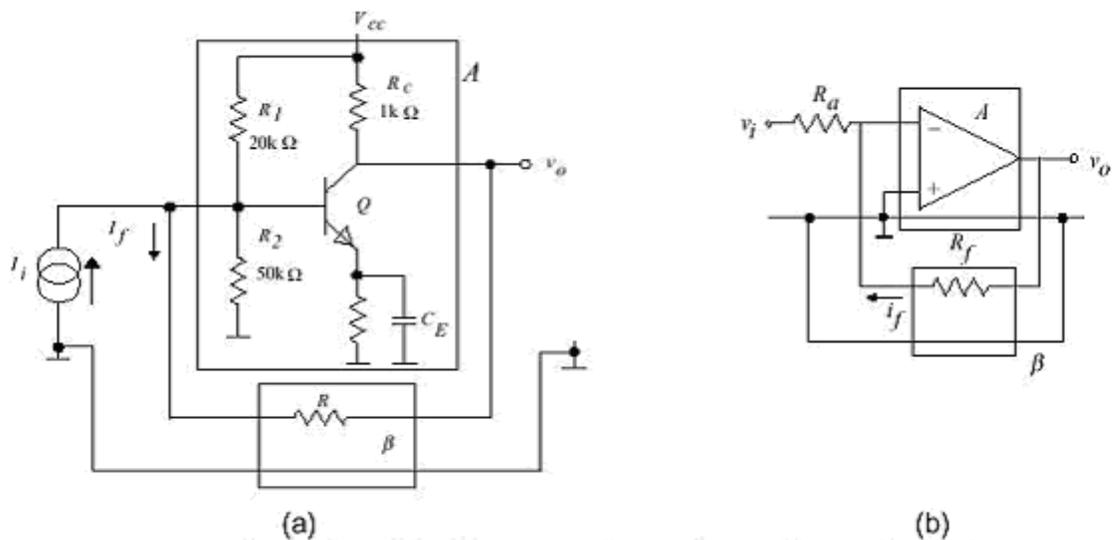


Fig 46 Adecuación del circuito para apreciar la realimentación paralelo - paralelo.

1.7.7.2 Retroalimentación Negativa Serie – Corriente

En este caso se debe tomar una muestra de corriente de la salida y convertirla en un voltaje. La forma más sencilla de realizar esto, es colocando una resistencia en el lazo de salida como lo indica la **Fig.47a**. Se observa que la corriente de entrada al amplificador es cero.

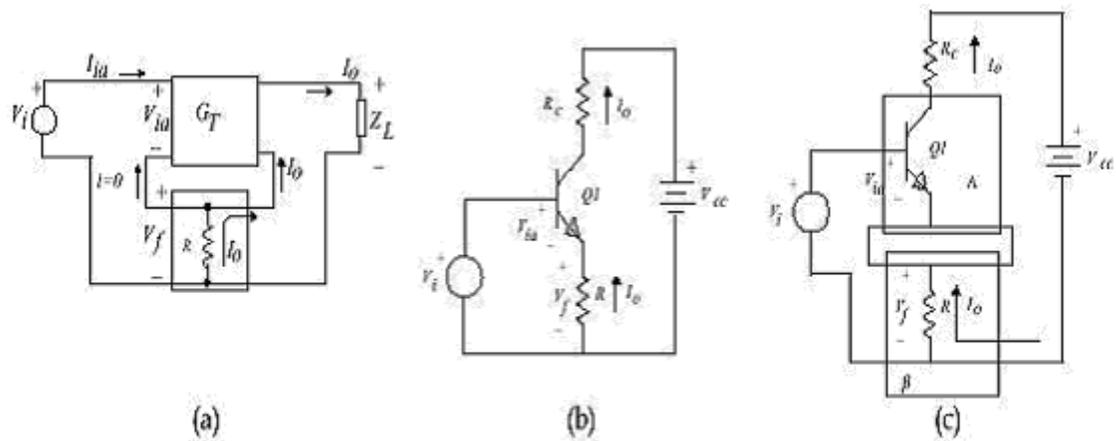


Fig 47 (a) Realimentación Serie - corriente. (b) Implementación con un BJT. (c) Circuito redibujado.

El circuito de la **Fig. 47** se ha redibujado (**Fig. 47c**) para apreciar mejor la retroalimentación *serie-corriente*. Para esta situación se requiere que la ganancia del amplificador directa sea negativa.

1.7.7.3 Retroalimentación Negativa Paralelo - Corriente

Considere el siguiente circuito

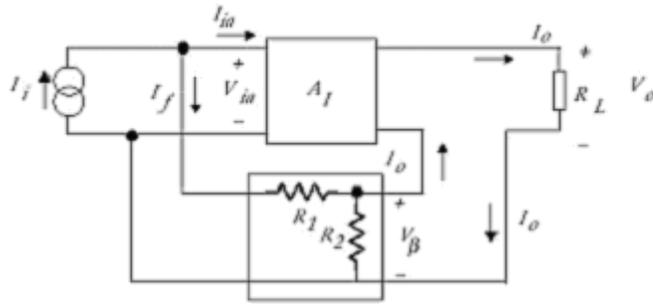


Fig. 48 Amplificador Paralelo - corriente.

Si tomamos en cuenta que el efecto de carga de A_I sobre b_I es insignificante, se supone que Z_i es pequeño, el voltaje desarrollado en Z_i es pequeño, luego toda la tensión cae en $R_1 \parallel R_2$, tenemos que

$$V_\beta = (R_2 \parallel R_1) I_o$$

$$i_f = \frac{V_\beta}{R_1} = \left(R_1 \parallel R_2 \right) \left(\frac{I_o}{R_1} \right) = I_o \left(\frac{R_2}{R_1 + R_2} \right)$$

$$\frac{i_f}{I_o} = \left(\frac{R_2}{R_1 + R_2} \right)$$

De esta forma $b_I > 0$, luego A_I debe ser positiva. La configuración puede ser construida de acuerdo a la **Fig.49**.

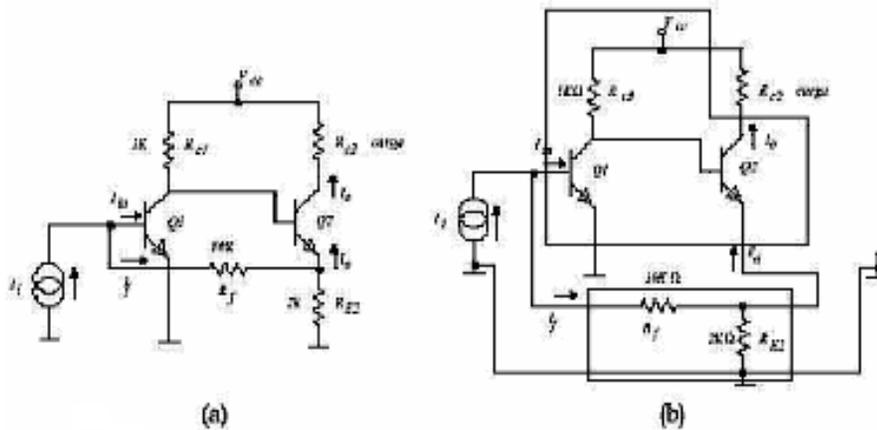


Fig 49 (a) Implementación de amplificador pensión - corriente. (b) Amplificador redibajado.

La relación b se calcula asumiendo que la corriente que circula por el emisor es igual a I_o , note que la corriente de colector en función de la corriente de emisor está dada por

$$i_c = i_e \frac{hfe}{hfe + 1}$$

Luego si hfe es muy grande no se comete ningún error al decir que $I_o \gg I_e$.

1.7.7.4 Retroalimentación Negativa Serie - Voltaje

Para esta configuración el amplificador directo debe comportarse como un amplificador de voltaje. Para poder tomar la muestra de tensión, ésta debe hacerse en paralelo, para obtener una fracción de dicha tensión se puede utilizar un divisor de tensión, tome en cuenta en esta situación que el amplificador de voltaje (directo) tiene una impedancia de entrada muy alta, luego la corriente que ingresa es aproximadamente cero.

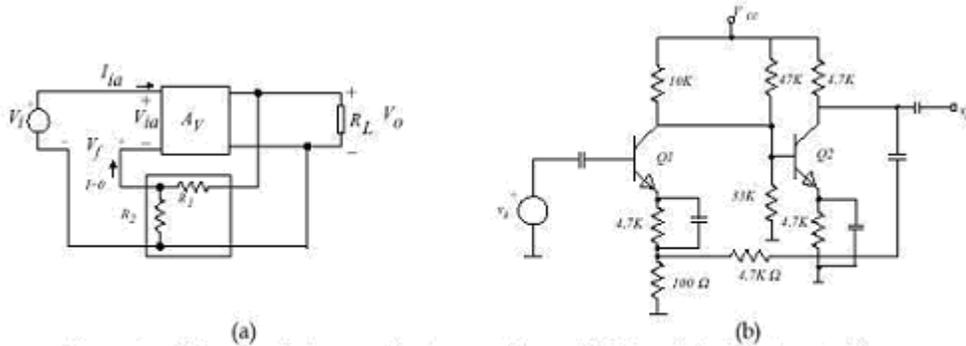


Fig 50 (a) Construcción de un amplificador con realimentación Serie - voltaje. (b) Implementación.

La tensión de retroalimentación V_f del circuito de la **Fig. 50a** está dada por

$$V_f = V_o \frac{R_2}{R_1 + R_2}$$

Luego

$$\beta_V = \frac{R_2}{R_1 + R_2}$$

Note que el amplificador realimentado se puede redibujar como lo indica la **Fig.51**. Esto para apreciar en mejor forma los bloques y las variables.

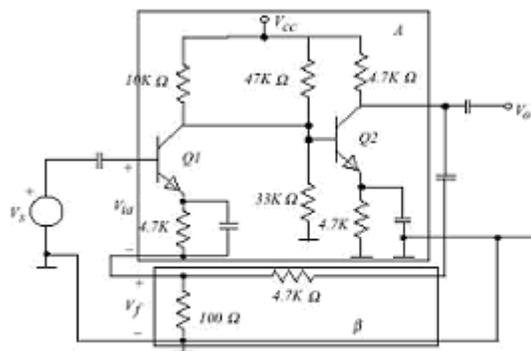


Fig 51 Amplificador con realimentación Serie - voltaje, redibujado.

Como el bloque $b v$ es positivo, el amplificador directo no debe invertir la fase, luego la configuración puede ser como la planteada en la **Fig. 51**

TAREA

Llevar el siguiente circuito a la forma planteada en la **Fig.** identificando claramente los bloques A y b . Encuentre V_f y b .

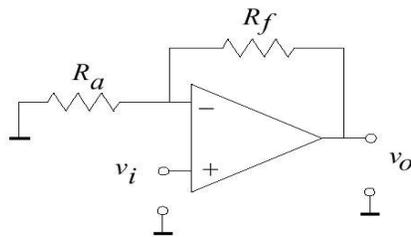


Fig. 52

1.7.8 Análisis considerando los efectos de carga entre el amplificador directo y el bloque de retroalimentación

Si los efectos de carga entre el Amplificador directo y el bloque b existen, el impacto en el circuito puede ser considerable, al análisis realizado no pronostica con suficiente precisión el rendimiento del amplificador.

El efecto en la salida del amplificador directo producido por el bloque de retroalimentación puede ser causado por lo siguiente:

- En la muestra de tensión, el bloque de retroalimentación extrae una corriente finita del amplificador directo (esto puede causar una reducción considerable en la ganancia directa).
- En la muestra de corriente, el bloque de retroalimentación desarrolla una caída de voltaje finita al muestrear la corriente.

El efecto de carga de la entrada del Amplificador directo sobre la salida del bloque de retroalimentación se puede deber a:

- En la muestra de corriente, la señal if se ve afectada por la presencia de un voltaje de entrada finito v_{ia} .
- En la mezcla de voltaje, v_f se ve afectada por la presencia de una corriente finita que circula en el lazo de entrada.

Los cambios en A y b no afectan la relación fundamental de retroalimentación.

Para desarrollar un método de análisis que permita considerar los efectos de carga se deben cumplir las siguientes suposiciones:

- El amplificador directo debe ser unilateral.
- El bloque de retroalimentación debe ser unilateral.

En la práctica el amplificador directo no tiene transmisión inversa medible, en especial cuando consta de varias etapas. Para desarrollar un modelo tomando en cuenta estas nuevas consideraciones, se usará una configuración específica, la retroalimentación *paralelo - voltaje*:

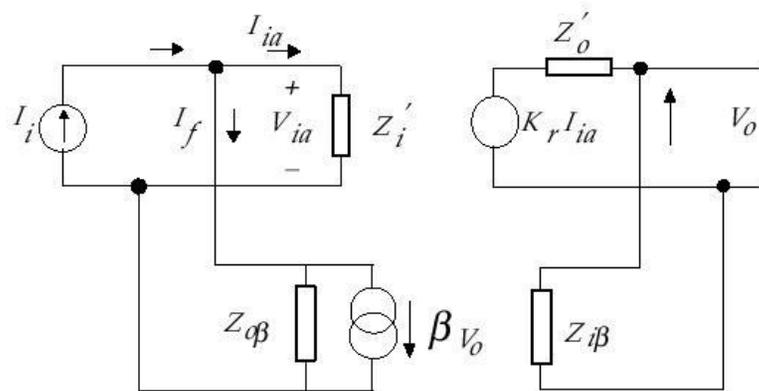


Fig. 53 Amplificador realimentado considerando b el bloque como una red de 2 puertas. La impedancias de entrada y de salida del amplificador directo, están denotadas por Z'_i y Z'_o , la relación de transferencia es K_r . El bloque de retroalimentación se ha modelado como un amplificador de transconductancia (se comporta como una fuente de corriente controlada por tensión, como no es un generador ideal, aparece la impedancia

en la salida), en el cual aparecen también la impedancia de entrada y salida. En este caso se han denotado por Z_{ib} y Z_{ob} .

Para que el análisis de la configuración se simplifique, podemos deslizar las resistencias de entrada y de salida del bloque de retroalimentación hacia el amplificador directo

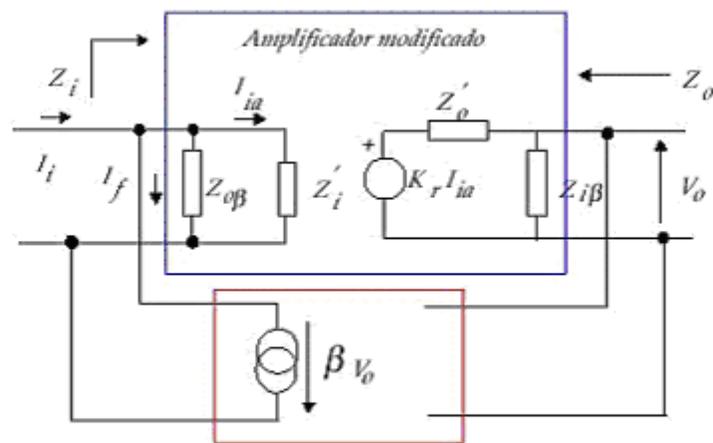


Fig 54 Trasladando el efecto de carga del bloque β al amplificador directo.

Ahora, el bloque de retroalimentación se comporta como un generador de corriente ideal, la etapa que toma una muestra de la tensión de la salida presenta una impedancia de entrada infinita. de acuerdo a estos nuevos antecedentes se pueden determinar los siguientes parámetros.

$$A_{directa(nuevo\ amplificador)} = \frac{Z_{o\beta}}{Z_{o\beta} + Z'_i} K_r \frac{Z_{i\beta}}{Z_{i\beta} + Z'_o}$$

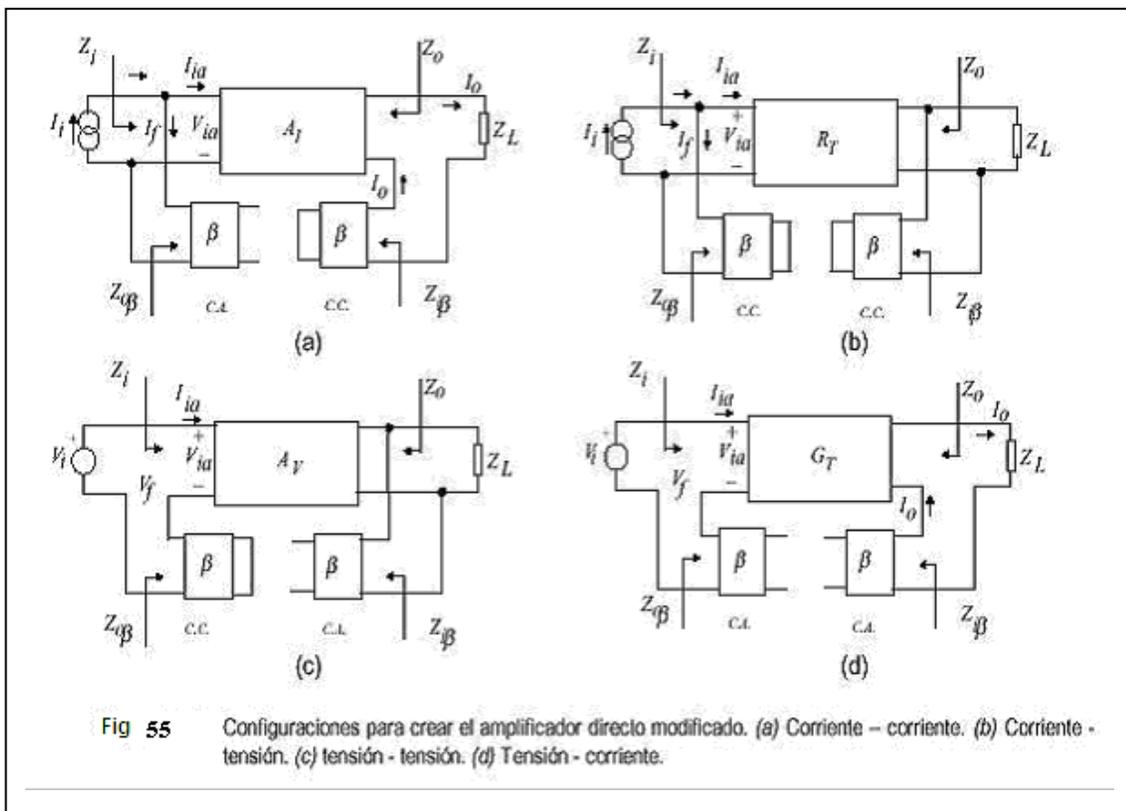
$$\beta = \beta_G$$

$$Z_i = Z_{o\beta} \parallel Z'_i$$

$$Z_o = Z_{i\beta} \parallel Z'_o$$

Si se conocen Z_{ib} y Z_{ob} , este método es una forma fácil de analizar los amplificadores considerando los efectos de carga. Observe que si V_o se hace cero, todo el circuito será igual al amplificador modificado, de esta manera Z_{ob} se incluye en forma automática. Esto significa que debemos hacer un cortocircuito en la entrada del bloque de retroalimentación. Como no hay generador relacionado con la impedancia Z_{ib} , basta conectar la entrada del bloque de retroalimentación a la salida del amplificador directo, para insertar la impedancia Z_{ib} en al salida del amplificador, luego, no es necesario especificar las conexiones en el otro lado del bloque de retroalimentación. En la práctica, se recomienda dejar la salida del bloque de retroalimentación con la impedancia que se observa desde el comparador en condiciones de trabajo normal, es decir, si la comparación es de corriente, el voltaje de entrada V_{ia} es pequeño por ende hay que hacer un cortocircuito en la salida del bloque de retroalimentación. Si la mezcla es de tensión hay que hacer un circuito abierto.

A continuación se presenta un resumen de como se debe tratar el bloque de retroalimentación para las diferentes topologías.



TAREA

Para los amplificadores de Voltaje, Corriente, Transconductancia realice el análisis del apartado anterior, para verificar la situación planteada en la Fig. 55.

1.7.9 Análisis amplificadores retroalimentados

Método General de análisis de Amplificadores realimentados

Se debe separar en dos bloques (A y b) el amplificador realimentado para calcular A_f , R_{if} , R_{of} . Para esto se considera el bloque A sin realimentación, pero incluida la carga que representa la red b (o sea amplificador directo modificado).

El amplificador directo modificado se puede hallar de acuerdo a la fig. 3.27. Esto asegura que la realimentación se reduzca a cero (eliminar la realimentación) sin alterar la carga del amplificador básico.

Pasos

1. Identificar la topología, esto es si las señales de muestreo y de mezcla son de V o I .
2. Dibujar el Amplificador Modificado sin retroalimentación (de acuerdo a las indicaciones del punto anterior).
3. Emplear un generador Thévenin si la señal realimentada es de tensión o el generador Norton si es de corriente.
4. Reemplazar los dispositivos activos por los modelos adecuados.
5. Evaluar $b = X_o / X_f$
6. Hallar A del amplificador modificado (4)
7. Con A y b hallar D , A_f ,. Donde el término $D = 1 + Ab$ se conoce como diferencia de retorno.

EJEMPLO

Determinar la ganancia realimentada de la siguiente configuración, considere $h_{ie}=1K\Omega$, $h_{fe}=100$. Calcule las resistencias de entrada y salida con realimentación.

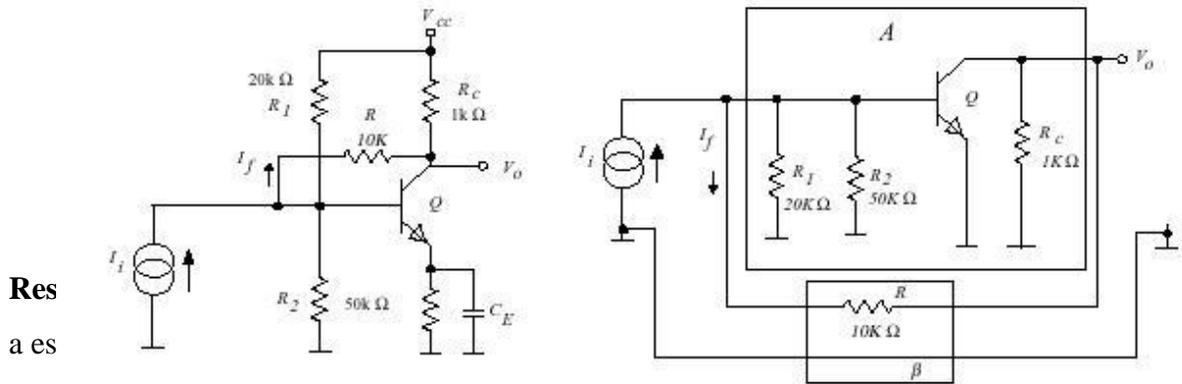


Fig. 56

$$\beta_G = \frac{I_f}{v_o} = -\frac{1}{R} = -\frac{1}{10K\Omega}$$

De acuerdo a la **Fig. 57**, se abre el lazo para construir el amplificador modificado

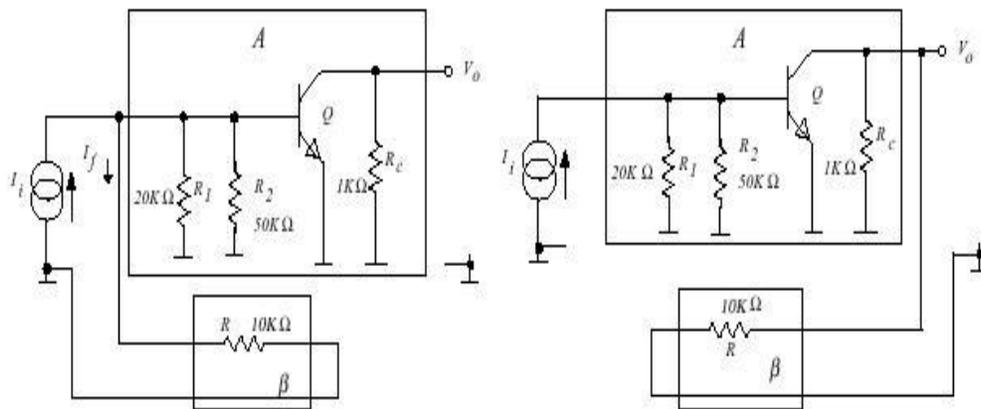


Fig. 57

Reemplazando el modelo a pequeña señal

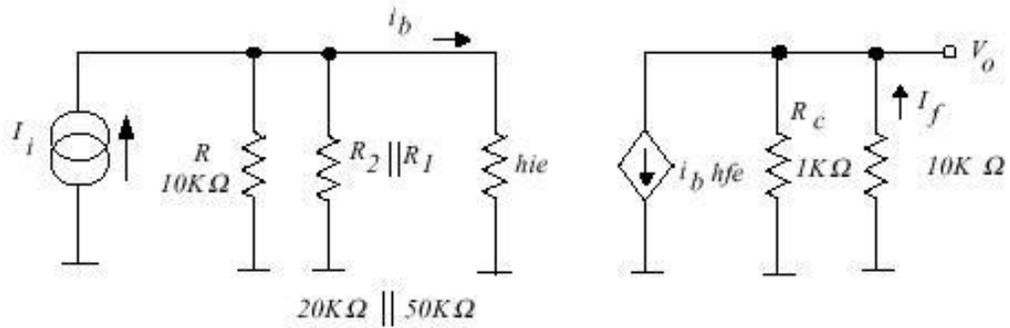


Fig. 58

Note que el valor b lo puede calcular en este punto, encontrando la relación I_f/V_o

Determinemos la ganancia R_T

$$V_o = -hfe i_b (R \parallel R_c)$$

$$V_o = -hfe \left(I_i \left\{ \frac{R_1 \parallel R_2 \parallel R}{R_1 \parallel R_2 \parallel R + hie} \right\} \right) (R \parallel R_c)$$

$$R_T = \frac{V_o}{I_i} = -hfe \left(\frac{R_1 \parallel R_2 \parallel R}{R_1 \parallel R_2 \parallel R + hie} \right) (R \parallel R_c)$$

$$R_T = -100 \left(\frac{5.88K\Omega}{5.88K\Omega + 1K\Omega} \right) (10K\Omega \parallel 1K\Omega) \approx -77.69K\Omega$$

Finalmente la ganancia realimentada reemplazando los datos, queda

$$R_{Tf} = \frac{R_T}{1 + \beta_G R_T} = \frac{-77.69K}{1 + (-77.69K) \left(-\frac{1}{10K} \right)} \approx -8.86K\Omega$$

Para determinar la impedancia de entrada con realimentación calculemos Z_i de la configuración modificada.

$$Z_i = R \parallel R_1 \parallel R_2 \parallel h_{ie}$$

Luego

$$Z_{if} = \frac{Z_i}{1 + R_T \beta_G} = \frac{R \parallel R_1 \parallel R_2 \parallel h_{ie}}{1 + (-77.69 \text{ K}\Omega) \left(-\frac{1}{10 \text{ K}\Omega} \right)}$$

$$Z_{if} = \frac{854.5}{8.77} \approx 97.4 \Omega$$

La impedancia de salida Z_o

$$Z_o = R \parallel R_c$$

Finalmente

$$Z_{of} = \frac{Z_o}{1 + R_T \beta_G} = \frac{R \parallel R_c}{1 + (-77.69 \text{ K}\Omega) \left(-\frac{1}{10 \text{ K}\Omega} \right)}$$

$$Z_{of} = \frac{909.9}{8.77} \approx 104 \Omega$$

EJEMPLO

Determinar la ganancia realimentada de la siguiente configuración, donde $h_{ie}=1.1\text{K}$, $h_{fe}=50$, $h_{oe}=0$.

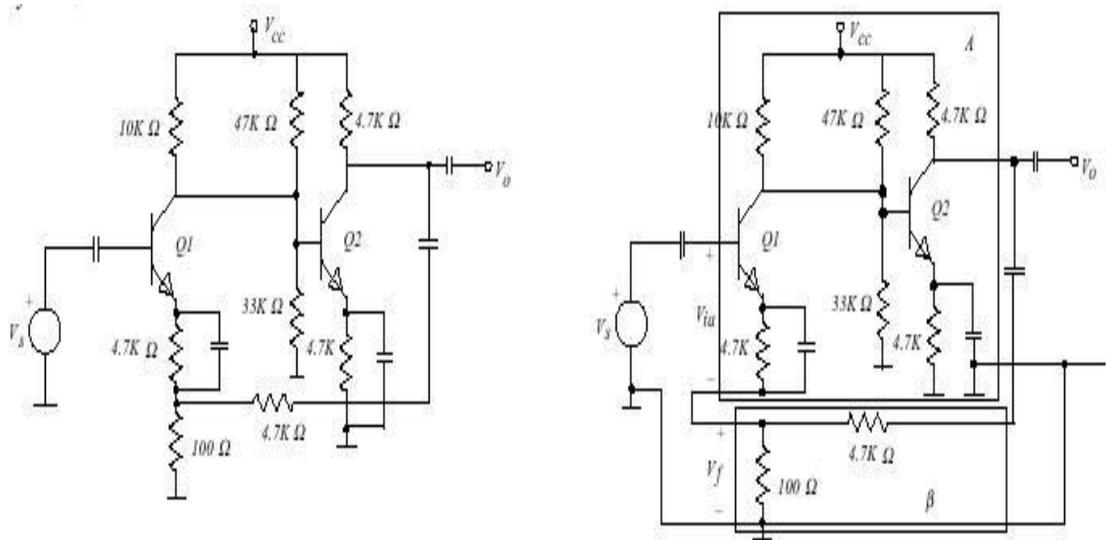


Fig. 59

Resolución: La realimentación es de tipo *serie (mezcla)- Paralelo (muestra)*. De acuerdo a la indicación de la **Fig. 61**, es decir, haciendo un cortocircuito en la entrada de b y abriendo la salida del bloque b

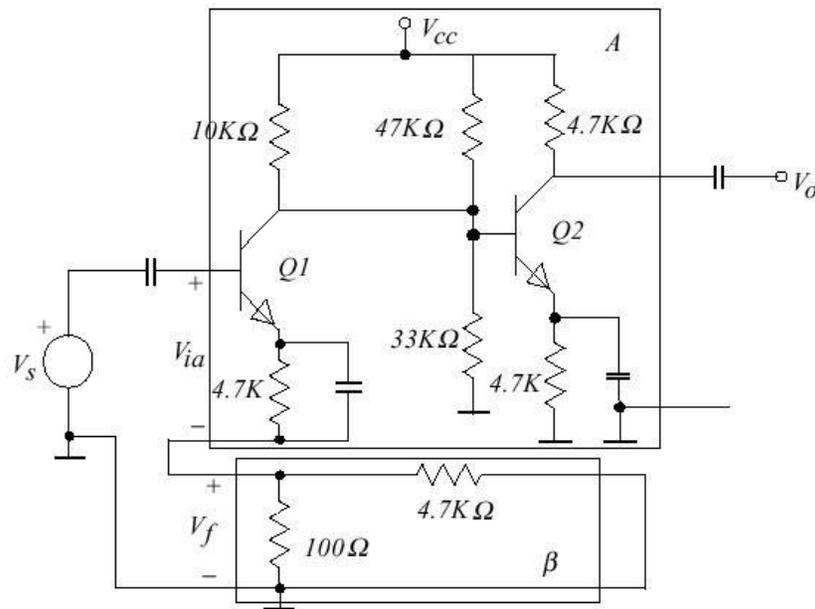


Fig. 60

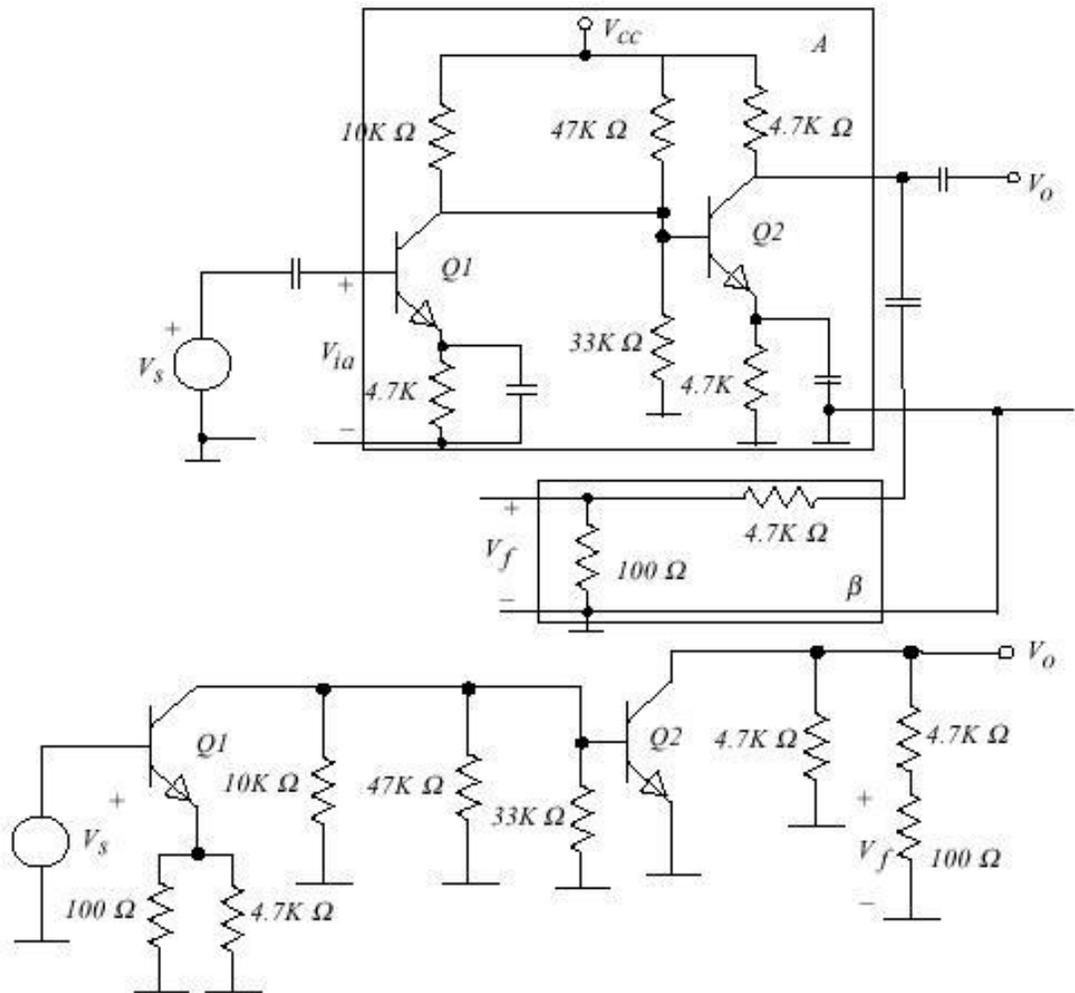


Fig. 61

Luego el circuito en c.a. queda

De la configuración podemos determinar b en forma directa

$$\beta_v = \frac{V_f}{V_o} = \frac{100\Omega}{4.7K + 100\Omega} = 0.0208$$

Podemos reemplazar el modelo del transistor correspondiente en el circuito, esto reduce el amplificador a la siguiente red.

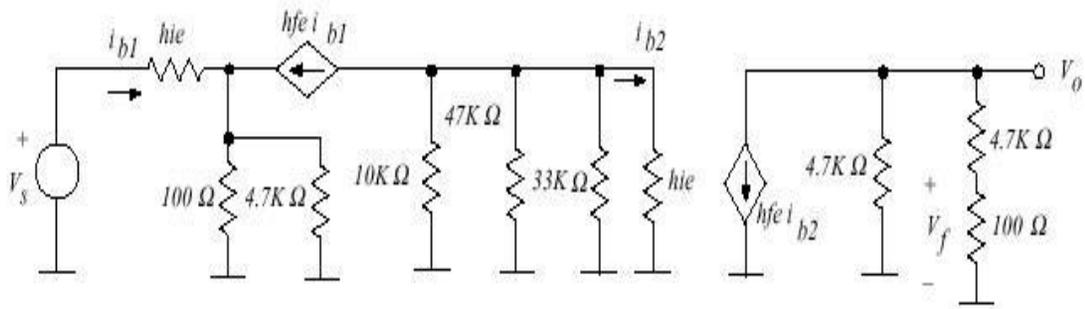


Fig. 62

$$V_o = -hfe i_{b2} 2.4K\Omega$$

$$V_o = -hfe \left(-hfe i_{b1} \frac{6.6K}{hie + 6.6K} \right) 2.4K\Omega$$

$$V_o = -hfe \left(-hfe \left(\frac{V_s}{hie + (hfe + 1)(100\parallel 4.7K)} \right) \frac{6.6K}{hie + 6.6K} \right) 2.4K\Omega$$

$$A_v = \frac{V_o}{V_i}$$

Reemplazando los valores correspondientes nos

$$\text{queda } A_v \approx 844 \quad \text{luego} \quad A_{vf} = \frac{A_v}{1 + \beta_v A_v} \approx 45.4$$

EJEMPLO

Determinar la ganancia de realimentación de la siguiente configuración. Los parámetros de los transistores son: $h_{ie}=1.1k$, $h_{fe}=100$, $h_{oe}=0$. **Resolución:**

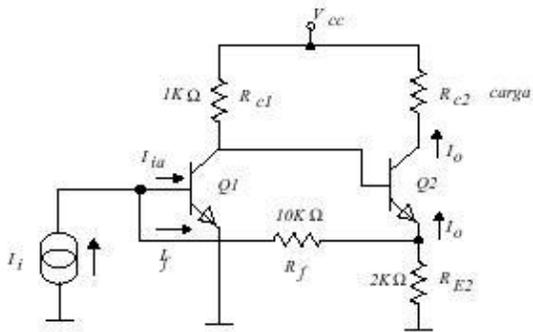


Fig. 63 a

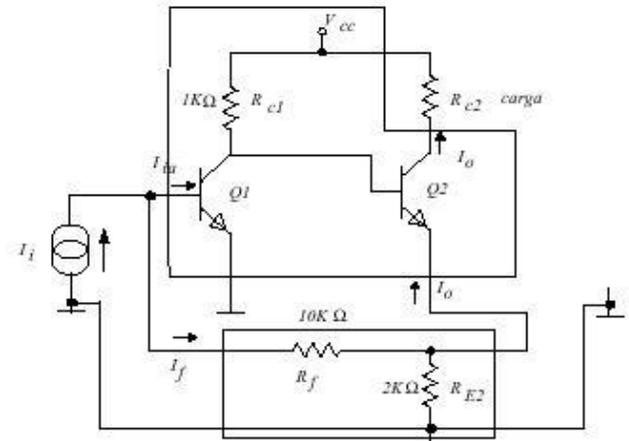


Fig. 63 b

La retroalimentación es de tipo *paralelo - serie* (Paralelo - corriente). Podemos eliminar la realimentación de acuerdo a la fig. 63a. Es decir, abriendo la entrada del *b* para determinar Z_{ob} y

haciendo un c.c. en la salida de *b*

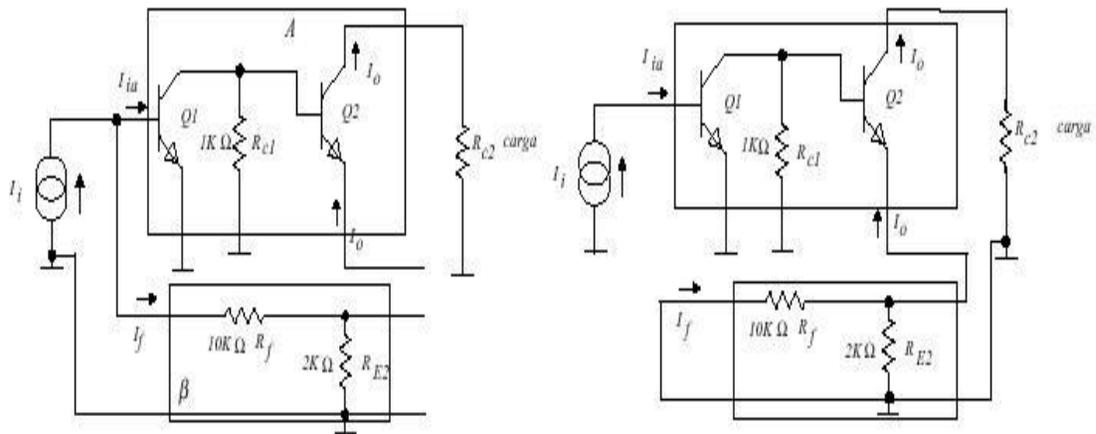


Fig. 64

Luego el circuito queda

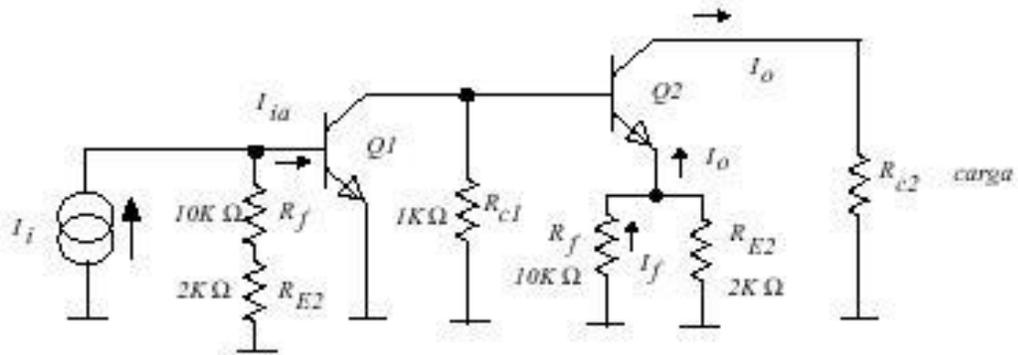
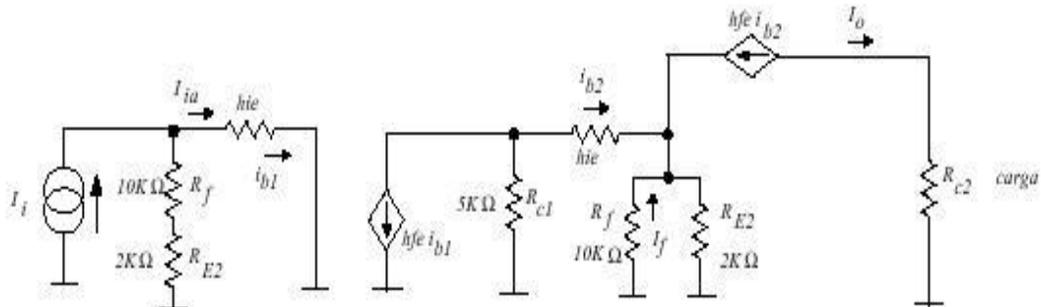


Fig. 65

$$I_f = I_o \frac{R_{E2}}{R_{E2} + R_f}$$

$$\beta_f = \frac{I_f}{I_o} = \frac{R_{E2}}{R_{E2} + R_f} = \frac{2K\Omega}{2K\Omega + 10K} \approx 0.166$$

Reemplazando el modelo correspondiente



$$I_o = -hfe i_{b2}$$

$$I_o = -hfe \left(-hfe i_{b1} \frac{R_{c1}}{\{hie + (R_{E2} \parallel R_f)(hfe + 1) + R_{c1}\}} \right)$$

$$I_o = -hfe \left(-hfe \left(I_i \frac{(R_f + R_{E2})}{\{hie + (R_f + R_{E2})\}} \right) \frac{R_{c1}}{\{hie + (R_{E2} \parallel R_f)(hfe + 1) + R_{c1}\}} \right)$$

Fig. 66

Finalmente

$$A_i = \frac{I_o}{I_s} \approx 264.8$$

Con este valor podemos calcular A_{ff} de la siguiente forma

$$A_{ff} = \frac{A_i}{1 + A_i \beta_f} = \frac{264.8}{1 + (264.8)(0.166)} \approx 5.89$$

EJEMPLO 3.4

Determinar la ganancia realimentada, la impedancia de entrada y la impedancia de salida con realimentación. Considere $h_{ie}=1\text{KW}$, $h_{fe}=100$.

Resolución:

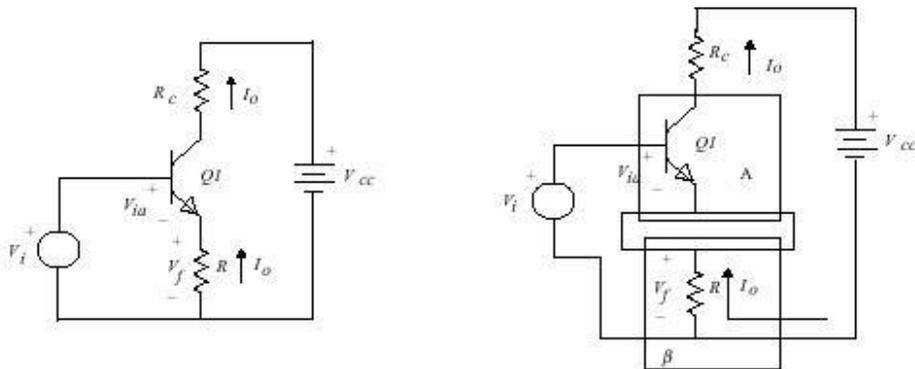


Fig. 67

La topología es de tipo *serie - corriente* (serie - serie). De acuerdo a la fig. 68d podemos abrir el lazo para encontrar Z_{ob} y Z_{ib} ..

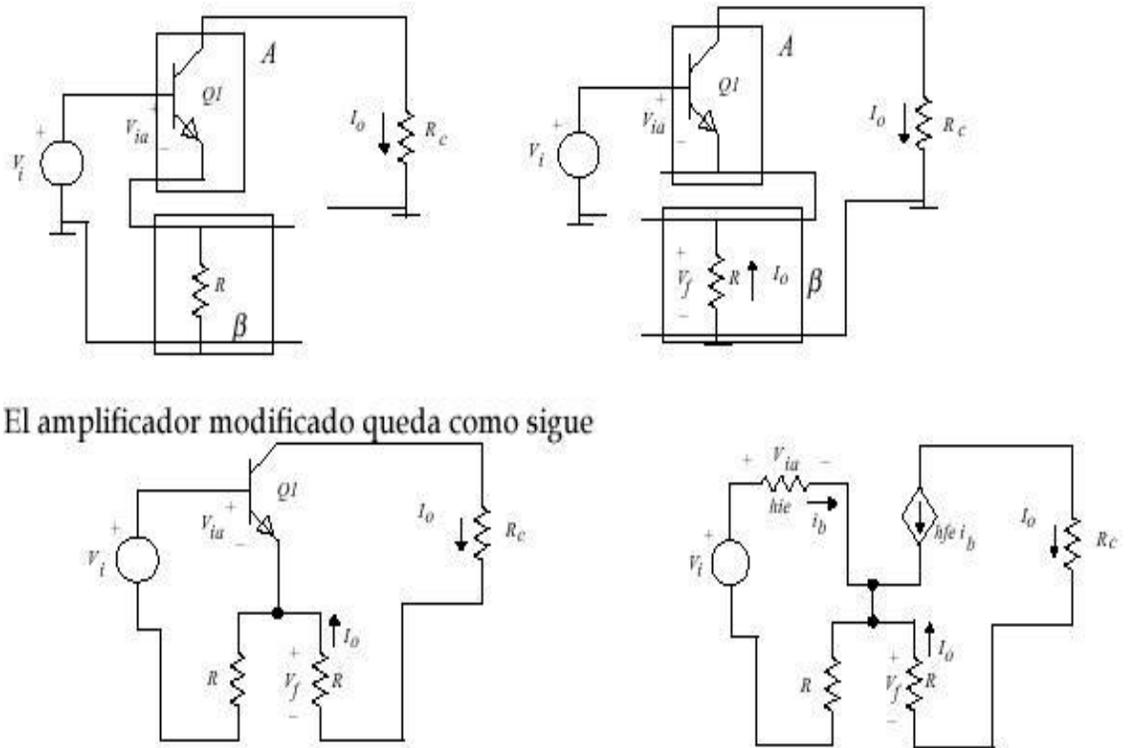


Fig. 68

Determinando G_T

$$I_o = -hfe i_b$$

$$V_i = i_b (hie + R)$$

$$I_o = -hfe \frac{V_i}{(hie + R)}$$

$$G_T = \frac{I_o}{V_i} = \frac{-hfe}{(hie + R)}$$

Reemplazando

Usando la relación fundamental se calcula la ganancia realimentada

$$G_{if} = \frac{G_T}{1 + G_T \beta_R} = \frac{\frac{-hfe}{(hie + R)}}{1 + \left(\frac{-hfe}{(hie + R)} \right) (-R)} = \frac{-hfe}{hie + R(hfe + 1)}$$

Para determinar la impedancia de entrada Z_{if} , basta con determinar Z_i y luego multiplicarla por el factor $(1 + G_T \beta_R)$.

1.7.10 Referencias Bibliográficas:

- Burns, S.G. y P.R. Bond, principles of Electronic Circuits, St Paul, MN: West Publishing Co., 1987.
- Colclaser, R. A., D. A. Reamen y C. F. Hawkins, Electronic Circuit Analysis: Basic Principles, New York: John Wiley and Sons, Inc, 1984.
- Gaussi, M. S., Electronic Devices and circuits : Discrete and Integrated. New York: Holt, rinehart, and Winston.
- Hambley, A. R., Electronics, new York: Macmillian Publishig Co. 1994
- Hayt, W. H., Jr. Y G.W. Neudeck, Electronic Circuit Análisis and desing, 2ª. Ed. Boston: Houghton Mifflin Co., 1984.
- Horenstein, M.N., Microelectronics Circuit and Device. 2ª. Ed. En Glewood Cliffs, N.J.: Prentice hall, inc., 1995.
- Horowitz, P. y W. Hill. The Art of Electronics. 2ª. Ed. New York: Cambridge University Press, 1989.
- Millman, J. y A. Graybel, microelectronics, 2ª. Ed. New York: McGraw-Hill Book Co., 1987.
- Savant, C.J., Jr., M. S. Roden y G. L. Carperter, Electronic Circuit Design: An Engineering Approach. 2ª. Ed. Redwood city. C. A.: The Benjamín-Cummings Publishing Co., 1991

1.8 Amplificadores Operacionales

1.8.1 Definiciones y especificaciones técnicas de los AO

1.8.1.1 Introducción

Para trabajar con AO reales es necesario tomar en cuenta consideraciones de tipo práctico, pues, aunque el modelo ideal se asemeja bastante al real, éste no se comporta exactamente igual al ideal. Es importante conocer esta diferencia, ya que de ello depende el comportamiento final de un circuito diseñado con un AO.

La diferencia más significativa entre el AO ideal y el real es la ganancia de tensión (en lazo abierto). El AO ideal tiene ganancia infinita, mientras que la del AO real es finita y además disminuye a medida que aumenta la frecuencia en la cual se está trabajando. Por lo general la ganancia de tensión se especifica en decíbeles.

$$\text{Si } A_v = \frac{V_o}{V_i}, \text{ entonces } A_v|_{dB} = 20 \log A_v = 20 \log \left(\frac{V_o}{V_i} \right)$$

Para los AO, la ganancia de tensión es alta para entradas cuya frecuencia fluctúa entre c.c. y 10 KH z aproximadamente (esta frecuencia de corte varía de acuerdo al tipo de AO, para la situación de la fig.69, la alta ganancia se mantiene hasta los 100H z), pero a partir de este punto, la ganancia empieza a decaer a medida que aumenta la frecuencia.

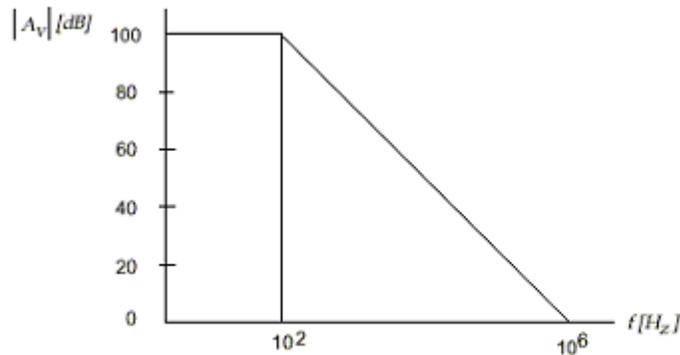


Fig 69 Ganancia típica de un AO de propósito general.

Durante este capítulo, se examinará el AO internamente, se darán a conocer las causas, consecuencias y consideraciones que deben ser tomadas en cuenta para trabajar con este tipo de dispositivo.

1.8.1.2 El ao integrado (op amp ic)

El AO integrado (CI) está constituido básicamente por dos etapas de ganancia de voltaje (Una entrada diferencial y una etapa de emisor común) seguida por una etapa de salida clase AB de baja impedancia.

Un diagrama simplificado de este circuito integrado es mostrado en la fig. 70. Esta versión simplificada de un AO integrado es equivalente a un AO de propósito general, similar al LM101, mA 741, o versiones de AO múltiples. Este circuito permite entender el funcionamiento interno del CI. La etapa de entrada conformada por Q 1 y Q 2 forman un par diferencial con carga activa formada por Q 3 y Q 4 . La salida se toma desde el colector del transistor Q 4 . Por otro lado Q 10 proporciona una polarización adecuada para el par diferencial. En la mayoría de los AO, la etapa intermedia (2ª etapa) proporciona una alta ganancia a través de varios amplificadores, en el circuito de la fig. 70, dicha etapa esta formada por Q5 la cual es un circuito en emisor común que proporciona una alta impedancia de entrada a la primera etapa (la que atenúa los efectos

de carga). Además, esta etapa tiene un capacitor C_c el cual es utilizado por el AO para compensación en frecuencia.

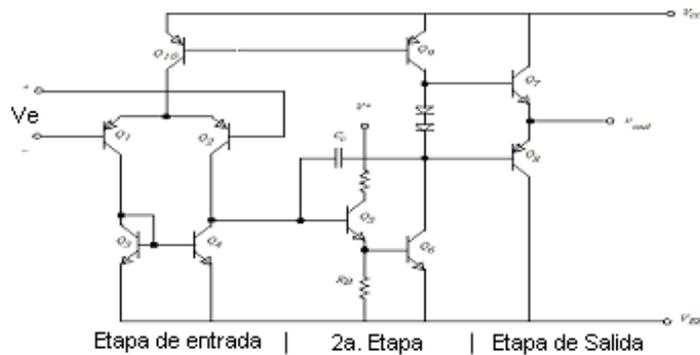


Figura 70. AO de propósito general.

Finalmente la etapa de salida está conformada por Q_7 y Q_8 , la que proporciona una alta ganancia de corriente a una baja impedancia de salida. Existen muchas variantes y mejoras al circuito mostrado, como lo es, modificar el par diferencial y utilizar transistores JFET en la entrada, lo que permite el incremento de la resistencia de entrada del AO, además, la incorporación de otras etapas de amplificación interna, trasladadores de nivel y circuitos de protección.

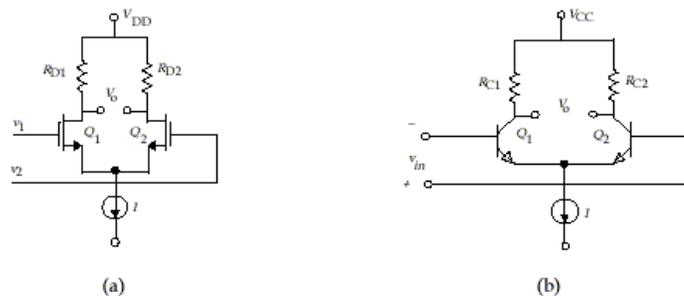


Figura 71. Configuraciones del par de entrada diferencial muy simplificadas (a) MOS. (b) BJT.

Cada AO posee rasgos particulares, los que se encuentran especificados en los manuales (DataBook) proporcionados por los fabricantes. Aquí, se entregan características de los

AO para determinadas condiciones de operación, estos se indican en forma de tabla o en gráficos.

Además, el fabricante plantea aplicaciones típicas para el dispositivo (data sheets).

1.8.1.3 Errores de desplazamiento (offset) de tensión y corriente

El AO ideal es un dispositivo perfectamente balanceado, es decir

$$v_o = 0, \text{ si } v_+ = v_-$$

En cambio, el AO real tiene un desajuste, debido a que los transistores que lo componen varían el uno del otro, especialmente los transistores del amplificador diferencial de entrada (Q 1 y Q 2), que no son exactamente pareados.

Esto implica que pueden producirse desajustes en los valores de los transistores, lo cual trae como consecuencia variaciones en los valores de las corrientes de entrada. Como los flujos de corrientes son distintos en los terminales de entrada, también aparecen diferencias en las tensiones base emisor de los transistores del par diferencial. También una variación en las resistencias de colector (fig. 71), producirá un desequilibrio.

El resultado final es un desajuste entre los colectores del amplificador diferencial, lo que se transforma en un voltaje v_o de salida distinto de cero. El desbalance producido se conoce como voltaje offset o voltaje de desplazamiento.

Para solucionar este problema, se requiere de la aplicación de un voltaje de compensación entre los terminales de entrada, para balancear la salida del amplificador (es decir, hacer que el voltaje de offset se anule).

A parte de los desajustes propios de construcción de los AO, existen otros tales como los producidos por variaciones de temperatura y cambios en las tensiones de alimentación. Para medir y especificar la compensación de los AO es necesario introducir los siguientes conceptos.

1.8.1.4 Tensión de desplazamiento (Offset) en la entrada (V_{io})

Como en el AO real la salida es distinta de cero, si ambas entradas son iguales, existe una pequeña tensión de desplazamiento. Esta tensión desplazamiento en la entrada se puede definir como la tensión de entrada necesaria para que la salida sea igual a cero, llamada V_{io} . Tome en cuenta que si este valor es distinto de cero, el AO amplificará cualquier desplazamiento en la entrada, provocando un error grande en corriente continua en la salida. Este parámetro es independiente de la ganancia del AO, y su polaridad puede ser positiva o negativa.

El efecto del voltaje V_{io} , se modela como una fuente de tensión continua en una de las entradas del AO ideal.

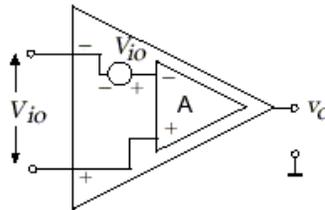


Figura 72. Modelo del efecto de voltaje offset de entrada.

Los valores de V_{io} dependen del tipo de AO.

AO	V_{io}
Propósito general	2-10 [mV]
Entrada JFET	1-2 [mV]
Instrumentación	10-100 [μ V]

Tabla 16 Valores típicos de v_{io} para diferentes AO.

1.8.1.5 Corriente de polarización de entrada (I_B)

Aunque las entradas del AO ideal no requieren de corriente, en el caso real debe ingresar alguna corriente de polarización en cada terminal de entrada. Esta corriente I_B (la letra B corresponde a la abreviación Bias) es la corriente de base del transistor de entrada. Se define I_B como la semi-suma de las corrientes de entradas individuales de un AO balanceado. La corriente de polarización de entrada se puede modelar como dos fuentes de corrientes de la siguiente forma

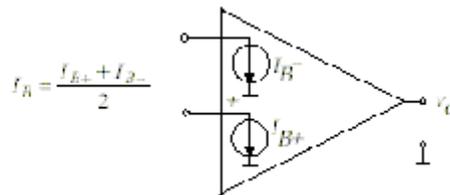


Fig. 73 Modelación de la corriente de polarización

Los valores típicos de I_B se indican en la tabla 17.

AO	I_B
Propósito general	2 μ A
Entrada JFET	1 pA
Instrumentación	3-6 nA

Tabla 17 Valores de I_B para diferentes AO

1.8.1.6 Corriente de desplazamiento (Offset) de entrada (I_{io})

Este parámetro describe lo bien adaptadas que se encuentran las corrientes de polarización de entrada de un AO. Se define como la diferencia de las corrientes de polarización de entrada que debe aplicarse para balancear el AO.

$$I_{io} = I_{B+} - I_{B-}$$

Obviamente esto indica que ambas corrientes de polarización son distintas.

1.8.1.7 Coeficientes que varían con respecto a la temperatura.

Tanto V_{io} , I_B e I_{io} son dependientes de la temperatura, es por eso que se definen tres coeficientes que relacionan su variación con la variación de temperatura. Tenemos

- ☰ Coeficiente de temperatura de la corriente de polarización de entrada $\frac{\Delta I_B}{\Delta T^\circ}$
- ☰ Coeficiente de temperatura de la corriente de desplazamiento en la entrada $\frac{\Delta I_{io}}{\Delta T^\circ}$
- ☰ Variación de tensión de desplazamiento en la entrada $\frac{\Delta V_{io}}{\Delta T^\circ}$.

1.8.2 Características eléctricas de los ao

Los fabricantes especifican una serie de características eléctricas para los AO, que permiten determinar tanto los rangos máximos a los cuales pueden ser sometidos los amplificadores, como también sus características de entrada y salida.

1.8.2.1 Relación de rechazo en modo común (CMRR)

Esta es la medida de la habilidad de un AO para rechazar señales en modo común. Si la misma señal alimenta a la entrada inversora como a la no inversora de una configuración diferencial, la salida v_o debiera ser cero, sin embargo, debido a la componente en modo común esto no ocurre. La capacidad de atenuar esta componente es lo que se conoce como CMRR y comúnmente se expresa en decibeles (dB).

$$CMRR = \frac{A_d}{A_{cm}}, \quad \text{en decibeles} \quad CMRR|_{dB} = 20 \log \left| \frac{A_d}{A_{cm}} \right| (dB)$$

Donde A_d : ganancia diferencial

A_{cm} : ganancia en modo común.

AO	CMRR [dB]
Propósito general	70
Entrada JFET	100
Instrumentación	120

Tabla 18. CMRR para diferentes AO

1.8.2.2 Resistencia de entrada (r_{in})

Es la resistencia desde un terminal de entrada con la otra entrada puesta a tierra. La resistencia de entrada de un AO es variable dependiendo del tipo y de su uso.

AO	r_{in}
Propósito general (Entrada Bipolar)	1-2 [M Ω]
Entrada JFET	10^{12} [Ω]
Precisión (OP-07)	33 [M Ω]

Tabla 19 r_{in} para diferentes AO

1.8.2.3 Resistencia de salida (r_o)

Es la resistencia vista desde el terminal de salida. Este parámetro se define bajo condiciones de pequeña señal con frecuencias por encima de algunos cientos de hertzios.

AO	r_o
Propósito general (Entrada Bipolar)	1-2 [M Ω]
Entrada JFET	10^{12} [Ω]
Precisión (OP-07)	33 [M Ω]

Tabla 20. r_o para distintos AO

1.8.2.4 Output voltage swing ($\pm V$ o max, V_{op})

Dependiendo de la resistencia de carga, este es el máximo "peak" de salida en voltaje que el AO puede entregar sin saturarse (recorte de señal).

AO	Output Voltage swing [volts]
Propósito general (LM101/LM107)	$\pm 14 (R_L > 10K\Omega)$
Precisión (Tipo OP-07)	$\pm 13 (R_L > 10K\Omega)$

Tabla 21. V_{op} para distintos AO.

1.8.3 Característica nominales máximas

1.8.3.1 Tensión de alimentación (V_+ y V_-)

Es la tensión de alimentación máxima permitida que puede aplicarse con seguridad al amplificador. Aunque se designa como estándar 15 volts de alimentación, la mayoría de los AO integrados operan sobre un amplio rango de potenciales, algunos van desde valores tan bajos como 1 volts, y otros hasta 40 volts.

AO	V_{CC} [volts]
Propósito general (LM301/LM307)	± 18
Precisión (Tipo OP-07)	± 22

Tabla 22. V_{op} para distintos AO.

1.8.3.2 Rango de Temperaturas de operación (T or)

Es el rango de temperatura dentro del cual el dispositivo funcionará con las especificaciones mostradas.

AO	V _{CC} [volts]
Propósito general (LM301/LM307)	±18
Precisión (Tipo OP-07)	±22

Tabla 23

1.8.4 Respuesta en frecuencia de amplificadores

1.8.4.1 Introducción

Consideraremos circuitos eléctricos lineales con una entrada y una salida, cuyos parámetros sean concentrados. Estos circuitos se pueden describir matemáticamente mediante una ecuación diferencial ordinaria¹ como la siguiente:

$$a_n y^{(n)} + \dots + a_0 y = b_m x^{(m)} + \dots + b_0 x$$

Donde $x(t)$ es la entrada, o excitación, e $y(t)$ la salida, o respuesta. Aplicaremos ahora la transformación de Laplace a ambos miembros. Si suponemos que el circuito está inicialmente relajado, es decir que $y(t)$ tiene condiciones iniciales nulas, entonces aplicando la transformación de Laplace,

$$Y(s) (a_n s^n + \dots + a_0) = X(s) (b_m s^m + \dots + b_0),$$

¹ Los resultados son desde luego aplicables a cualquier sistema físico gobernado por una ecuación diferencial ordinaria.

De donde

$$\frac{Y(s)}{X(s)} = \frac{b_m s^m + \dots + b_0}{a_n s^n + \dots + a_0} = H(s) \quad (1)$$

La función $H(s)$ es la función de transferencia del circuito, y puede factorizarse como

$$H(s) = \frac{b_m (s - c_1)(s - c_2) \cdots (s - c_m)}{a_n (s - p_1)(s - p_2) \cdots (s - p_n)} \quad (2)$$

Donde c_i son los ceros y p_i los polos. Esta función permite obtener la respuesta a cualquier excitación bajo la hipótesis ya enunciada de que $y(t)$ tenga condiciones iniciales nulas. En efecto, dado que

$$Y(s) = H(s) X(s) , \quad (3)$$

Podemos utilizar la transformación inversa de Laplace para obtener:

$$y(t) = \mathcal{L}^{-1}(H(s) X(s)) . \quad (4)$$

Nos interesa ahora aplicar este resultado al caso en que $x(t)$ es una función senoidal, debido a la gran importancia de este tipo de funciones para la caracterización de diversos sistemas. Si

$$x(t) = X \operatorname{sen} \omega t ,$$

Entonces

$$X(s) = \frac{X \omega}{s^2 + \omega^2}.$$

(5)

Sustituyendo (2) y (5) en (3) y desarrollando en fracciones simples,

$$Y(s) = \frac{A_1}{s - p_1} + \dots + \frac{A_n}{s - p_n} + \frac{B}{s + j\omega} + \frac{C}{s - j\omega},$$

Donde se ha supuesto que los polos de $H(s)$ son simples² y que no coinciden con ω . Si aplicamos ahora la transformación inversa, en el segundo miembro se obtiene

$$y(t) = A_1 e^{p_1 t} + \dots + A_n e^{p_n t} + B e^{-j\omega t} + C e^{j\omega t}.$$

Si el circuito es estable, los polos de $H(s)$ tienen parte real negativa y las correspondientes exponenciales o modos naturales (que constituyen el régimen libre) se extinguen con el tiempo, de modo que para t grande

$$y(t) = B e^{-j\omega t} + C e^{j\omega t}.$$

(6)

² Con algunos cambios menores se puede extender el razonamiento al caso en que $H(s)$ tenga polos múltiples.

Calculemos B y C:

$$B = \lim_{s \rightarrow -j\omega} (s + j\omega) Y(s) = \frac{X}{-2j} H(-j\omega)$$

$$C = \lim_{s \rightarrow j\omega} (s - j\omega) Y(s) = \frac{X}{2j} H(j\omega)$$

Sustituyendo en (6) resulta

$$y(t) = |H(j\omega)| X \operatorname{sen}(\omega t + \arg H(j\omega)) .$$

(7)

La ecuación (7) es de importancia fundamental en la teoría de los sistemas dinámicos lineales, ya que establece una conexión entre el proceso bastante abstracto por medio del cual se define la función de transferencia $H(s)$ y la respuesta concreta del sistema a una excitación senoidal.

En primer lugar muestra que la respuesta, después de extinguido el régimen libre o transitorio, será también senoidal. En segundo lugar indica en forma precisa de qué manera se modifican la amplitud y la fase con respecto a la excitación. En tercer lugar,

dado que la amplitud y la fase de la respuesta se pueden medir en el laboratorio, es posible obtener experimentalmente los valores de $H(s)$ sobre el eje imaginario, lo cual según se demuestra en la teoría de funciones de variable compleja determina $H(s)$ en todo el plano.

La función $H(\omega)$ se denomina respuesta en frecuencia o respuesta frecuencial del circuito o sistema bajo estudio. $H(\omega)$ se representa gráficamente en un sistema de ejes con escalas doblemente logarítmicas, obteniéndose el conocido diagrama de Bode. Las propiedades más sobresalientes de dicho diagrama son: 1) permite transformar el producto de factores de una función de transferencia en una suma de gráficas de dichos factores, y 2) las gráficas de los factores poseen asíntotas rectilíneas y pueden aproximarse mediante éstas. La primera propiedad es evidente por ser la escala vertical logarítmica.

La segunda surge de considerar un factor de la forma $1/(1 - s/p)$. Pongamos $s = j\omega$ y calculemos el logaritmo del módulo:

$$\log \frac{1}{|1 - j\omega/p|} = \log \frac{1}{\sqrt{1 + (\omega/p)^2}} = -\frac{1}{2} \log \left(1 + (\omega/p)^2 \right)$$

$$\log \frac{1}{|1 - j\omega/p|} = \begin{cases} 0 & \omega \ll |p| \\ \log p - \log \omega & \omega \gg |p| \end{cases}$$

Ambas expresiones corresponden a líneas rectas en función de $\log \omega$, que se interceptan en el punto $(\log p, 0)$. Cuando $H(\omega)$ es adimensional (como en el caso de una ganancia de tensión), generalmente se toma la escala vertical en decibeles (dB), donde

$$H|_{dB} = 20 \log_{10} |H(j\omega)|. \quad (8)$$

En la fig. 74 se muestra el ejemplo de un sistema con dos polos.

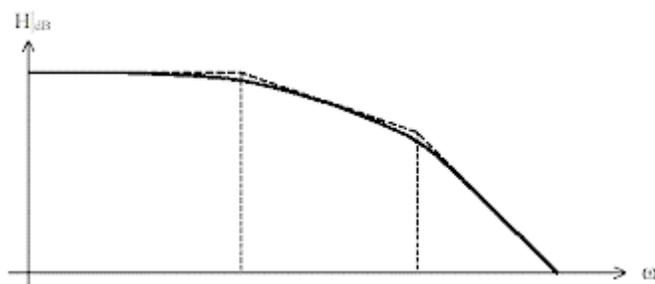


Figura 74. Diagrama de Bode

1.8.4.2 Estimación de las frecuencias de corte de un circuito

En los amplificadores electrónicos a menudo es necesario conocer algo acerca de la respuesta en frecuencia, aunque no es imprescindible un conocimiento sumamente detallado de la misma. En general es suficiente con disponer de los valores de las frecuencias superior e inferior de corte (frecuencias en las cuales la ganancia cae 3 dB por debajo de su valor en la banda central), ya que éstas determinan el rango útil del amplificador. Dado que el cálculo exacto de la respuesta en frecuencia puede llegar a ser tedioso, nos proponemos obtener un método aproximado para calcular sólo los parámetros de interés.

1.8.4.3 Teorema de las constantes de tiempo

Consideremos un circuito formado por resistencias, fuentes dependientes e independientes, y n capacitores C_1, \dots, C_n que no formen ningún bucle cerrado. En la fig. 75 (a) se muestra esquemáticamente tal circuito, en el cual se han explicitado los capacitores.

En la fig. 75 (b) se quitaron los capacitores, quedando así un circuito que por sus elementos constitutivos no depende de la frecuencia. Procuraremos relacionar las frecuencias de corte con las constantes de tiempo determinadas por cada capacitor y la resistencia vista por él.

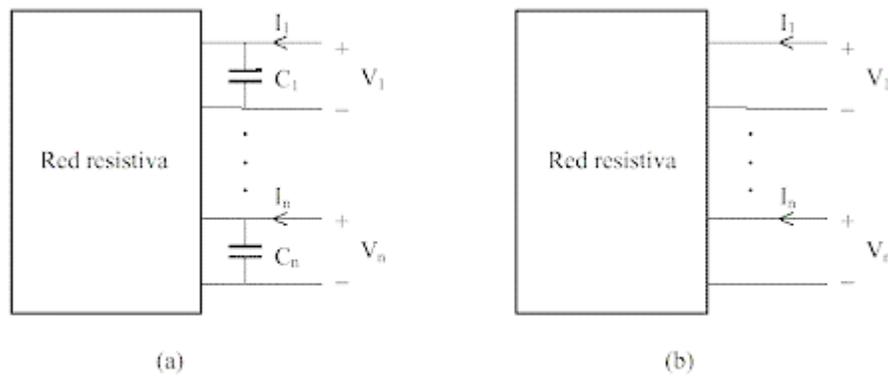


Fig 75 Una red RC con n capacitores. En (a) se han separado los capacitores y en (b) los mismos fueron retirados

Ahora pasivemos las fuentes independientes y escribamos la ecuación matricial que vincula las corrientes y las tensiones en el circuito (b):

$$\begin{pmatrix} \mathbf{I}_1 \\ \vdots \\ \mathbf{I}_n \end{pmatrix} = \begin{pmatrix} \mathbf{g}_{11} & \cdots & \mathbf{g}_{1n} \\ \vdots & & \vdots \\ \mathbf{g}_{n1} & \cdots & \mathbf{g}_{nn} \end{pmatrix} \begin{pmatrix} \mathbf{V}_1 \\ \vdots \\ \mathbf{V}_n \end{pmatrix}$$

Donde las \$g_{ij}\$ son conductancias. En forma matricial abreviada,

$$\mathbf{I} = \mathbf{G} \cdot \mathbf{V}.$$

Notemos que si se formara un bucle cerrado de capacitores las tensiones \$V_i\$ no serían independientes, ya que estarían vinculadas por la segunda ley de Kirchhoff.

Si dejamos desconectados todos los pares de terminales con excepción del i -ésimo, es decir $I_j = 0$ si $i \neq j$, se puede determinar por medio de la regla de Cramer la tensión desarrollada en el i -ésimo par:

$$V_i = \sum_{j=1}^n \frac{(-1)^{i+j} G_{ij}}{\det G} I_j = \frac{G_{ii}}{\det G} I_i,$$

donde $\det G$ es el determinante de la matriz de conductancias y G_{ij} es el menor correspondiente a g_{ij} (es decir el determinante de la matriz que queda al suprimir la columna i y la fila j). De aquí resulta que la resistencia vista por el capacitor C_i con todos los demás pares de terminales en circuito abierto es

$$R_{i0} = \frac{G_{ii}}{\det G}.$$

Si ahora cortocircuitamos los pares de terminales a excepción del i -ésimo obtenemos en forma directa

$$I_i = g_{ii} V_i,$$

de donde la resistencia vista por C_i con los demás capacitores cortocircuitados es

$$R_{icc} = \frac{1}{g_{ii}}, \quad (10)$$

Agreguemos ahora la totalidad de los capacitores. La nueva ecuación matricial se obtiene fácilmente de la anterior, ya que a iguales tensiones las corrientes se incrementan en la corriente $sC_i V_i$ que absorbe el capacitor correspondiente. Resulta

$$\begin{pmatrix} I_1 \\ \vdots \\ I_n \end{pmatrix} = \begin{pmatrix} g_{11} + sC_1 & \cdots & g_{1n} \\ \vdots & & \vdots \\ g_{n1} & \cdots & g_{nn} + sC_n \end{pmatrix} \begin{pmatrix} V_1 \\ \vdots \\ V_n \end{pmatrix}$$

O, en notación matricial,

$$I = Y \cdot V .$$

Observemos que la entrada de este circuito es una fuente independiente de señal interna al bloque de la figura 2 (ya que sólo se han separado los capacitores), y la salida es también una variable interna. Sin embargo, los polos de la correspondiente función de transferencia constituyen un subconjunto (propio o no) del conjunto de los ceros del determinante de Y , aunque dichas variables de entrada y salida no aparezcan en la ecuación matricial. Esto sucede porque todos los almacenadores de energía han sido tenidos en cuenta fuera de dicho bloque. De modo que para proseguir con el análisis de la respuesta en frecuencia consideraremos el siguiente polinomio de grado n :

$$\det Y = a_n s_n + \dots + a_1 s + a_0 . \tag{11}$$

Podemos calcular algunos coeficientes que nos serán útiles:

$$a_n = C_1 \dots C_n = \prod_{j=1}^n C_j$$

$$a_{n-1} = \sum_{i=1}^n g_{ii} \prod_{j \neq i} C_j$$

$$a_i = \sum_{i=1}^n G_{ii} C_i$$

$$a_0 = \det G$$

De aquí resulta, utilizando (9) y (10):

$$\frac{a_{n-1}}{a_n} = \sum_{i=1}^n \frac{g_{ii}}{C_i} = \sum_{i=1}^n \frac{1}{R_{icc} C_i}$$

$$\frac{a_1}{a_0} = \sum_{i=1}^n \frac{G_{ii}}{\det G} = \sum_{i=1}^n R_{io} C_i$$

Definiendo las constantes de tiempo en cortocircuito τ_{icc} y en circuito abierto τ_{io} como

$$\tau_{icc} = R_{icc} C_i , \quad (12)$$

$$\tau_{io} = R_{io} C_i , \quad (13)$$

Podemos escribir

$$\frac{a_{n-1}}{a_n} = \sum_{i=1}^n \frac{1}{\tau_{icc}} \quad (14)$$

$$\frac{a_1}{a_0} = \sum_{i=1}^n \tau_{io} . \quad (15)$$

Hemos así expresado los cocientes entre los dos primeros y entre los dos últimos coeficientes en términos de las constantes de tiempo en cortocircuito y en circuito abierto. A continuación expresaremos los mismos cocientes en términos de los ceros de $\det Y$. Si s_1, \dots, s_n son los ceros de $\det Y$, es decir

$$\det Y = a_n (s - s_1) (s - s_2) \dots (s - s_n) ,$$

Podemos determinar los primeros y los últimos coeficientes de (11) como

$$a_{n-1} = -a_n \sum_{i=1}^n s_i$$

$$a_1 = (-1)^{n-1} a_n \sum_{i=1}^n \prod_{j \neq i} s_j$$

$$a_0 = (-1)^n a_n \prod_{i=1}^n s_i$$

Entonces

$$\frac{a_{n-1}}{a_n} = -\sum_{i=1}^n s_i \quad (16)$$

$$\frac{a_1}{a_0} = -\sum_{i=1}^n \frac{1}{s_i}. \quad (17)$$

Comparando la ecuación (14) con la (16) y la (15) con la (17), se concluye, finalmente, que

$$\sum_{i=1}^n s_i = -\sum_{i=1}^n \frac{1}{\tau_{icc}} \quad (18)$$

$$\sum_{i=1}^n \frac{1}{s_i} = \sum_{i=1}^n \tau_{io}. \quad (19)$$

Estas expresiones constituyen el *teorema de las constantes de tiempo* (o *teorema de los capacitores*), y vinculan los polos del circuito con las constantes de tiempo en cortocircuito y en circuito abierto. La utilidad de este teorema se pondrá de manifiesto en la próxima sección.

1.8.8.4 Aproximación de la frecuencia superior de corte

A modo de motivación, analizaremos primero el caso particular de un circuito sin ceros tal que uno de sus polos, por ejemplo s_1 , sea mucho menor que los restantes. En la fig. 76 se muestra el diagrama de Bode de un circuito de este tipo con tres polos, s_1 , s_2 y s_3 . La frecuencia superior de corte estará determinada prácticamente por dicho polo, llamado por ese motivo polo dominante:

$$\omega_{sup} \cong |s_1|.$$

Como $|s_1| \ll |s_i|$ para $i > 1$, la sumatoria del primer miembro de (19) puede aproximarse por $\approx 1/\omega_{sup}$, de modo que.

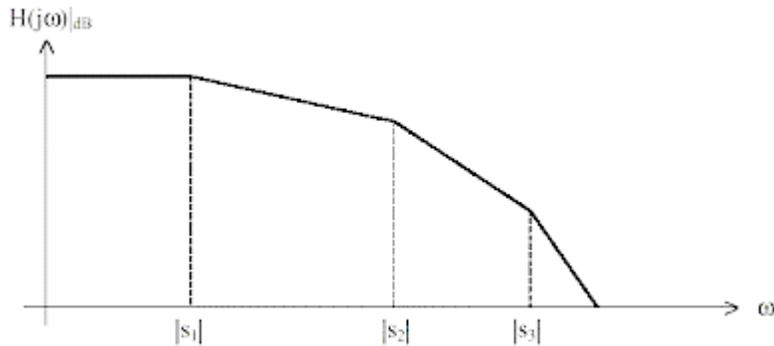


Fig 76 Diagrama de Bode de un circuito con tres polos

$$\omega_{sup} \cong \frac{1}{\sum_{i=1}^n \tau_{io}}, \quad (20)$$

La ecuación (20) permite un cálculo aproximado de la frecuencia de corte sin necesidad de efectuar los tediosos cálculos que en general se requieren para la determinación exacta de ω_{sup} . En efecto, mientras que en el cálculo exacto primero se debe determinar en su totalidad la función de transferencia (que involucra elementos dependientes de la frecuencia) y luego plantear la ecuación algebraica de orden $2n$

$$|H(j \omega_{sup})|^2 = 1/2 ,$$

Con la aproximación (20) sólo hay que calcular n resistencias en circuito abierto, sin elementos dependientes de la frecuencia.

Si bien (20) fue obtenida bajo el supuesto de que había un polo dominante, su validez se extiende también al caso de polos relativamente próximos entre sí, pues si bien ya no es cierto que

$$\sum_{i=1}^n \frac{1}{s_i} \cong \frac{1}{s_1},$$

Tampoco se cumple que $\omega_{sup} = |s_1|$, tendiendo a compensarse ambas diferencias. En efecto, como la parte real de todos los polos es negativa (pues suponemos que el circuito es estable) se verifica que

$$\left| \sum_{i=1}^n \frac{1}{s_i} \right| > \frac{1}{|s_1|}$$

Por otra parte $\omega_{sup} < |s_1|$, dado que los polos cercanos a s_1 reducen el módulo de la función de transferencia, haciendo que la caída de 3 dB se produzca a menor frecuencia. Entonces

$$\frac{1}{\omega_{sup}} > \frac{1}{|s_1|}.$$

De las desigualdades anteriores es razonable concluir que en general vale la aproximación

$$\left| \sum_{i=1}^n \frac{1}{s_i} \right| \cong \frac{1}{\omega_{sup}}$$

y por lo tanto también la (20). Conviene acotar el error cometido, y para ello consideremos el peor caso, que se da cuando todos los polos coinciden. Así, para n polos en ω_0 , se calcula fácilmente que

$$\omega_{\text{sup}} = \omega_0 \sqrt{\sqrt[n]{2} - 1},$$

Mientras que la aproximación (21) da un valor

$$\omega_{\text{sup}} = \omega_0 / n.$$

En la tabla siguiente se muestran los errores para algunos valores de n (los valores se dan con dos cifras decimales).

n	ω_{sup} exacto	ω_{sup} aproximado	Error
2	0,64 ω_0	0,50 ω_0	-22 %
3	0,51 ω_0	0,33 ω_0	-35 %
4	0,43 ω_0	0,25 ω_0	-43 %
5	0,39 ω_0	0,20 ω_0	-48 %
10	0,27 ω_0	0,10 ω_0	-63 %

Aún para un orden tan alto como 5 el error no supera el 50 %, en el peor caso. Sin embargo, a medida que aumenta la complejidad del circuito, y por consiguiente su orden, los polos tienden a separarse más debido al efecto de acoplamiento relacionado con la dependencia de cada modo natural de todos los componentes. Resulta entonces que la aproximación es, en general, mejor cuanto mayor sea el orden del circuito.

1.8.4.5 EJEMPLO

Consideremos una red de rotación de fase como la mostrada en la figura 77. Pasivando V_1 (la única fuente independiente) se obtienen las siguientes constantes de tiempo en Circuito abierto:

$$T_{1o} = RC,$$

$$T_{2o} = 2RC,$$

$$T_{3o} = 3RC,$$

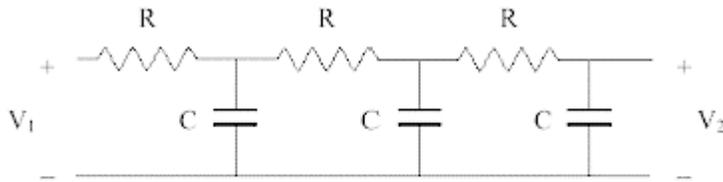


Fig 77 Red de rotación de fase del ejemplo 1.

de donde, utilizando (20) resulta inmediatamente

$$\omega_{\text{sup}} = \frac{1}{6 RC} \cong \frac{0,1667}{RC}$$

El módulo de la función de transferencia en $\varphi\omega$ (cuyo cálculo requiere un esfuerzo considerable) es:

$$\left| \frac{V_2}{V_1} \right| = \frac{1}{\sqrt{(1 - 5(RC\omega)^2)^2 + (RC\omega - (RC\omega)^3)^2}}$$

Por aproximaciones sucesivas se obtiene $\omega_{\text{sup}} = 0,1943 / RC$. El valor de la aproximación según (20) resulta un 14 % menor. Como se ve, este error es mucho más bajo que el de 35 % correspondiente al peor caso que se consigna en la tabla precedente.

NOTA: Es interesante destacar que el valor dado por (20) es siempre menor que el real, y por lo tanto la respuesta en frecuencia es en realidad más amplia. En el caso de un amplificador, esto es beneficioso, ya que el mismo resultará mejor que lo estimado.

1.8.4.6 Aproximación de la frecuencia inferior de corte

Consideremos ahora un circuito que tenga n ceros en el origen e igual número de polos. Esto significa que para bajas frecuencias la ganancia tiende a 0 y para altas frecuencias

tiende a una constante no nula³. Supongamos además que tiene un polo mucho mayor que los otros, digamos, s_n . En la fig. 78 se muestra el gráfico de Bode de un circuito de este tipo con tres polos y tres ceros.

La frecuencia inferior de corte estará determinada prácticamente por el polo s_n :

$$\omega_{\text{inf}} \cong |s_n| .$$

Como $|s_n| \gg |s_i|$ para $i < n$, la sumatoria del primer miembro de (18) puede aproximarse por ω_{inf} , de modo que

$$\omega_{\text{inf}} \cong \sum_{i=1}^n \frac{1}{T_{\text{icc}}} \quad (22)$$

La ecuación (22), similar a la (20), permite un estimar la frecuencia inferior de corte sin

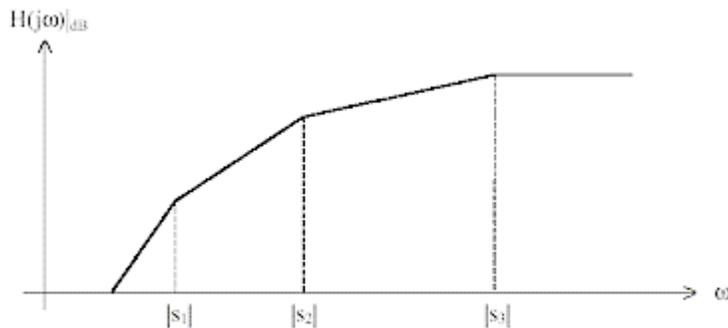


Fig 78 Diagrama de Bode de un circuito con tres polos y tres ceros.

Necesidad de efectuar cálculos tediosos

³ Algunos ejemplos son los filtros RC pasabajos y los amplificadores con acoplamientos capacitivos.

Si bien la (22) se obtuvo suponiendo que $|s_n| \gg |s_i|$, es válida también cuando los polos son relativamente próximos entre sí. En efecto, como la parte real de todos los polos es negativa (pues suponemos que el circuito es estable) se verifica que

$$\left| \sum_{i=1}^n s_i \right| > |s_n|$$

Por otra parte

$$\omega_{\text{inf}} > |s_n|,$$

Dado que los polos cercanos a s_n reducen el módulo de la función de transferencia, haciendo que la caída de 3 dB se produzca a mayor frecuencia. De las desigualdades anteriores es razonable concluir que en general vale la aproximación

$$\left| \sum_{i=1}^n s_i \right| \cong \omega_{\text{inf}}, \quad (23)$$

y por lo tanto también la (22).

Para acotar el error cometido nuevamente consideremos el peor caso, que se da cuando todos los polos coinciden. Así, para n polos en ω_0 , se calcula fácilmente que

$$\omega_{\text{inf}} = \frac{\omega_0}{\sqrt{\sqrt[n]{2} - 1}},$$

Mientras que la aproximación (21) da un valor

$$\omega_{\text{inf}} = n \omega_0 .$$

En la tabla siguiente se muestran los errores para algunos valores de n (todas las cifras se dan con dos cifras decimales).

n	ω_{inf} exacto	ω_{inf} aproximado	Error
2	1,55 ω_0	2 ω_0	29 %
3	1,96 ω_0	3 ω_0	53 %
4	2,30 ω_0	4 ω_0	74 %
5	2,59 ω_0	5 ω_0	93 %
10	3,73 ω_0	10 ω_0	168 %

Si bien los valores exacto y aproximado son los recíprocos de los correspondientes a las frecuencias superiores de corte, se puede apreciar que los errores relativos son mayores (¿por qué?). De todas maneras: 8 conviene insistir en que un circuito real rara vez tiene sus polos tan próximos, de modo que en la práctica la aproximación es mucho mejor. Si repetimos el ejemplo 1 intercambiando los capacitores y las resistencias, el valor real es $\omega_{\text{inf}} = 5,147/RC$, y el aproximado $6/RC$, es decir un 17 % más alto, error mucho menor que el 53 % correspondiente al peor caso. Destaquemos que en este caso la aproximación es por exceso, lo cual implica en el caso de un amplificador que en realidad éste es mejor que lo estimado.

Esta aproximación puede generalizarse al caso en que los ceros sean no nulos, con la condición de que sean mucho menores que ω_n . Si los ceros están demasiado próximos, en general no vale.

1.8.5 Circuitos con frecuencias superior e inferior de corte

Hasta ahora hemos analizado redes que tenían solamente frecuencia superior de corte (circuitos sin ceros) o frecuencia inferior de corte (circuitos con igual cantidad de polos y ceros). En los circuitos que tienen ambas frecuencias de corte, es decir con una respuesta frecuencial como la de la fig. 79 (caracterizados por tener más polos que ceros), no resulta posible aplicar directamente las aproximaciones (20) y (22). En efecto, si s_1 es el menor de todos los polos, el mismo razonamiento que conduce a la (20) permite concluir que

$$|s_1| = \frac{1}{\sum_{i=1}^n \tau_{i0}}$$

Sólo que ahora $|s_1| < \omega_{\text{inf}} \ll \omega_{\text{sup}}$,

De modo que $1/\omega_{\text{inf}}$ no es una buena aproximación de ω_{sup} . Análogamente, si s_n es el polo más grande,

$$\omega_{\text{inf}} \ll \omega_{\text{sup}} < |s_n|,$$

Por lo cual S ($1/\omega_{\text{inf}}$) tampoco sirve como aproximación de ω_{inf} .

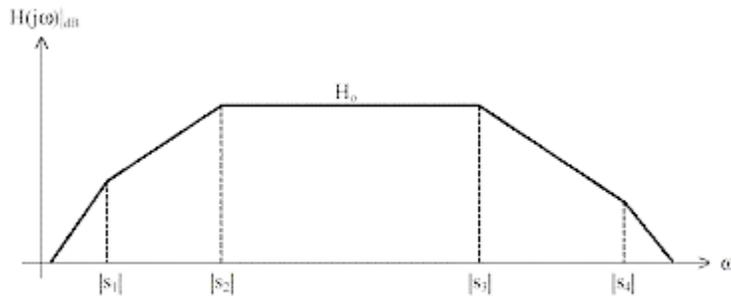


Fig 79 Diagrama de Bode de un circuito con cuatro polos y dos ceros.

En el caso de ω_{sup} , el motivo de esto está en que no se tuvieron en cuenta los ceros y la ecuación (20) es válida sólo si no hay ceros. En el caso de ω_{inf} , no se tuvieron en cuenta los ceros faltantes para que la cantidad de ceros y de polos fuera la misma.

Cuando $\omega_{\text{inf}} \ll \omega_{\text{sup}}$ es posible subsanar este inconveniente y a la vez simplificar aún más el problema. Para ello observemos primero que hay dos grupos de polos: los polos de baja frecuencia, que en combinación con los ceros dan origen a la frecuencia inferior de corte, y los polos de alta frecuencia, que definen la frecuencia superior de corte.

Por lo general los polos de baja frecuencia son creados por los mismos capacitores que producen los ceros⁴, y es fácil identificarlos porque cumplen funciones de acoplamiento o desacoplamiento de corriente alterna.

⁴ Aunque no siempre es así. Ver la NOTA al final del ejemplo que sigue

Entre éstos se encuentran los capacitores que vinculan las etapas de un amplificador de corriente alterna, y los que cortocircuitan la resistencia de emisor en la polarización de un transistor. Al cortocircuitar estos capacitores, se eliminan simultáneamente los ceros y los polos de baja frecuencia, quedando únicamente los de alta frecuencia. Entonces puede aplicarse la aproximación (20).

Obsérvese que se está utilizando una forma híbrida de (20), ya que en el cálculo de las constantes de tiempo, algunos capacitores se abren pero otros se cortocircuitan, y además la suma se extiende sólo a los de alta frecuencia. Si c_1, \dots, C_{h-1} son los capacitores que gobiernan el comportamiento en frecuencias bajas y C_h, \dots, C_n los correspondientes a frecuencias elevadas, entonces (20) toma la forma

$$\omega_{\text{sup}} \cong \frac{1}{\sum_{i=h}^n \tau_{io}'}, \quad (24)$$

Donde $\tau_{io}' =$ Constante de tiempo con C_j cortocircuitado para $j = 1, \dots, h-1$ y abierto para $j = h, \dots, n, j \neq i$

Para determinar la frecuencia inferior de corte se utiliza un procedimiento similar. En ese caso se abren todos los capacitores de alta frecuencia (es decir, los que no encuadren dentro de los analizados anteriormente) y luego se utiliza la correspondiente forma híbrida de (22):

$$\omega_{\text{inf}} \cong \sum_{i=1}^{h-1} \frac{1}{\tau_{icc}'}, \quad (25)$$

Donde

$\tau_{icc}' =$ Constante de tiempo con C_j cortocircuitado para $j = 1, \dots, h-1, j \neq i$, y abierto para $j = h, \dots, n$,

La clave de este tipo de análisis está en la posibilidad de asociar algunos capacitores a la respuesta en alta frecuencia y otros a la respuesta en baja frecuencia.

1.8.5.1 Ejemplo

La red RC elemental de la fig. 80. Ilustra este procedimiento. En este caso hay un polo de baja y otro de alta frecuencia. Por simple inspección se verifica que C1 está ubicado como acoplamiento, y por consiguiente controla las bajas frecuencias. Cortocircuitándolo se obtiene el circuito de alta frecuencia sobre el cual se determinará la única

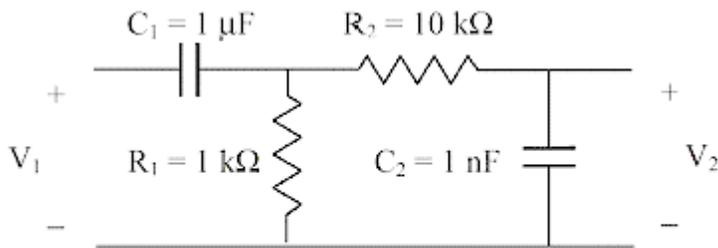


Fig 80 Red RC pasaaltos y pasabajos del ejemplo

Constante de tiempo en circuito abierto, que es la vista por C2 (en este caso al no haber otros capacitores para abrir, la constante de tiempo en circuito abierto ¡resulta ser en realidad en cortocircuito!). Se obtiene $t_{2o'} = R_2 C_2 = 10 \text{ ms}$. En forma análoga, resulta $t_{1cc'} = R_1 C_1 = 1 \text{ ms}$. De aquí resulta fácilmente

$$f_{\text{sup}} = 15,915 \text{ kHz} \quad (\text{valor exacto: } 15,932 \text{ kHz})$$

$$f_{\text{inf}} = 159,15 \text{ Hz} \quad (\text{valor exacto: } 158,99 \text{ Hz})$$

El error es de alrededor de un 0,1% en ambos casos, con un esfuerzo de cálculo mucho menor. Nuevamente los errores tienden a reducir la banda de paso respecto al valor real, por lo cual el comportamiento real es más extenso que lo estimado.

NOTA: Si los valores de las resistencias y de los capacitores se hubieran intercambiado (es decir $R_1 = 10 \text{ k}\Omega$, $R_2 = 1 \text{ k}\Omega$, $C_1 = 1 \text{ nF}$ y $C_2 = 1 \text{ mF}$), C1 seguiría siendo el que determina la existencia del cero, pues se encuentra en el camino directo de la señal. Pero en cambio sería C2 el responsable del primer polo, es decir el que cancela el efecto del

cero. En este caso debería cortocircuitarse C2 para obtener la frecuencia superior de corte y abrirse C1 para determinar la frecuencia inferior de corte.

1.8.5.2 Influencia de las constantes de tiempo individuales

A partir de las ecuaciones (18) y (19) no es difícil caer en la tentación de buscar una correspondencia entre constantes de tiempo y polos específicos. Esta pretensión es vana en general, ya que queda claro que dichas ecuaciones expresan igualdades entre sumas y de ninguna manera entre términos de esas sumas. Sin embargo, en muchos casos es posible al menos individualizar qué componentes tienen mayor efecto sobre las frecuencias de corte, lo cual permitiría por ejemplo, variar dichos componentes a fin de ajustar la respuesta deseada. En el siguiente ejemplo se muestra esta situación sobre la determinación de la respuesta en baja frecuencia de una etapa a transistor.

1.8.5.3 Ejemplo

Consideremos la etapa amplificadora a transistor que se muestra en la fig.81 (a). El transistor tiene $h_{fe} = 200$ y $h_{ie} = 2,6 \text{ K}\Omega$, y los otros parámetros pueden despreciarse. En la fig. 81 (b) se indica el modelo en pequeña señal, en el cual se ha pasivado la única fuente independiente (el generador de señal) a fin de calcular las constantes de tiempo en cortocircuito que se requieren para aplicar (22). La única resistencia en corto-circuito que ofrece una mínima dificultad es la vista por C2, ya que en los otros casos la fuente dependiente no influye.

Los valores calculados son

$$\tau_{1cc} = (2,3 \text{ k}\Omega) C_1 = 23 \text{ ms}$$

$$\tau_{2cc} = (13 \text{ }\Omega) C_2 = 1,3 \text{ ms}$$

$$\tau_{3cc} = (3 \text{ k}\Omega) C_3 = 30 \text{ ms.}$$

Dado que

$$\omega_{\text{inf}} \cong \frac{1}{\tau_{1\text{cc}}} + \frac{1}{\tau_{2\text{cc}}} + \frac{1}{\tau_{3\text{cc}}}, \quad (26).$$

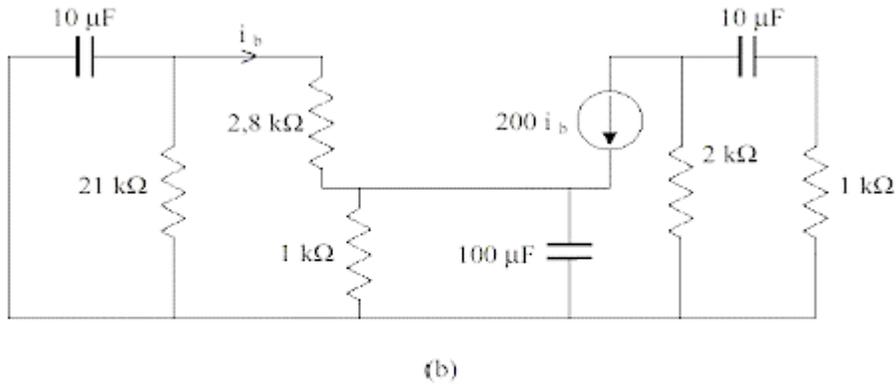
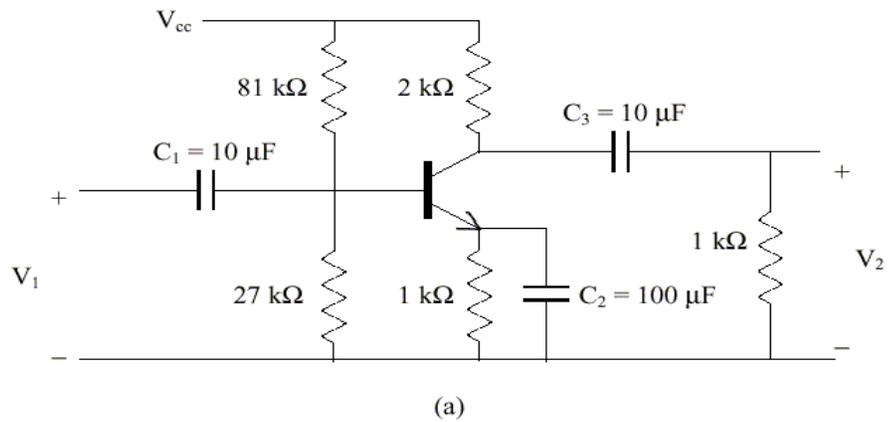


Fig 81 Determinación de la respuesta en frecuencia de una etapa amplificadora. (a) Diagrama circuital. (b) Modelo en pequeña señal.

Resulta evidente que t_{2cc} , por ser mucho menor que las otras, es la que más incide en el valor final de la frecuencia de corte; ello se debe al pequeño valor de R_{2cc} . Con las cifras anteriores, la frecuencia inferior de corte resulta ser de 135 Hz, valor demasiado alto para determinadas aplicaciones (como por ejemplo en audio).

Para ilustrar mejor la potencia de esta forma de análisis, veamos cómo permite proponer y evaluar mejoras en la respuesta en las bajas frecuencias de esta etapa. Supongamos que queremos una frecuencia inferior de 20 Hz. Una primera solución sería aumentar uno o más capacitores. La ecuación (26), reescrita explicitando los capacitores,

$$\omega_{inf} \cong \frac{1}{2,3 \text{ k}\Omega C_1} + \frac{1}{13 \Omega C_2} + \frac{1}{3 \text{ k}\Omega C_3}, \quad (27)$$

Muestra que aún aumentando C_1 ó C_3 infinitamente, la mejoría lograda sería escasa, de modo que es más lógico aumentar C_2 . Realizados los cálculos resulta un valor de $C_2 = 1540 \text{ mF}$. Aumentando también C_1 y C_3 , C_2 puede reducirse hasta unos 650 mF, Pero este valor resulta aún inconvenientemente alto. La ecuación (27) indica que el problema se origina en el pequeño valor de R_{2cc} , que viene dado por

$$R_{2cc} = R_e // \frac{h_{ie}}{1 + h_{fe}} \cong \frac{h_{ie}}{1 + h_{fe}}.$$

Esta resistencia puede aumentarse agregando una resistencia en serie con el capacitor o bien con el emisor, como se indica en la figura 82. Esta solución implica la existencia de cierta realimentación en alterna que reducirá la ganancia considerablemente.⁵ El nuevo valor de R_{2cc} será

$$R_{2cc} = R_{e2} // \left(\frac{h_{ie}}{1 + h_{fe}} + R_{e1} \right).$$

⁵ En realidad es precisamente debido a esta reducción de ganancia que se logra reducir la frecuencia inferior de corte. En efecto, al realimentar un sistema con un polo y un cero, tanto la ganancia como la frecuencia inferior de corte disminuyen en igual proporción: $1 + \alpha b$. Si hay más de un polo y un cero, aunque la proporción ya no es la misma, siguen reduciéndose ambas.

Puede conservarse la polarización original tomando

$$R_{e1} + R_{e2} = 1 \text{ k}\Omega.$$

Dado que $R_{e2} \gg R_{e1}$, R_{2cc} se puede aproximar por

$$R_{2cc} = 13 \Omega + R_{e1}.$$

Adoptando $R_{e1} = 82 \Omega$, y sin modificar $C1$ ni $C3$, se logra $C2 = 210 \text{ mF}$. Si se incrementan $C1$ y $C3$ a 47 mF , el valor original de $C1$ (100 mF) resultará suficiente para

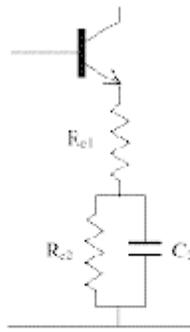


Fig 82 Intercalación de una resistencia degenerativa para aumentar la resistencia vista por el capacitor C_2 .

lograr que $f_{inf} = 20 \text{ Hz}$.

Notemos que si en lugar de lo que hicimos hubiéramos calculado la respuesta frecuencial exacta del circuito, incluyendo todos sus parámetros, muy probablemente habríamos encontrado una expresión sumamente complicada en la cual sería casi imposible deducir qué parámetros son significativos y cuáles no. Lo anterior muestra que el método que estamos comentando *no sólo es un enfoque para simplificar el cálculo de la respuesta en frecuencia*, sino que además constituye *una potente herramienta de análisis* que permite identificar las causas principales de dicha respuesta. De ese modo, es posible una comprensión más intuitiva de los circuitos, lo cual resulta sumamente útil para resolver con éxito las dificultades que se presentan en el diseño. En este sentido puede compararse al método sistemático de análisis de amplificadores realimentados.

1.8.6 Modelos del transistor bipolar en alta frecuencia

Estudiaremos algunos modelos del transistor válidos para su operación en alta frecuencia.

Comenzaremos con el modelo π , el cual relacionaremos con el modelo cuadripolar de parámetros híbridos h , con el doble propósito de establecer los límites de aplicación de este último, y de encontrar expresiones que permitan obtener algunos parámetros del modelo π a partir del h , dado que el modelo h tiene amplia difusión en las hojas de especificaciones de los transistores.

1.8.7 El modelo híbrido π del transistor

En la figura 83 (b) se muestra el modelo híbrido h del transistor conectado en su configuración de emisor común, indicada en la parte de la figura 83 (a) que se muestra.

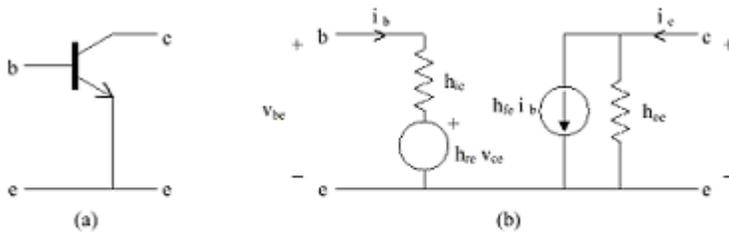


Figura 83 (a) Transistor bipolar en configuración emisor común. (b) Modelo híbrido del transistor (parámetros h).

Este es un modelo cuadripolar en pequeña señal cuyos parámetros h_{ie} , h_{re} , h_{fe} y h_{oe} permiten relacionar las variables de entrada y salida a través del sistema de ecuaciones

$$v_{be} = h_{ie} i_b + h_{re} v_{ce}$$

$$i_c = h_{fe} i_b + h_{oe} v_{ce}$$

(28)

Los parámetros h tienen la ventaja de que son fáciles de medir en forma directa o indirecta⁶ y describen al transistor bastante bien en baja frecuencia. Por esta razón se ha popularizado su inclusión en las hojas de datos de los transistores. Sin embargo, adolecen de algunos defectos que les restan valor para ciertas aplicaciones. En primer lugar, dependen fuertemente de varias condiciones de funcionamiento tales como el punto de polarización, la temperatura y la frecuencia, y las respectivas leyes de variación no admiten una representación matemática sencilla. Esto se debe a que los parámetros del modelo de la figura 83 (b) no tienen una relación demasiado directa con los fenómenos físicos dentro del transistor. En segundo lugar, más allá de unas pocas decenas de kHz los parámetros dejan de ser números reales y su variación con la frecuencia se hace muy ostensible, sin que su comportamiento sea fácil de modelizar por medio de elementos circuitales concentrados.

El modelo híbrido p, representado en la figura 84, permite superar las dificultades del modelo h. En primer lugar, cada componente refleja algún fenómeno físico dentro del transistor. En segundo lugar, los valores de los componentes pueden deducirse, en su

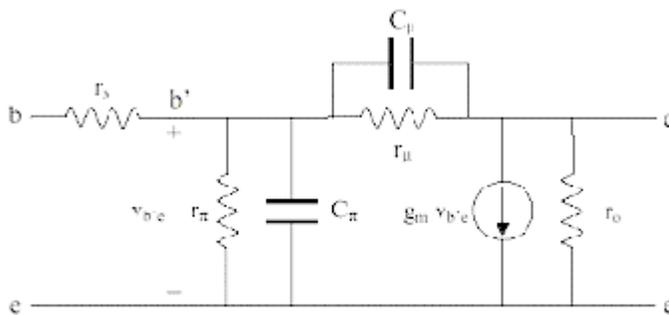


Fig. 84 Modelo híbrido π del transistor

⁶ La medición indirecta se hace por determinación de las pendientes de las curvas estáticas. Por ejemplo, h_{fe} es la pendiente de la curva I_c vs. I_b en un punto de trabajo especificado

Mayoría, de las condiciones de operación, o bien de datos de fabricación del dispositivo, a través de ecuaciones sencillas. En otros casos, pueden obtenerse también en forma simple a partir de valores fácilmente medibles. Por último, los parámetros del modelo híbrido π se mantienen razonablemente constantes con la frecuencia hasta frecuencias bastante altas, de modo que el modelo es un auténtico modelo circuital.

1.8.8 Parámetros del modelo π

Estudiaremos a continuación los diferentes parámetros del modelo π , relacionándolos cuando sea posible, con los parámetros h . Los tres parámetros más fundamentales del modelo π son g_m , r_{π} y β . El valor de g_m puede obtenerse a partir de la ecuación de Ebers y Moll aproximada para polarización directa:

$$I_c = I_s e^{V_{b'e} / V_t}, \quad (29)$$

Donde I_s es la corriente de saturación, y V_t la tensión térmica dada por $V_t = kT/q$, siendo $k = 1,38 \times 10^{-23}$ J/K la constante de Boltzmann, T , la temperatura absoluta y $q = 1,6 \times 10^{-19}$ C, la carga del electrón. Derivando (29) respecto a $V_{b'e}$ se obtiene

$$g_m = \frac{\partial I_c}{\partial V_{b'e}} = \frac{I_c}{V_t} \quad (30)$$

Así, g_m resulta ser un parámetro físico, completamente independiente de la frecuencia y del tipo de transistor (y por consiguiente de su geometría y dimensiones). Sólo depende de la temperatura y de la corriente de polarización. Obsérvese que esto es válido porque g_m amplifica la tensión desarrollada en la juntura propiamente dicha, es decir $V_{b'e}$, y no la tensión base-emisor, que incluye una caída de tensión óhmica adicional (debida a r_x).

La resistencia r_{π} , por simple comparación con el modelo h en baja frecuencia, resulta ser

$$r_{\pi} = \frac{h_{fe}}{g_m} = \frac{h_{fe} V_t}{I_c} \quad (31)$$

Se observa que ρ_p , a través de h_{fe} , depende fuertemente del tipo de transistor, y hasta de la unidad particular, de allí que no se pueda obtener sin un conocimiento directo de h_{fe} (ya sea a través de las especificaciones o de su medición, o estimándola). Obsérvese especialmente que aunque h_{fe} varía con la frecuencia, y hasta se vuelve un número complejo, ello no ocurre con ρ_p , ya que la ecuación (31) *sólo es válida en baja frecuencia*.

La capacidad C_{π} está directamente vinculada a los procesos físicos que tienen lugar en la base. Tiene dos componentes, cada una de las cuales responde a un mecanismo diferente:

$$C_{\pi} = C_b + C_{je} . \quad (32)$$

C_b refleja el fenómeno de difusión de portadores (inyectados desde el emisor) en la base. Esto demora cierto tiempo que es asimilable al proceso de carga de dicho capacitor.

Viene dado por

$$C_b = t_f g_m = \frac{t_f I_c}{V_t} \quad (33)$$

Donde t_f es el tiempo de tránsito directo (forward) de los portadores en la base, es decir el tiempo medio que demora un portador en cruzar la base. En cuanto a C_{je} , aparece por el hecho de que en la juntura base-emisor se genera una zona de carga espacial de distinto signo a uno y otro lado de la unión. El valor de la carga acumulada varía con la tensión aplicada. En polarización directa, esta capacidad adquiere un valor máximo cerca de la tensión con que se polariza la base. De todas maneras, dicho valor, que puede estimarse en 1 pF, se puede despreciar en general, y trabajar con la aproximación

$$C_{\pi} = t_f g_m . \quad (34).$$

Dado que t_f es un parámetro físico del transistor imposible de medir en forma directa, es interesante disponer de alguna expresión que permita determinar X_π a partir de algún dato experimental de fácil obtención. Dicho dato es la **frecuencia de transición**, f_T , definida como aquella frecuencia a la cual el módulo de la ganancia de corriente con la salida en cortocircuito se hace 1, es decir

$$|h_{fe}(f_T)| = 1. \quad (35)$$

En la próxima sección veremos que

$$f_T = \frac{g_m}{2\pi(C_\pi + C_\mu)}, \quad (36)$$

De donde, teniendo en cuenta que $X_\pi \gg X_\mu$, resulta

$$C_\pi = \frac{g_m}{2\pi f_T}. \quad (37)$$

Pasemos ahora a los restantes parámetros. La resistencia de salida r_o es la resistencia incremental del colector con la juntura base-emisor en cortocircuito, es decir:

$$r_o = \frac{1}{\partial I_c / \partial V_{ce}}. \quad (38)$$

En la figura 85 se muestran las curvas de I_c vs. V_{ce} , junto con la extrapolación de la zona activa de cada curva hasta llegar a $I_c = 0$. Se observa el interesante hecho de que todas las prolongaciones se interceptan aproximadamente en un mismo valor de tensión $-V_A$, donde V_A es la llamada tensión de Early, cuyo valor suele estar entre 50 y 100 V y es constante para cada transistor. De aquí puede obtenerse por simple semejanza de triángulos la pendiente de cada curva:

$$\frac{\partial I_c}{\partial V_{ce}} = \frac{I_c}{V_A}$$

De donde resulta

$$r_o = \frac{V_A}{I_c}. \quad (39)$$

En conclusión, la resistencia de salida disminuye al aumentar la corriente de colector. Por último, si despreciamos ρ_{μ} , obtenemos la siguiente relación entre r_o y h_{oe} , nuevamente, válida en baja frecuencia:

$$r_o = \frac{1}{h_{oe}}, \quad (40)$$

Que permite calcular r_o a partir de los datos del modelo h en baja frecuencia.

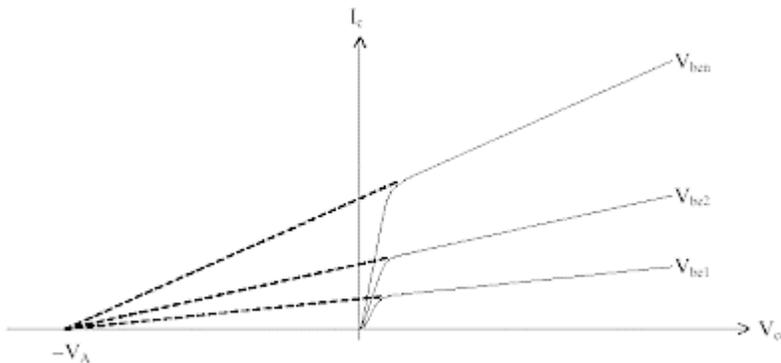


Fig 85 Tensión de Early V_A .

La capacidad C_{μ} es la capacidad de la zona de carga espacial, que por estar la juntura de base- colector polarizada inversamente⁷ puede calcularse con la siguiente fórmula:

$$C_{\mu} = \frac{C_{\mu 0}}{\sqrt{1 + \frac{V_{cb'}}{\psi_0}}}$$

⁷ La fórmula es válida hasta una tensión directa de $\psi_0/2$, razón por la cual la capacidad correspondiente de la juntura base-emisor no se puede calcular con esta fórmula.

Donde es la barrera interna de potencial, o potencial que se genera en la juntura en ausencia de polarización externa (es del orden de 600 mV), y X_{μ} es el valor que asume X_{μ} en ausencia de polarización. El valor de X_{μ} es en general pequeño, pudiendo despreciarse frente a X_{π} cuando ambas capacidades van sumadas.

La resistencia r_{μ} entre colector y base puede estimarse a través de la desigualdad

$$r_{\mu} > 10 h_{fe} r_o, \quad (42)$$

Aunque su valor puede obtenerse con mayor precisión si se conoce h_{re} . La expresión, que se obtiene aplicando la definición cuadripolar de h_{re} en el modelo p, es:

$$r_{\mu} = \left. \frac{v_{be}}{v_{ce}} \right|_{i_b=0} = \frac{r_{\pi}}{h_{re}}. \quad (43)$$

Finalmente, la resistencia extrínseca de base, r_x , es la resistencia óhmica de la base. Depende algo de la frecuencia, aunque su valor es en general más pequeño que r_{μ} , por lo cual puede despreciarse hasta frecuencias relativamente altas, es decir, mientras la reactancia que ofrece X_{π} no se reduzca hasta hacerse comparable con r_x . Se puede determinar por medio de

$$r_x = h_{ie} - r_{\pi}. \quad (44)$$

Debe tenerse en cuenta que dado que h_{ie} y r_{π} son de valor parecido, cualquier error en alguna de ellas o en ambas implica un error mucho mayor en r_x , aunque si ello ocurre, es porque $r_x \ll r_{\pi}$, y entonces r_x podría despreciarse sin ocasionar errores importantes.

1.8.9 Limitaciones de los modelos h y π

El modelo híbrido h se especifica por lo general con valores reales, lo cual significa que su validez se extenderá hasta aquellas frecuencias en las cuales la componente imaginaria no provoque un error importante, lo cual, desde luego, depende de la aplicación. En términos generales podemos suponer que el modelo es válido cuando la componente imaginaria no supera el 10% de la componente real.

A fin de aplicar este criterio, calculemos primero los parámetros h utilizando el modelo p. Resulta

$$h_{fe} = \frac{g_m r_{\pi}}{1 + r_{\pi} // r_{\mu} (C_{\pi} + C_{\mu}) s} \quad (45)$$

$$h_{ie} = \frac{r_{\pi} // r_{\mu}}{1 + r_{\pi} // r_{\mu} (C_{\pi} + C_{\mu}) s} + r_x \quad (46)$$

$$h_{oe} = g_m \frac{r_{\pi}}{r_{\pi} + r_{\mu}} \frac{1 + r_{\mu} C_{\mu} s}{1 + r_{\pi} // r_{\mu} (C_{\pi} + C_{\mu}) s} + \frac{1}{r_o} \quad (47)$$

$$h_{re} = \frac{r_{\pi}}{r_{\pi} + r_{\mu}} \frac{1 + r_{\mu} C_{\mu} s}{1 + r_{\pi} // r_{\mu} (C_{\pi} + C_{\mu}) s} \quad (48)$$

Vemos que la frecuencia f_{β} , dada por

$$f_{\beta} = \frac{1}{2\pi r_{\pi} (C_{\pi} + C_{\mu})}, \quad (49)$$

Es la frecuencia de corte de la ganancia de corriente en cortocircuito, es decir donde $|h_{fe}|$ cae 3 dB. Se denomina **frecuencia de corte** f_{β} , y generalmente puede aproximarse por

$$f_{\beta} = \frac{1}{2\pi r_{\pi}}, \quad (50)$$

Teniendo en cuenta que $r_x \ll r_p$, f_{β} representa también la frecuencia a la cual h_{ie} cae 3 dB respecto de su valor en corriente continua.

De acuerdo al criterio enunciado precedentemente, la validez de los parámetros h_{fe} y h_{ie} sólo se extendería hasta alrededor de $f_{\beta}/10$. Sin embargo, en los casos en los que sólo interese el módulo, el error cometido en esa frecuencia será del 0,5%, lo cual puede ser innecesariamente preciso, especialmente considerando los errores por dispersión de los valores especificados en las hojas de datos. En $f_{\beta}/2$ el error en el módulo será de apenas un 12%, y aún llegando hasta f_{β} los resultados serán bastante aceptables para muchas aplicaciones.

En cuanto a h_{re} y h_{oe} , ambas expresiones contienen un cero correspondiente a una frecuencia $1 / 2\pi r_{\mu} X_{\mu} \ll f_{\beta}$. Esto implica que h_{re} y h_{oe} comienzan a crecer ya a frecuencias relativamente bajas, en general del orden de unas pocas decenas de kHz.

Como los valores en corriente continua de estos parámetros son pequeños, podría creerse que aun a frecuencias mayores que $1 / 2\pi r_{\mu} X_{\mu}$ los errores introducidos no son importantes. Sin embargo, para valores muy altos de resistencia de carga el aumento temprano de h_{oe} puede introducir grandes errores inclusive a frecuencias mucho menores que f_{β} . Esta, situación suele darse en las etapas en emisor común con carga activa (fuente de corriente), típicas de muchos circuitos integrados.

Resumiendo, el modelo h real puede considerarse válido con toda seguridad hasta $1 / 2\pi r_{\mu} X_{\mu}$. A partir de allí, según las aplicaciones su validez puede llegar a extenderse hasta f_{β} .

La ecuación (45) puede utilizarse para calcular la frecuencia de transición, reemplazando s por $j\omega$ y haciendo $|h_{fe}(j\omega)| = 1$. Se obtiene

$$f_T = \frac{g_m r_{\pi}}{2\pi r_{\pi} // r_{\mu} (C_{\pi} + C_{\mu})}, \quad (51)$$

O bien, considerando que $r_{\pi} \ll r_{\mu}$

$$f_T = \frac{g_m}{2\pi (C_{\pi} + C_{\mu})}, \quad (52)$$

Ecuación que ya utilizamos en (36). Es importante observar que realmente el modelo híbrido π no es válido hasta f_T , debido a causas que pronto examinaremos. Por ello no debe sorprender que al medir efectivamente la frecuencia a la cual $|h_{fe}(j\omega)| = 1$ se obtenga un valor distinto del que predice esta ecuación.

Sin embargo, las ecuaciones (51) y (52) son lo suficientemente útiles como para llevar a redefinir f_T de modo que las mismas resulten válidas. Para ello se considera f_T como la frecuencia a la cual la extrapolación de la asíntota de h_{fe} (y no la propia h_{fe}) se vuelve 1. Esto tiene la ventaja de que permite todavía una medición bastante directa. En efecto, basta medir $|h_{fe}|$ a una frecuencia f_1 varias veces mayor que f_T (por ejemplo 10 veces), y entonces dado que sobre la asíntota vale

$$|h_{fe}(j2\pi f)| \cdot f = \text{constante}$$

(Por ser un polo esencialmente de primer orden), se obtiene

$$f_T = |h_{fe}(j2\pi f_1)| \cdot f_1. \quad (53)$$

En muchas hojas de datos, efectivamente se suministra $|h_{fe}|$ a cierta frecuencia bastante elevada en lugar de dar f_T . En la fig. 86 se muestra la gráfica de $|h_{fe}|$ en función de la frecuencia.

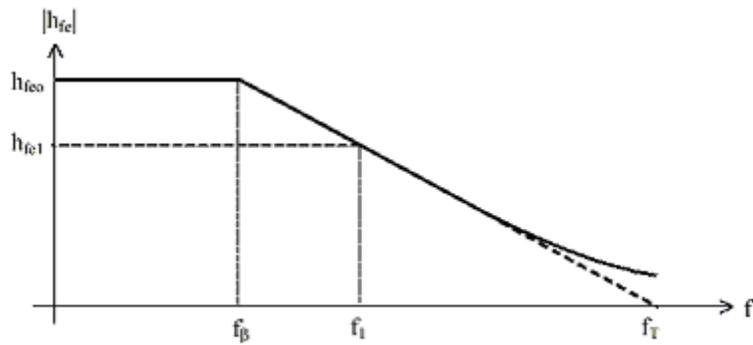


Fig 86 Determinación indirecta de f_T .

El modelo híbrido π deja de ser válido en alguna frecuencia intermedia entre f_β y f_T , debido a dos hechos. El primero es la inevitable existencia de unas capacidades parásitas o extrínsecas entre cada par de terminales del transistor que no se tuvieron en cuenta en el modelo de la figura 87. El segundo hecho es que a muy altas frecuencias la base no puede modelizarse por medio de elementos de circuito con parámetros concentrados, sino que se comporta más bien como una línea de transmisión con parámetros distribuidos. En la figura 87 se muestra un modelo circuital aproximado que podría utilizarse hasta frecuencias más altas. Una mejor aproximación podría conseguirse si se sustituyen r_x y C_{be} por una escalera RC, que aproximen mejor la cualidad de línea de transmisión que presenta la base. Este modelo es demasiado complejo para su utilización práctica, salvo en los programas de simulación para computadora.

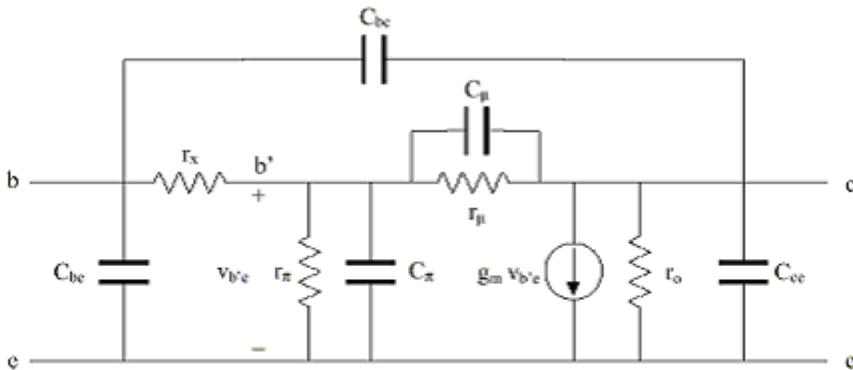


Fig 87 Modelo híbrido π con el agregado de capacidades extrínsecas para extender su aplicabilidad a frecuencias altas.

Si se prescinde de las capacidades extrínsecas, se encuentra que el modelo híbrido π es válido hasta la denominada **frecuencia de corte transversal**, f_b , dada por la fórmula

$$f_b = \frac{1}{2\pi r_x // r_\pi (C_\pi + C_\mu)}. \quad (54)$$

Normalmente es $r_x \ll \rho_\pi$ y $X_\pi \gg X_m$, de manera que se puede aproximar por

$$f_b \cong \frac{1}{2\pi r_x C_\pi}. \quad (55)$$

Comparando con la (50), vemos que $f_b \gg \pi_b$, lo cual muestra claramente la superioridad del modelo π sobre el h.

Uno de los mayores inconvenientes del modelo π se encuentra en la dificultad para medir con gran exactitud algunos de sus parámetros (como r_x , X_m , p_m), y esto es una limitación práctica que, en efecto, obstaculiza su empleo generalizado para cálculo de circuitos. A pesar de ello, sigue siendo una herramienta teórica de inigualable potencial para evaluar la respuesta de diversos circuitos. Así, muchas de las características de los circuitos integrados lineales pueden predecirse por medio de este modelo. De hecho, a diferencia del modelo h (y también del y) es un modelo circuital, cuyos elementos son componentes circuitales estándar, como resistencias, capacitores y fuentes dependientes reales.

1.8.10 Simplificaciones del modelo π

Según el rango de frecuencias, es posible simplificar el modelo π a través de algunas aproximaciones. Para ello notemos que siempre se verifica que

$$r_\pi C_\pi \ll r_\mu C_\mu.$$

(56)

Entonces, para frecuencias menores que $1 / 2p.p.m.X_{\mu}$ se pueden despreciar ambos capacitores, obteniéndose un sencillo modelo independiente de la frecuencia. Para una frecuencia f comprendida en la banda

$$\frac{1}{2\pi r_{\mu} C_{\mu}} = f = \frac{1}{2\pi r_{\pi} C_{\pi}}$$

Puede despreciarse ρ_{μ} , ya que la reactancia de X_{μ} predomina en el paralelo. Finalmente, para $f > 1 / 2p.p.p. \pi$, se pueden despreciar las dos resistencias r_{π} y r_{μ} , ya que entonces predominan ambos capacitores. Sin embargo, en este rango de frecuencias caben las limitaciones ya comentadas. Estas aproximaciones son útiles porque permiten trabajar con circuitos equivalentes más sencillos.

1.8.11 Ejemplo de aplicación del modelo π

En el siguiente ejemplo veremos una aplicación del modelo π utilizando el teorema de las constantes de tiempo.

1.8.12 Ejemplo

Consideremos el circuito de la figura 8, en el cual supondremos que $h_{fe0} = 200$, $f_T = 100$ MHz, $V_A = 50$ V, $X_{\mu} = 2$ pF, $r_x = 50 \Omega$ y que la polarización es tal que $I_c = 2$ mA. Buscamos determinar la frecuencia superior de corte cuando el generador tiene una resistencia $R_g = 1 \kappa\Omega$. Para ello, cortocircuitamos los capacitores de acoplamiento y de desacoplamiento, dado que están vinculados con el grupo de polos y ceros de baja frecuencia. Quedan en cambio los capacitores del modelo π . Aplicando las ecuaciones y aproximaciones de la sección anterior, el circuito equivalente resulta ser el que se muestra en la fig. 88. Observemos que dado que $\rho_{\mu} = 50$ MW, la hemos despreciado.

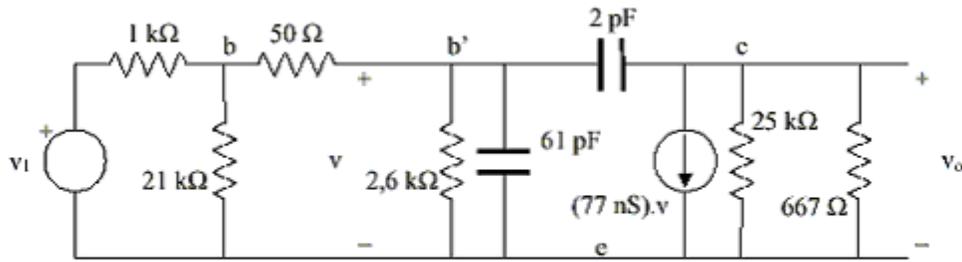


Fig 88 Modelo en señal del amplificador del ejemplo

Llamemos

$$R_1 = (R_g // R_b + r_x) // r_\pi = 725 \text{ k}\Omega$$

$$R_2 = R_c // R_1 // r_o = 650 \text{ }\Omega ,$$

Donde $R_b = 21 \text{ k}\Omega$ y $R_c // R_1 = 667 \text{ }\Omega$. Podemos aproximar la frecuencia (superior) de corte f_{sup} por

$$f_{sup} = \frac{\omega_{sup}}{2\pi} = \frac{1}{2\pi(\tau_{\pi o} + \tau_{\mu o})}, \quad (57)$$

Donde

$$\tau_{\pi o} = R_{\pi o} \cdot C_{\pi o},$$

$$\tau_{\mu o} = R_{\mu o} \cdot C_{\mu o}.$$

Abriendo X_m , la resistencia vista desde X_x es simplemente $P_{po} = R_1$. Para obtener la resistencia vista por X_{μ} al abrir X_p , excitamos con una fuente de corriente de prueba I

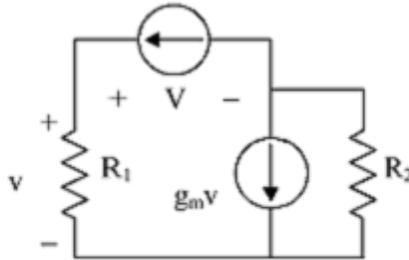


Fig 89 Cálculo de la resistencia vista por C_{μ} .

y calculamos la tensión V , como se muestra en la figura 89. Resulta:

$$R_{\mu o} \cong V/I = R_1 + (1 + R_1 g_m) R_2$$

Reemplazando, se tiene

$$f_{sup} = 1,33 \text{ MHz}$$

Resulta un valor bastante pequeño comparado con f_T , pero si se considera que en f_T el transistor deja de tener ganancia de corriente, es lógico esperar que la máxima ganancia se mantenga sólo hasta una frecuencia bastante menor que f_T .

1.8.13 El modelo “y” del transistor

Vimos en la sección anterior que el modelo π es un modelo circuital, lo cual implica que pueden aplicarse con ventaja técnicas convencionales de análisis y resolución de circuitos. En particular, se puede utilizar el teorema de las constantes de tiempo para estimar la frecuencia de corte de un amplificador a transistores. Pero precisamente por ser un modelo circuital con parámetros concentrados, no permite una representación

demasiado exacta del comportamiento de un dispositivo de naturaleza distribuida como el transistor, especialmente en la región de las altas frecuencias. Si a lo anterior se agrega la dificultad para medir los parámetros del modelo en forma directa, se concluye que el modelo π pierde utilidad en alta frecuencia (por encima de f_b). Los modelos cuadripolares, en cambio, por no estar atados a una representación circuital con elementos estándar, y porque los cuatro parámetros que caracterizan unívocamente su comportamiento son relativamente fáciles de medir con exactitud, no presentan estos inconvenientes. Tal como se señaló para el caso del modelo h , los parámetros medidos dependen de las condiciones de operación como el punto de polarización, la temperatura, y especialmente la frecuencia. A primera vista esto parece constituir un inconveniente ya que sería necesario especificar los parámetros en numerosas Condiciones para caracterizar el funcionamiento del transistor en forma más o menos completa. Sin embargo, en general las aplicaciones de alta frecuencia suelen ser de banda angosta y en frecuencias bastante definidas, razón por la cual bastaría especificar los parámetros de los transistores en dichas frecuencias (por ejemplo, a la frecuencia intermedia de T_V). De hecho, la mayoría de los transistores de alta frecuencia se fabrican para aplicaciones específicas, y por lo tanto con rangos de frecuencia establecidos, y los parámetros se dan para esas frecuencias.

De los seis posibles juegos de parámetros cuadripolares, el que resulta más cómodo de medir en alta frecuencia es el juego de parámetros y (admitancia), que da origen al modelo pseudocircuitual⁸ de la figura 90a.

⁸ *Lo consideramos un modelo "pseudocircuitual" porque sus elementos no representan componentes estándar como resistencias, capacitores, y fuentes controladas independientes de la frecuencia.*

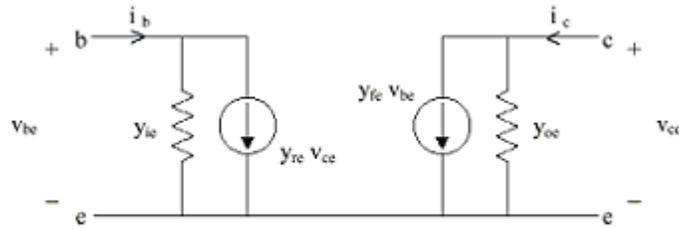


Fig 90 a . Modelo y de un transistor bipolar

Los parámetros y_{ie} , y_{re} , y_{fe} e y_{oe} permiten vincular las variables de entrada y salida a través del sistema de ecuaciones

$$\begin{aligned} \dot{i}_b &= y_{ie} V_{be} + y_{re} V_{ce} \\ \dot{i}_c &= y_{fe} V_{be} + y_{oe} V_{ce}. \end{aligned} \quad (58)$$

Lo más usual en las hojas de datos es encontrar los parámetros expresados a una o más frecuencias de interés. A veces los parámetros se suministran en módulo y fase, y otras veces se da la parte conductiva y la capacitiva. Si el subíndice x representa cualquiera de los cuatro parámetros y , entonces se tiene por definición

$$y_x = g_x + j\omega C_x. \quad (59)$$

En algunos casos, en los que además del valor a determinada frecuencia ω_0 es esencial la forma en que varían los parámetros alrededor de dicha frecuencia (como en el análisis de osciladores o de amplificadores sintonizados), se puede obtener un desarrollo de Taylor de primer grado (o mayor, si fuere necesario), de la forma

$$y_x = g_x + g_x'(\omega - \omega_0) + j\omega C_x + j(\omega - \omega_0) C_x'. \quad (60)$$

Los valores de g_x' y de C_x' se pueden determinar si se conoce y_x en ω_0 y en otra frecuencia próxima, por ser simplemente las pendientes de las gráficas de la parte real e imaginaria de y_x respectivamente.

Aplicando las correspondientes definiciones de los parámetros que surgen de este sistema, pueden calcularse en forma directa los parámetros y a partir del modelo híbrido π . Dado que trabajaremos en alta frecuencia, despreciaremos la resistencia r en todos los casos. Se obtiene

$$y_{fe} = g_m \frac{r_\pi}{r_x + r_\pi} \frac{1}{1 + r_\pi // r_x (C_\pi + C_\mu) s} \quad (61)$$

$$y_{ie} = \frac{1}{r_x + r_\pi} \frac{1 + r_\pi (C_\pi + C_\mu) s}{1 + r_\pi // r_x (C_\pi + C_\mu) s} \quad (62)$$

$$y_{oe} = \frac{1}{r_o} + g_m \frac{1 + r_\pi (C_\pi + C_\mu) s}{1 + r_\pi // r_x (C_\pi + C_\mu) s} \quad (63)$$

$$y_{re} = \frac{r_\pi // r_x}{r_x r_\mu} \frac{1 + r_\mu C_\mu s}{1 + r_\pi // r_x (C_\pi + C_\mu) s} \quad (64)$$

De (61), vemos que la frecuencia de corte de y_{fe} resulta ser la frecuencia de corte transversal dada en (54) como el límite de validez del modelo π . Estas relaciones permiten, entre otras cosas, determinar algunos de los parámetros del modelo π a partir de medidas de los parámetros y . Así, por ejemplo, a partir de (61) se puede calcular r_x en alta frecuencia, teniendo en cuenta que entonces podemos aproximar

$$y_{fe} \cong g_m \frac{1}{r_x (C_\pi + C_\mu) s}$$

Recordando la ecuación (52), se obtiene

$$r_x = \frac{f}{|y_{fe}(f)| f_T} \quad (65)$$

Dado que (61) es válida sólo hasta f_b , a los fines de esta fórmula y_{fe} debe medirse a una frecuencia $f < f_b$.

1.8.14 Un ejemplo: el amplificador sintonizado

Los amplificadores sintonizados son circuitos muy útiles cuando es necesario amplificar señales comprendidas en un rango muy estrecho de frecuencias, requiriéndose al mismo tiempo atenuar toda otra señal fuera de dicha banda. Los amplificadores de frecuencia intermedia de los receptores superheterodinos constituyen un ejemplo de dicha situación. Debido a lo elevado de la frecuencia de operación de estos amplificadores, es conveniente utilizar el modelo y para los transistores que intervienen en ellos. En la figura 91 (a) se muestra un amplificador sintonizado de una etapa que utiliza un circuito Tanque RLC en el colector, y en la fig. 91 (b) se muestra el circuito equivalente para alta frecuencia que utiliza el modelo y del transistor. Si para simplificar suponemos que el

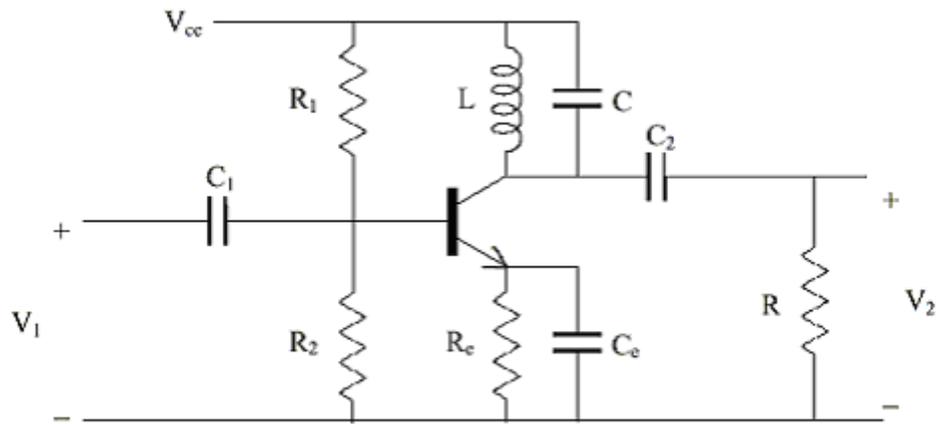


Fig. 91 (a)

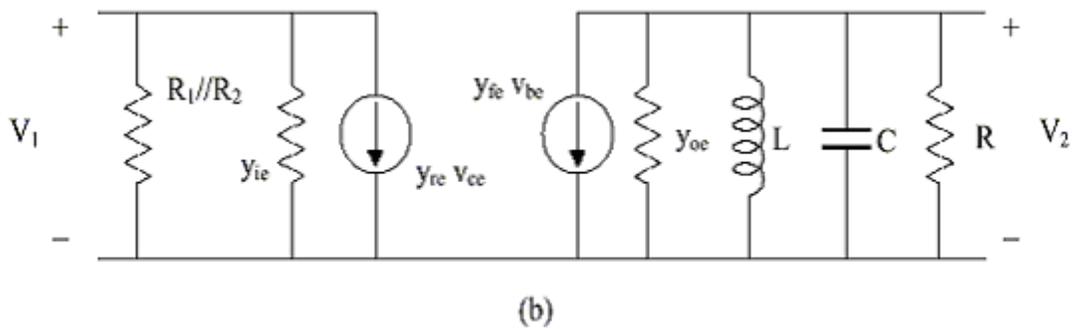


Fig 91 . . (a) Amplificador sintonizado. (b) Su modelo y.

Generador de señal V1 es ideal, entonces ni R1//R2, ni yie, ni la fuente dependiente yre vce tienen ningún efecto. Entonces, por cálculo directo se obtiene

$$\frac{V_2}{V_1} = \frac{-y_{fe}}{1/R + y_{oe} + 1/j\omega L + j\omega C}$$

Si llamamos ω_0 a la frecuencia angular de resonancia, y si aproximamos y_{fe} e y_{oe} con un polinomio de Taylor de primer grado alrededor de ω_0 (aún desconocido), tendremos

$$\frac{V_2}{V_1} = \frac{g_{fe} + g_{fe}'(\omega - \omega_0) + j\omega_0 C_{fe} + j(\omega - \omega_0)C_{fe}'}{1/R + g_{oe} + g_{oe}'(\omega - \omega_0) + j(\omega C - 1/\omega L + \omega_0 C_{oe} + (\omega - \omega_0)C_{oe}')}$$

Debido a que L y C son grandes, $\omega C \ll 1/\omega L$ varía mucho más rápidamente con ω que los otros parámetros, por lo que se puede suponer que la resonancia se verifica cuando la parte imaginaria del denominador se anula. Reemplazando ω por dicha frecuencia ω_0 se tendrá, entonces,

$$\omega_0 C - 1/\omega_0 L + \omega_0 C_{oe} = 0 ,$$

De donde

$$\omega_0 = \frac{1}{\sqrt{(C + C_{oe})L}} .$$

A esa frecuencia,

$$\left| \frac{V_2}{V_1} \right| = \frac{|y_{fe}|}{1/R + g_{oe}} .$$

Vemos cómo el modelo π nos permite llegar rápidamente a la frecuencia de resonancia y a la ganancia en resonancia. Con algo más de cálculos se podría obtener también el ancho de banda y la ganancia de potencia. El mismo cálculo realizado sobre el modelo π habría resultado extremadamente complejo, dejando de lado el hecho de que su exactitud quedaría limitada a frecuencias menores que f_b .

1.8.15 El transistor de efecto de campo (fet) en alta frecuencia

En la figura 92 (a) se muestra un transistor de efecto de campo (field effect transistor, FET), y en la figura 92 (b) su modelo en pequeña señal. En él se pueden apreciar, además de los elementos usuales para baja frecuencia, es decir el generador de corriente controlado por la tensión entre compuerta (gate) y fuente (source) y la resistencia de salida, tres capacidades: C_{gs} , C_{gd} y C_{ds} . En los FETs integrados se agrega, además,

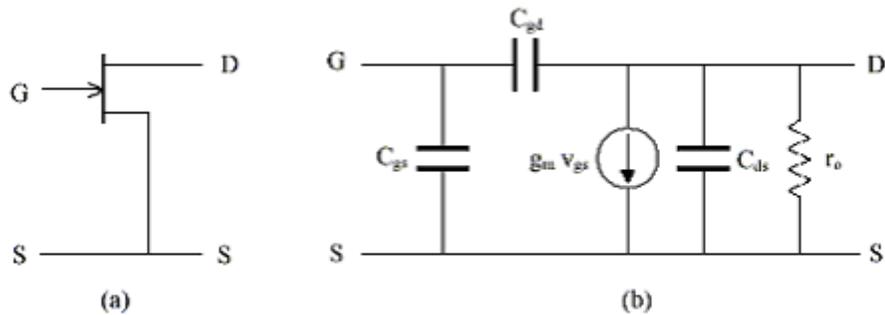


Fig 92 (a) Un FET. (b) Su modelo para altas frecuencias

Una capacidad extrínseca entre la compuerta y el sustrato. El valor de la transconductancia g_m puede calcularse a partir de la expresión aproximada del comportamiento en gran señal, es decir

$$I_d = I_{dss} \left(1 - \frac{V_{gs}}{V_p} \right)^2, \quad (66)$$

Donde V_p es la tensión de estrangulamiento (pinch-off) e I_{dss} es la corriente de drenaje para $V_{gs} = 0$. Esta expresión es válida cuando I_d alcanza la zona llamada de “saturación” (que no debe confundirse con la saturación de un transistor bipolar), es decir la zona de corriente aproximadamente constante. Para obtener g_m derivamos respecto a V_{gs} , resultando:

$$g_m = -2 \frac{I_{dss}}{V_p} \left(1 - \frac{V_{gs}}{V_p} \right) = -2 \frac{\sqrt{I_{dss} I_d}}{V_p} \quad (67)$$

Vemos que, a diferencia de lo que sucede con un transistor bipolar, en el caso del FET la transconductancia aumenta con la raíz cuadrada de la corriente (en este caso I_d , corriente del terminal drenador (drain)).

Para obtener r_o , tengamos primero en cuenta que la corriente en cortocircuito dada por (66) sólo es válida para bajos valores de V_{ds} . Al crecer V_{ds} , I_d también aumenta, y lo

hace con pendiente $1/r_o$, de suerte tal que prolongando la recta de la zona de saturación hasta cortar el eje horizontal (eje de las V_{ds}) se obtiene un punto común a todas las corrientes, en forma similar a lo que ocurría con el transistor bipolar (figura 2.18). Dicho valor, denominado V_A , es similar a la tensión de Early para el transistor bipolar, y su valor típico es de unos 100 V. Resulta, entonces, que

$$r_o = \frac{V_A}{I_d}. \quad (68)$$

Dado que en funcionamiento normal, entre drenaje y compuerta y entre fuente y compuerta existe una juntura polarizada inversamente, se tiene

$$C_{gd} = \frac{C_{gdo}}{\sqrt[3]{1 + \frac{V_{gd}}{\psi_o}}} \quad (69)$$

$$C_{gs} = \frac{C_{gso}}{\sqrt[3]{1 + \frac{V_{gs}}{\psi_o}}} \quad (70)$$

En lugar de la raíz cuadrada de la ecuación (41) aparece una raíz cúbica, debido a que este tipo de juntura es gradual. La capacidad C_{ds} es una capacidad entre electrodos, independiente de la polarización.

1.1.816 Relación entre respuesta en frecuencia y transitoria

La relación entre las respuestas en frecuencia y transitoria de un sistema es muy importante, especialmente porque del ensayo frecuencial es posible deducir el comportamiento transitorio y viceversa.

1.8.17 Respuesta al escalón de un pasabajos de primer orden

Consideremos un sistema (ya sea electrónico, mecánico, etc.) con un polo de primer orden, es decir

$$H(s) = \frac{a_0}{1 + s/\omega_0} \quad (71)$$

Cuyo diagrama de Bode se muestra en la figura 93 (a). Si lo excitamos con un escalón

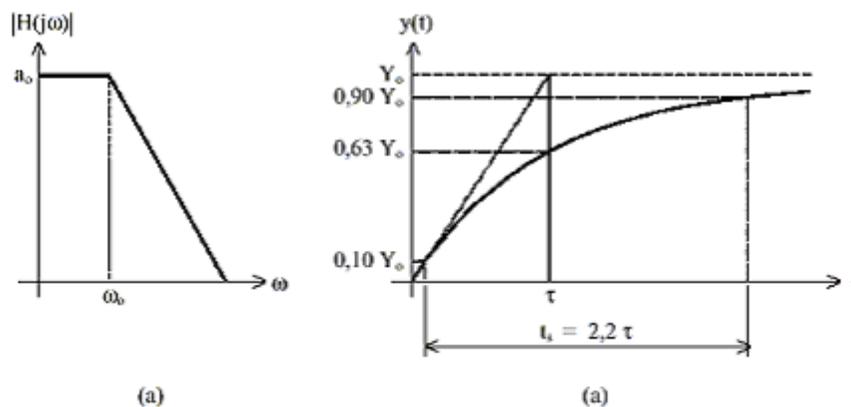


Fig. 93 (a) Diagrama de Bode de la respuesta en frecuencia de un pasabajos de primer orden. (b) Su respuesta ante un escalón.

De amplitud X_0 :

$$x(t) = X_0 u(t), \quad (72)$$

la transformada de la respuesta será

$$Y(s) = \frac{a_0}{1 + s/\omega_0} \frac{X_0}{s}$$

Desarrollando en fracciones simples

$$Y(s) = \frac{a_0 X_0}{s} - \frac{a_0 X_0}{s + \omega_0}$$

Resulta fácil aplicar la transformación inversa de Laplace obteniéndose

$$y(t) = Y_0(1 - e^{-\omega_0 t}) \quad (73)$$

Donde $Y_0 = a_0 X_0$. Llamando **constante de tiempo** a

$$\tau = 1/\omega_0 \quad (74)$$

La (73) se puede escribir como

$$y(t) = Y_0(1 - e^{-t/\tau}) \quad (75)$$

Forma muy utilizada porque permite una suerte de normalización de la respuesta relativa a la constante de tiempo.

La evolución de la respuesta se muestra en la figura 93 (b), en la cual se han indicado algunos de sus valores característicos y propiedades. En primer lugar para $t \rightarrow \infty$ □ la respuesta tiende al valor Y_0 , es decir la amplitud del escalón por la ganancia en continua.

Otra particularidad es que la prolongación de la tangente al origen de la respuesta alcanza el valor final Y_0 en un tiempo igual a dicha constante de tiempo. En dicho tiempo la verdadera respuesta en realidad llega a un 63,2% de Y_0 . El tiempo de subida t_s es otro parámetro comúnmente utilizado para evaluar la respuesta a un escalón. Se lo define como el tiempo necesario para que la respuesta pase del 10 % al 90 % de su valor final. Para un sistema de primer orden, también está vinculado con la constante de tiempo, ya que vale

$$t_s = 2,20 \tau . \quad (76)$$

1.8.18 Respuesta al escalón de un pasaltos de primer orden

Consideremos ahora un sistema con un polo y un cero en el origen, es decir

$$H(s) = \frac{a_0 s}{s + \omega_0} \quad (77)$$

En la figura 94 (a) se ha dibujado su diagrama de Bode. Si excitamos este sistema con un escalón como el de la ecuación (71) la transformada de la respuesta será

$$y(t) = Y_0 e^{-\omega_0 t},$$

Que corresponde a una respuesta

$$y(t) = Y_0 e^{-t/\tau}, \quad (78)$$

O bien

$$y(t) = Y_0 e^{-t/\tau}, \quad (79)$$

Cuya evolución se ilustra en la fig. 94 (b), con valores característicos correspondientes a los ya descriptos para el caso anterior. Se observa que las propiedades de ambas respuestas son similares.

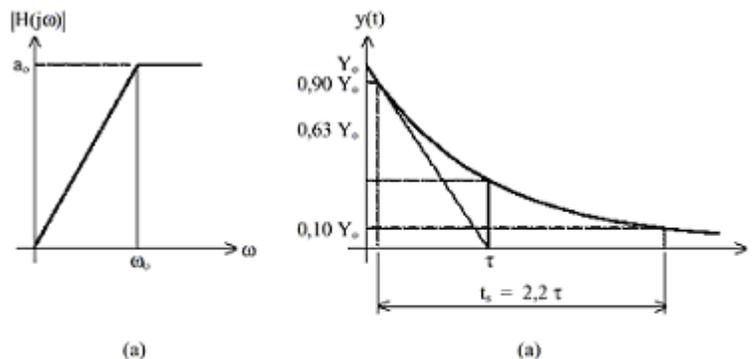


Fig 94 (a) Diagrama de Bode de la respuesta en frecuencia de un pasaltos de primer orden. (b) Su respuesta ante un escalón.

1.8.19 Respuesta al escalón de un pasa banda de primer orden

Consideremos ahora un sistema cuya función de transferencia es el producto de las dos funciones analizadas previamente, es decir

$$H(s) = \frac{a_0 s / \omega_{\text{inf}}}{(1 + s / \omega_{\text{inf}})(1 + s / \omega_{\text{sup}})}, \quad (80)$$

Donde ω_{inf} es la frecuencia (angular) inferior de corte y ω_{sup} la superior. Supondremos además que

$$\omega_{\text{inf}} < \omega_{\text{sup}} .$$

En la figura 95 se ha trazado el diagrama de Bode correspondiente a este tipo de sistema. Nuevamente excitaremos el sistema con un escalón como el de la ecuación (72). La transformada de la respuesta será ahora

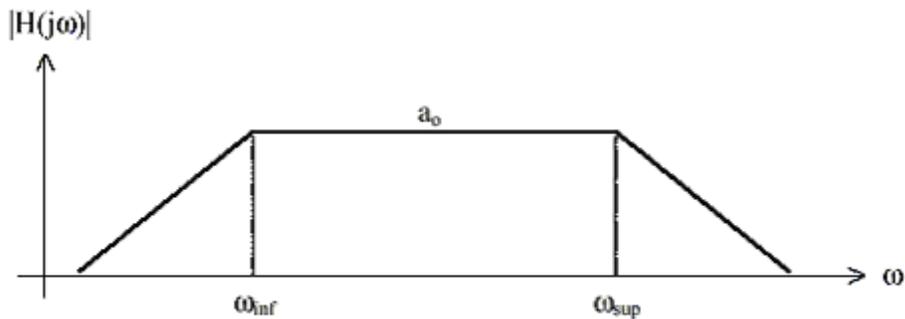


Fig 95 . Diagrama de Bode de un pasabanda de primer orden.

Que, desarrollada en fracciones simples, es

$$Y(s) = \frac{a_0 X_0 \omega_{\text{sup}}}{\omega_{\text{sup}} - \omega_{\text{inf}}} \left(\frac{1}{s + \omega_{\text{inf}}} - \frac{1}{s + \omega_{\text{sup}}} \right).$$

Aplicando la transformación inversa resulta

$$y(t) = \frac{a_0 X_0 \omega_{\text{sup}}}{\omega_{\text{sup}} - \omega_{\text{inf}}} \left(e^{-\omega_{\text{inf}} t} - e^{-\omega_{\text{sup}} t} \right). \quad (81)$$

Analicemos primero el caso en que

$$\omega_{\text{sup}} \gg \omega_{\text{inf}} \quad (82)$$

Entonces vale la aproximación

$$y(t) \cong a_0 X_0 \left(e^{-\omega_{\text{inf}} t} - e^{-\omega_{\text{sup}} t} \right). \quad (83)$$

O bien, en términos de las constantes de tiempo t_{inf} y t_{sup} ,

$$y(t) \cong a_0 X_0 \left(e^{-t/\tau_{\text{inf}}} - e^{-t/\tau_{\text{sup}}} \right). \quad (84)$$

Debido a (82), $t_{\text{inf}} \gg t_{\text{sup}}$. Estudiaremos el comportamiento de cada exponencial para tiempos pequeños y grandes. Si $t \ll t_{\text{inf}}$, la primera exponencial es aproximadamente igual a 1, de modo que (84) puede a su vez aproximarse por

$$y(t) \cong a_0 X_0 \left(1 - e^{-t/\tau_{\text{sup}}} \right) \quad (85)$$

que coincide con (75). De manera que poco después del escalón, la respuesta se comporta tal como lo haría un pasabajos de frecuencia (angular) de corte ω_{sup} , es decir como si el cero y el polo de baja frecuencia no existieran. De un modo intuitivo (aunque poco riguroso), se puede considerar que el flanco muy rápido del escalón corresponde a frecuencias muy altas, por lo cual s es grande y entonces en (79)

$$\frac{a_0 X_0 / \omega_{\text{inf}}}{(1 + s/\omega_{\text{inf}})(1 + s/\omega_{\text{sup}})} \cong \frac{a_0}{1 + s/\omega_{\text{sup}}},$$

Si ahora $t \gg t_{\text{sup}}$, la segunda exponencial de (84) se aproxima a 0, por lo que

$$y(t) \cong a_0 X_0 e^{-t/\tau_{\text{inf}}}. \quad (86)$$

que coincide con (79). Esto significa que mucho después del flanco, la respuesta corresponde a la de un pasabanda con frecuencia (angular) de corte ω_{inf} , o lo que es lo mismo, el sistema se comporta como si el polo de alta frecuencia no existiera. Intuitivamente, el comportamiento para tiempos mucho mayores que τ_{sup} corresponde a frecuencias mucho menores que ω_{sup} , y entonces s/ω_{sup} puede despreciarse en (80).

Luego vale la aproximación

$$\frac{\mathbf{a}_o \mathbf{X}_o / \omega_{inf}}{(1 + s/\omega_{inf})(1 + s/\omega_{sup})} \cong \frac{\mathbf{a}_o s / \omega_{inf}}{1 + s/\omega_{inf}},$$

Todo esto indica que la separación en bandas de frecuencias bajas y altas en forma casi independiente que tiene lugar en la respuesta en frecuencia cuando $\omega_{inf} \ll \omega_{sup}$ también se manifiesta en la respuesta transitoria. En la figura 96 se representa la respuesta al escalón típica. Se observa que antes de que la primera exponencial (con constante de tiempo τ_{inf}) comience a bajar apreciablemente, ya se extinguió la otra (con constante τ_{sup}).

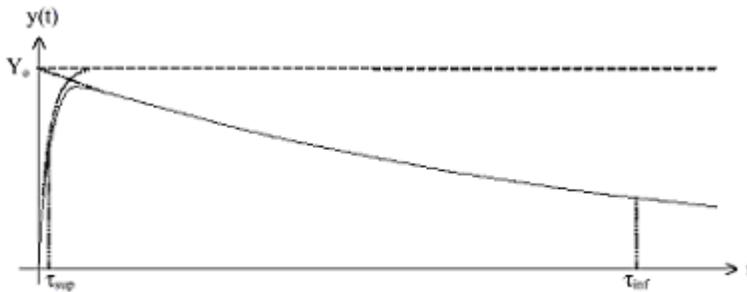


Fig 96 Respuesta temporal ante un escalón de un pasabanda cuyas frecuencias de corte están muy alejadas.

Por último, si ω_{inf} no es mucho menor que ω_{sup} , entonces (81) no admite simplificaciones

y por consiguiente ambas exponenciales tienen importancia en todo momento, obteniéndose una respuesta como la indicada en la fig. 97, alcanzando un máximo menor que Y_o .

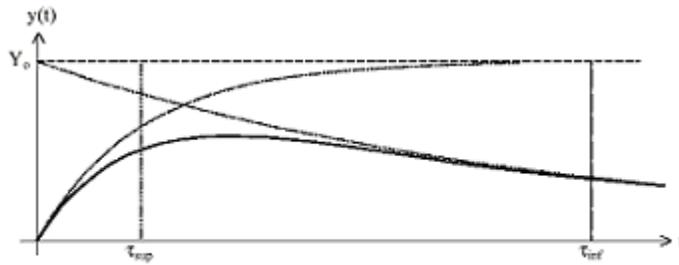


Fig 97 Respuesta temporal ante un escalón de un pasabanda cuyas frecuencias de corte están relativamente próximas.

1.8.20 Referencias Bibliográficas:

- Burns, S.G. y P.R. Bond, principles of Electronic Circuits, St Paul, MN: West Publishing Co., 1987.
- Colclaser, R. A., D. A. Reamen y C. F. Hawkins, Electronic Circuit Análisis: Basic Principles, New York: John Wiley and Sons, inc, 1984.
- Gaussi, M. S., Electronic Devices and circuits : Discrete and Integrated. New York: Holt, rinehart, and Winston.
- Hambley, A. R., Electronics, new York: Macmillian Publishig Co. 1994
- Hayt, W. H., Jr. Y G.W. Neudeck, Electronic Circuit Análisis and desing, 2ª. Ed. Boston: Houghton Mifflin Co., 1984.
- Horenstein, M.N., Microelectronics Circuit and Device. 2ª. Ed. En Glewood Cliffs, N.J.: Prentice hall, inc., 1995.
- Horowitz, P. y W. Hill. The Art of Electronics. 2ª. Ed. New York: Cambridge University Press, 1989.
- Millman, J. y A. Graybel, microelectronics, 2ª. Ed. New York: McGraw-Hill Book Co., 1987.
- Savant, C.J., Jr., M. S. Roden y G. L. Carperter, Electronic Circuit Design: An Engineering Approach. 2ª. Ed. Redwood city. C. A.: The Benjamín-Cummings Publishing Co., 1991

1.9 Osciladores y Generadores de Señal

1.9.1 Introducción:

Un oscilador es un circuito que produce una oscilación propia de frecuencia, forma de onda y amplitud determinadas.

Aquí se estudiarán los osciladores senoidales.

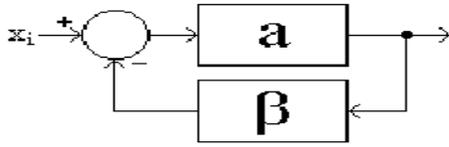


Fig. 98

1.9.2 Enfoque intuitivo:

Se vio en estabilidad que un sistema realimentado podía ser oscilante. Aprovecharemos esta particularidad.

Supongamos que hemos encontrado una frecuencia para la cual, al abrir el lazo e inyectar a la entrada una señal x_i de dicha frecuencia, resulta que a su salida obtendremos $x_r = -x_i$ entonces puede reemplazarse x_r por $-x_i$ sin que modifique el funcionamiento.

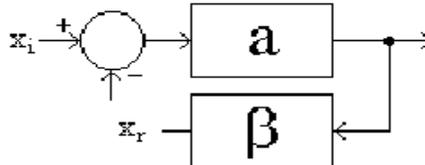


Fig. 99

Por lo tanto el circuito sigue oscilando sin entrada.

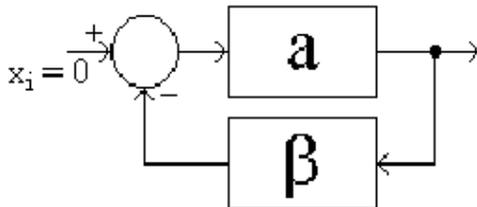


Fig. 100

La condición anterior se da sí:

$$\mathbf{x_i . a . b = -x_i},$$

es decir:

$$a . \beta = -1$$

1.9.3 Enfoque por estabilidad:

Buscamos tener una salida senoidal pura, sin entrada. Ello significa que el sistema tiene una respuesta libre senoidal.

Entonces los polos deben estar en el eje imaginario.

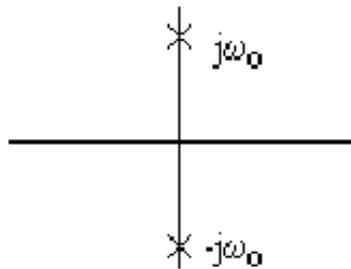


Fig. 101

Ello significa que $1 + a . b$ tienen polos imaginarios $+j\omega_0$ es decir que:

$$a(j\omega_0) . \beta(j\omega_0) = -1$$

Esto se denomina “CRITERIO DE BARKHOUSEN”, el cual se subdivide en:

$$\arg(a(j\omega_0) . \beta(j\omega_0)) = 180$$

$$|a(j\omega_0) . \beta(j\omega_0)| = 1$$

1.9.4 Consideración de orden práctico:

Puede ocurrir que uno logre que se cumpla el criterio de Barkhausen, pero por derivas térmicas, envejecimiento o dispersión de parámetros los polos pueden desplazarse hacia el eje real positivo o negativo. En este último caso, las oscilaciones desaparecen:

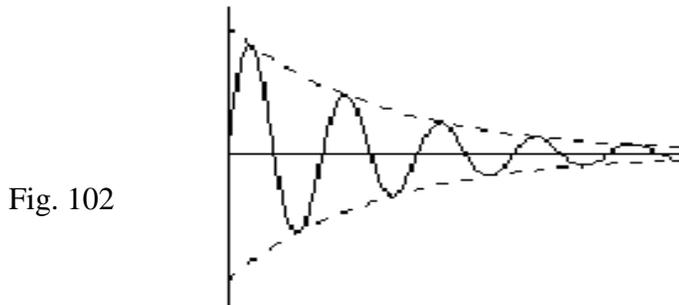


Fig. 102

Si los polos se desplazan al eje real positivo, tienden a aumentar de amplitud:

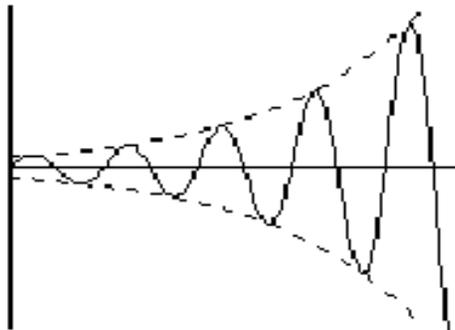


Fig. 103

La amplitud aumenta hasta que comienza la saturación.

Esto puede explicarse mejor teniendo en cuenta que la saturación puede interpretarse como una variación de ganancia:

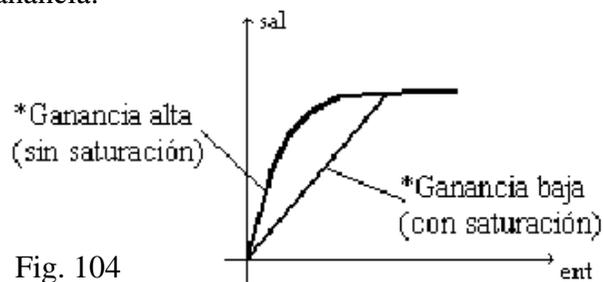


Fig. 104

Al variar la ganancia varía la posición de los polos, es decir se tiene un lugar de las raíces. Si la amplitud aumenta mucho, en el sistema empieza a bajar la ganancia, por lo cual los polos se desplazan retornando al eje imaginario

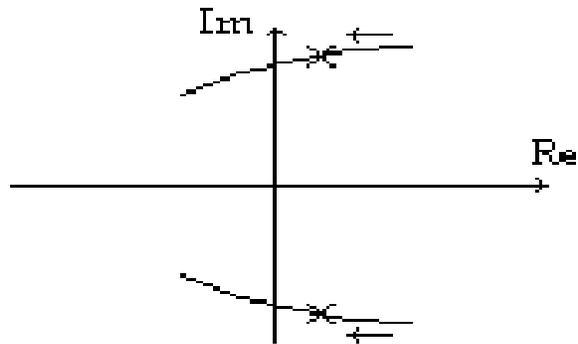


Fig. 105

De modo que es preferible que los polos estén en la parte real positiva pues a través de una “Realimentación negativa” a nivel de amplitud dicha amplitud no crece indefinidamente. En Resumen aumenta la amplitud → □baja la ganancia → □baja la amplitud, volviendo al valor anterior.

Sin embargo, más detalladamente lo que ocurre es:

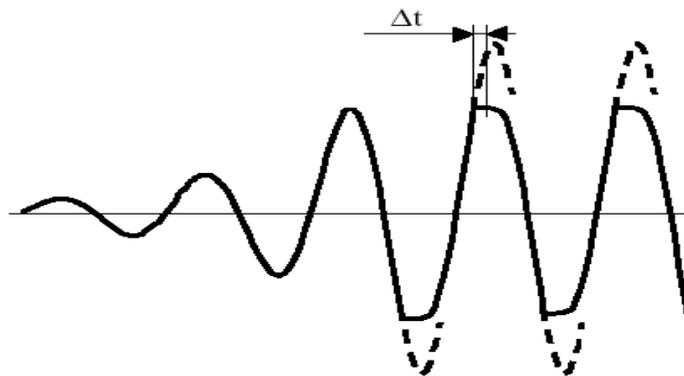


Fig. 106

Durante Δt se pierde la linealidad. En ese lapso los elementos de almacenamiento (C y L) se acomodan y cuando entra de nuevo en la zona lineal empieza una nueva senoide modulada por una exponencial creciente.

No debe confundirse esto con un recorte. De ser así, la onda sería cada vez más cuadrada, conforme aumentara la pendiente de cruce por cero.

De lo anterior resulta que la condición de Barkhausen de diseño es:

$$\text{Re} [a(j\omega_0) \cdot \beta(j\omega_0)] \gg 1$$

$$\text{Im}[a(j\omega_0) \cdot \beta(j\omega_0)] = 0$$

1.9.5 Método de apertura del bucle:

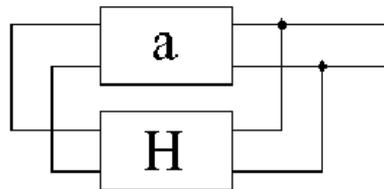


Fig. 107

La anterior es una configuración típica de osciladores. Hemos llamado a y H a las ganancias de tensión de los bloques básicos y de realimentación. Para llevarlo a una de las configuraciones de realimentación cuadripolar:

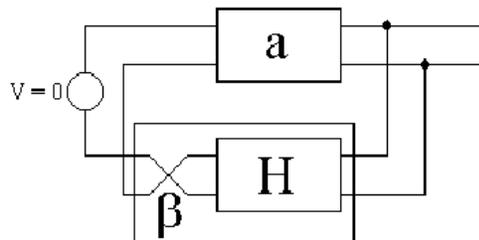


Fig. 108

Con $\beta = -H$

El criterio de oscilación era $a \cdot \beta = -1$, es decir $a \cdot (-H) = -1$ en definitiva se obtiene $a \cdot H = 1$.

Esto equivale a abrir el lazo, excitar con v_1 y obtener v_1' :

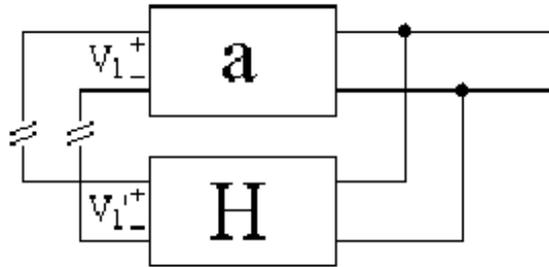


Fig. 109

Debiendo cumplir:

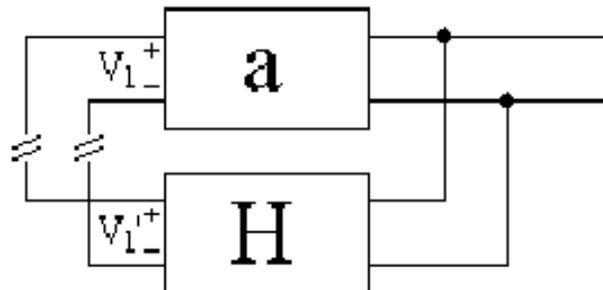


Fig. 110

1.9.6 Esquema general de osciladores:

El esquema es el siguiente:

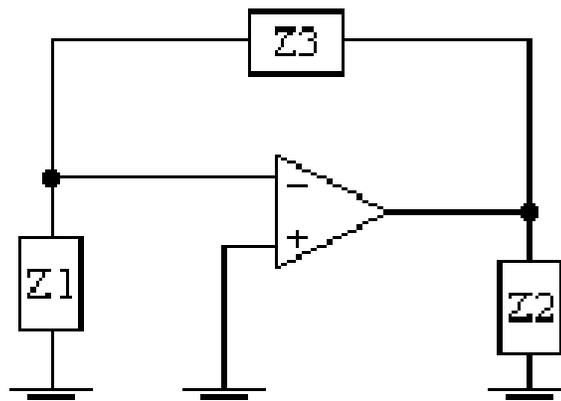


Fig. 111

Donde el amplificador puede ser cualquier elemento activo: Transistor bipolar, FET, Amplificador operacional, Triodo, Compuerta l3gica, etc.

Suponiendo el siguiente modelo:

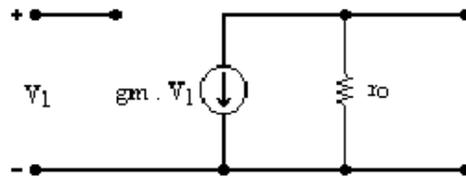
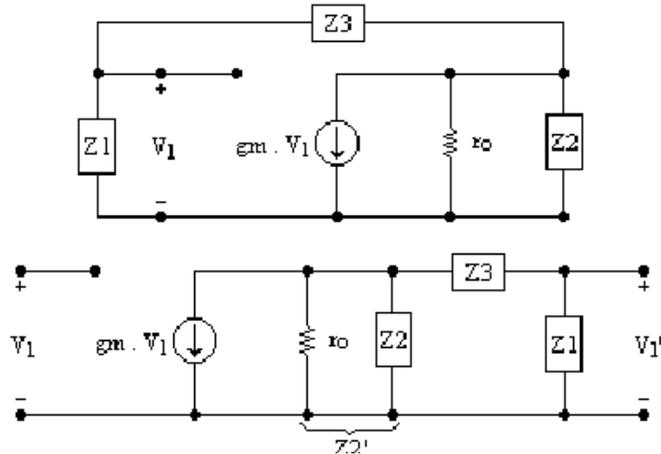


Fig. 112

Resulta:

Fig. 113



$$\therefore \frac{V_1'}{V_1} = \frac{-g_m \cdot Z_1 \cdot \frac{r_o \cdot Z_2}{r_o + Z_2}}{Z_1 + Z_3 + \frac{r_o \cdot Z_2}{r_o + Z_2}} = \frac{-g_m \cdot r_o \cdot Z_1 \cdot Z_2}{r_o \cdot (Z_1 + Z_2 + Z_3) + Z_2 \cdot (Z_1 + Z_3)}$$

Sí $Z_k = jX_k$ entonces:

$$\therefore \frac{V_1'}{V_1} = \frac{g_m \cdot r_o \cdot X_1 \cdot X_2}{-X_2 \cdot (X_1 + X_3) + j r_o \cdot (X_1 + X_2 + X_3)}$$

Por lo que debe ser:

$$X_1 + X_2 + X_3 = 0$$

$$X_1 + X_3 = -X_2$$

A esa frecuencia

$$\therefore \frac{V_1'}{V_1} = \frac{-g_m \cdot r_o \cdot X_1 \cdot X_2}{X_2 \cdot (-X_2)} = \frac{g_m \cdot r_o \cdot X_1}{X_2}$$

Debe ser:

$$\frac{g_m \cdot r_o \cdot X_1}{X_2} > 1$$

Por lo tanto si $g_m > 0$ (Esto ocurre en conexión emisor común) entonces X_1 y X_2 deben ser del mismo signo y por lo tanto X_3 de signo diferente. Obtenemos entonces los siguientes tipos de osciladores:

L1, L2, C3 (HARTLEY)

C1, C2, L3 (COLPITTS)

Si $g_m < 0$ (Caso que se presenta en las conexiones en base común y colector común) entonces X_1 y X_2 deben ser de distinto signo y por lo tanto X_3 puede ser de cualquier signo.

L1, C2, C3 C1, L2, C3 (HARTLEY)

L1, C2, L3 C1, L2, L3 (COLPITTS)

En una forma simplificada podemos mostrar los siguientes esquemas:

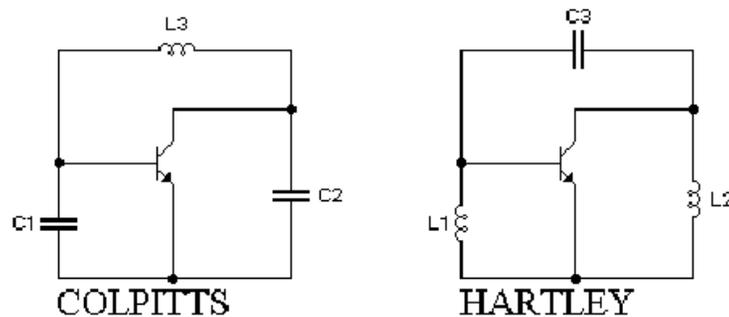


Fig. 114

1.9.7 Polarización Choques:

Ejemplificaremos un oscilador Colpitts a transistores. En principio:

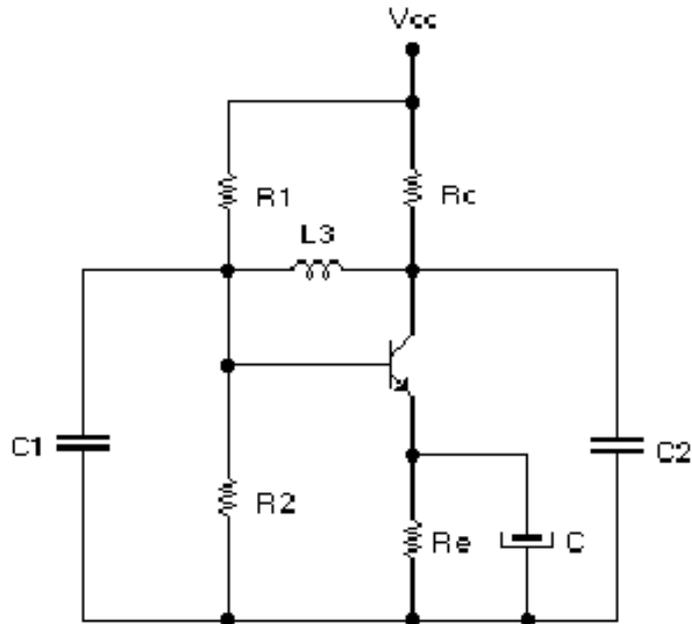


Fig. 115

Los **inconvenientes** que presenta el circuito anterior son:

L3 cortocircuita en polarización colector y base, y Rc queda en paralelo con ho, reduciéndola mucho, exigiendo por lo tanto un gran gm.

Como **solución** se puede presentar el siguiente circuito:

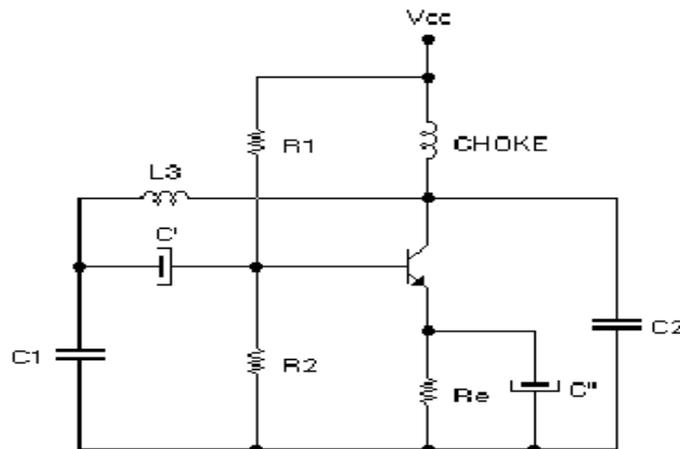


Fig. 116

El que en señal representa el siguiente circuito:

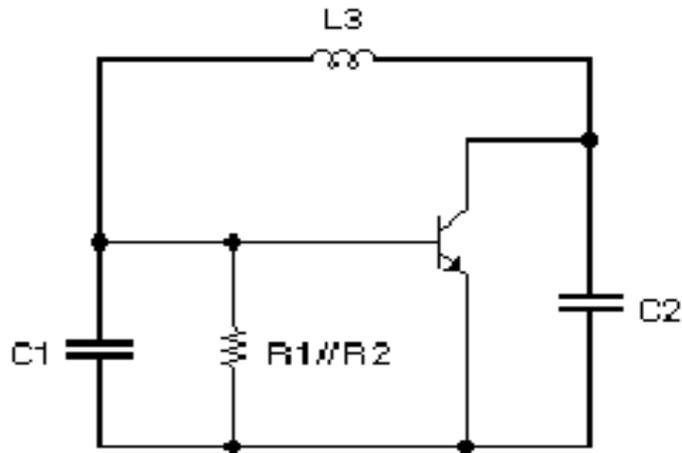


Fig. 117

El choke es una bobina que representa una baja impedancia en continua y un circuito abierto a la frecuencia de trabajo.

No puede evitarse la presencia del paralelo de R1y R2 en paralelo con lo cual complica las formulas.

La amplitud de oscilación está dada por la no linealidad más próxima al punto de trabajo.

Supongamos que en lugar del choke hay una red RC, entonces

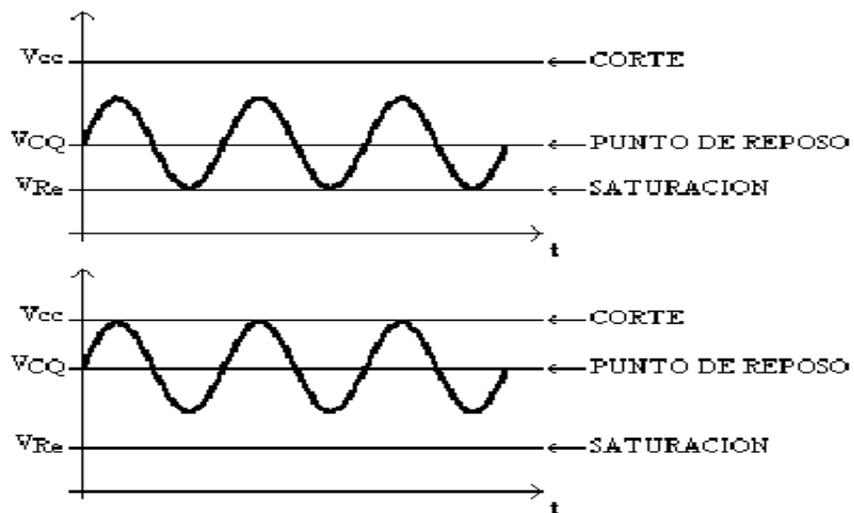


Fig. 118

Si está el choke, la limitación será siempre la saturación del transistor, pues ya no hay restricciones para el colector.

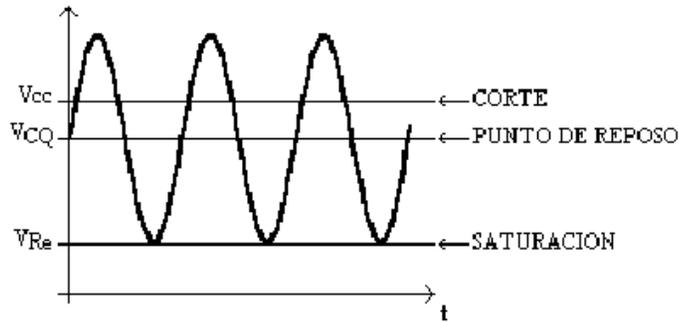


Fig. 119

Trataremos de demostrar que el oscilador con choke cumple las anteriores observaciones.

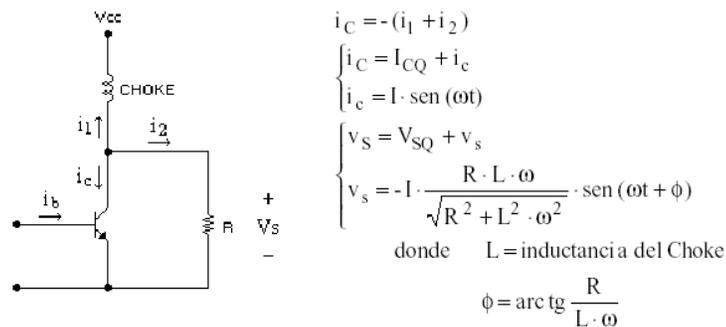


Fig. 120

Vemos por lo tanto que:

$$v_S = V_{SQ} - I \cdot \frac{R \cdot L \cdot \omega}{\sqrt{R^2 + L^2 \cdot \omega^2}} \cdot \text{sen}(\omega t + \phi)$$

Sabiendo también que:

$$I_{CQ} = h_{fe} \cdot I_{bQ}$$

$$V_{SQ} = V_{cc}$$

La condición para que el transistor no se corte es:

$$i_{C\min} = I_{CQ} - I \geq 0$$

Si $I = I_{CQ}$ el transistor apenas se corta y por lo tanto:

$$v_S = V_{CC} - \frac{I_{CQ} \cdot R \cdot L \cdot \omega}{\sqrt{R^2 + L^2 \cdot \omega^2}} \cdot \text{sen}(\omega t + \phi)$$

Con lo cual obtenemos la condición para que el transistor no sature:

Por lo tanto de $v_{S\min.} = V_{CC} - \frac{I_{CQ} \cdot R \cdot L \cdot \omega}{\sqrt{R^2 + L^2 \cdot \omega^2}}$

$$I_{CQ} < \frac{V_{CC}}{|R // j\omega \cdot L|}$$

Entonces la amplitud de v_S es:

$$V_{S\max.} = I_{CQ} \cdot |R // j\omega \cdot L|$$

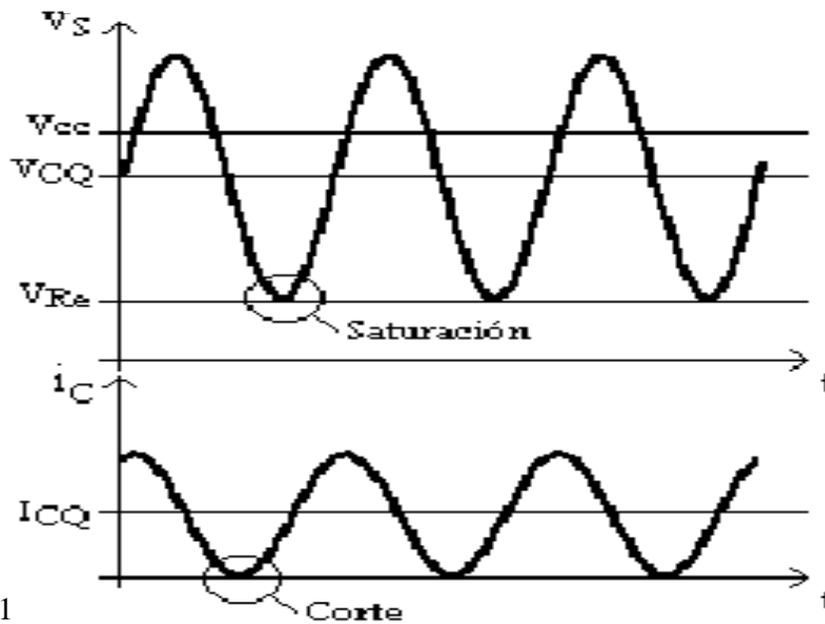


Fig. 121

En las formas de tensión anteriores vemos que la salida de tensión del oscilador queda limitada por la tensión en la saturación y por la corriente nula en el corte.

Vemos que los mejores puntos de polarización del transistor son:

a) Tensión de reposo igual a la tensión de alimentación (Choke sin resistencia en el colector).

b) Corriente de reposo lo más elevada posible (Tiene como inconveniente el consumo de este oscilador).

1.9.8 Oscilador sintonizado por colector.

Se presenta el siguiente circuito:

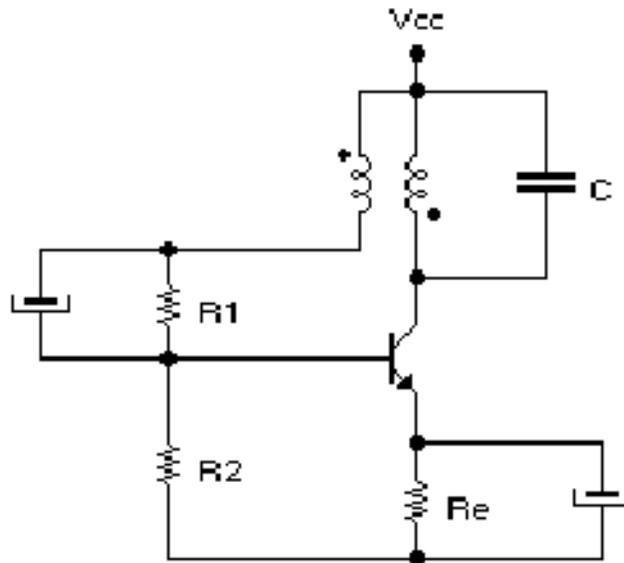


Fig. 122

Este oscilador tiene como ventaja el tener un circuito sintonizado en la salida, el LC filtra las deformaciones dando una excelente forma de onda senoidal.

Para analizar este oscilador abrimos el lazo y queda:

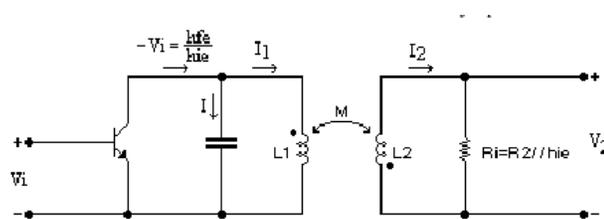


Fig. 123

$$L_1 = C \cdot n_1^2$$

$$L_2 = C \cdot n_2^2$$

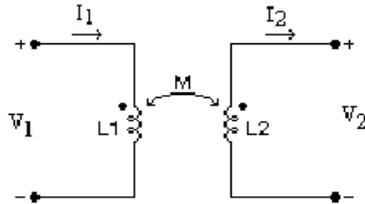
$$M = C \cdot n_1 \cdot n_2$$

(acoplamiento total)

Buscamos que:

$$\frac{-V_2}{V_1} \geq 1$$

En un trans:



$$\begin{cases} V_1 = L_1 \cdot \frac{\partial i_1}{\partial t} + M \cdot \frac{\partial i_2}{\partial t} \\ V_2 = M \cdot \frac{\partial i_1}{\partial t} + L_2 \cdot \frac{\partial i_2}{\partial t} \end{cases} \quad \text{o} \quad \begin{cases} V_1 = L_1 \cdot S \cdot I_1 + M \cdot S \cdot I_2 \\ V_2 = M \cdot S \cdot I_1 + L_2 \cdot S \cdot I_2 \end{cases}$$

Fig. 124

En nuestro caso:

$$\begin{aligned} I_2 &= \frac{-V_2}{R_i} \\ V_2 &= M \cdot S \cdot I_1 - L_2 \cdot S \cdot \frac{V_2}{R_i} \\ \therefore V_2 &= \frac{M \cdot S}{1 + \frac{L_2 \cdot S}{R_i}} \cdot I_1 \\ \therefore I_2 &= \frac{-M \cdot S}{R_i + L_2 \cdot S} \cdot I_1 \\ \therefore V_1 &= \left(L_1 \cdot S - \frac{M^2 \cdot S^2}{R_i + L_2 \cdot S} \right) \cdot I_1 \end{aligned}$$

Además:

$$\begin{aligned} V_1 &= \frac{1}{C \cdot S} \cdot I = \left(-V_i \frac{h_{fe}}{h_{ie}} - I_1 \right) \cdot \frac{1}{C \cdot S} \\ \therefore -V_i \cdot \frac{h_{ie}}{h_{fe}} - I_1 &= C \cdot S \cdot V_1 = C \cdot S \cdot \left(L_1 \cdot S - \frac{M^2 \cdot S^2}{R_i + L_2 \cdot S} \right) \cdot I_1 \\ \therefore -V_i \cdot \frac{h_{ie}}{h_{fe}} &= \left[C \cdot S \cdot \left(L_1 \cdot S - \frac{M^2 \cdot S^2}{R_i + L_2 \cdot S} \right) + 1 \right] \cdot I_1 \end{aligned}$$

$$\begin{aligned} \therefore -V_i \cdot \frac{h_{ie}}{h_{fe}} &= \left[C \cdot S \cdot \left(L_1 \cdot S - \frac{M^2 \cdot S^2}{R_i + L_2 \cdot S} \right) + 1 \right] \cdot \frac{R_i + L_2 \cdot S}{M \cdot S} \cdot V_2 \\ \therefore -\frac{V_i}{V_2} &= \frac{h_{fe}}{h_{ie}} \frac{C \cdot S \cdot (L_1 \cdot S \cdot (R_i + L_2 \cdot S) - M^2 \cdot S^2) + R_i + L_2 \cdot S}{R_i \cdot M \cdot S} \end{aligned}$$

Haciendo la equivalencia $S = j \cdot \omega$

$$\begin{aligned} \therefore -\frac{V_i}{V_2} &= \frac{h_{fe}}{h_{ie}} \frac{(1 - C \cdot L_1 \cdot \omega^2) \cdot R_i - j \cdot [C \cdot (L_1 \cdot L_2 - M^2) \cdot \omega^3 + L_2 \cdot \omega]}{j \cdot R_i \cdot M \cdot \omega} \\ &= \frac{h_{fe}}{h_{ie}} \frac{L_2 \cdot \omega + (M^2 - L_1 \cdot L_2) C \cdot \omega^3 + j \cdot R_i \cdot (L_1 \cdot C \cdot \omega^2 - 1)}{R_i \cdot M \cdot \omega} \end{aligned}$$

$$\text{Im}\left(-\frac{V_i}{V_2}\right) = 0 \quad \Leftrightarrow \quad L_1 \cdot C \cdot \omega^2 - 1 = 0 \quad \boxed{\omega = \frac{1}{\sqrt{L_1 \cdot C}}}$$

En esas condiciones:

$$-\frac{V_i}{V_2} = \frac{h_{fe}}{h_{fe}} \cdot \frac{L_2 \cdot \omega + (M^2 - L_1 \cdot L_2) \cdot \frac{1}{L_1}}{R_i \cdot M} = \frac{h_{fe}}{h_{fe}} \cdot \frac{M}{L_1 \cdot R_i}$$

$$\therefore -\frac{V_2}{V_i} = \frac{R_i}{h_{ie}} \cdot \frac{L_1}{M} \cdot h_{fe} \quad \therefore \quad \boxed{h_{fe} \cdot \frac{L_1}{M} \cdot \frac{R_i}{h_{ie}} > 1}$$

1.9.9 Aplicaciones:

Los osciladores LC se aplican para frecuencias mayores de 100KHz, ya que a frecuencias menores, el factor de mérito Q de las bobinas es malo y según veremos, la estabilidad de frecuencia será pobre. Entre las aplicaciones de estos se encuentran la generación de frecuencia intermedia y de portadoras para transmisión de radiofrecuencia.

$$h_{fe} \cdot \frac{n_1}{n_2} \cdot \frac{R_i}{h_{ie}} > 1$$

1.9.10 Osciladores de baja frecuencia.

Para frecuencias menores que 100KHz, se trata de evitar el uso de bobinas, surgiendo en los osciladores RC. Ejemplo de esto son:

- a) Por rotación de fase
- b) Por puente de Wien

1.9.11 Oscilador por rotación de fase.

Consiste en utilizar un elemento activo y una cascada de células RC que producen, cada una, una rotación de fase de 90° que sumadas dan como máximo una rotación de fase 270°.

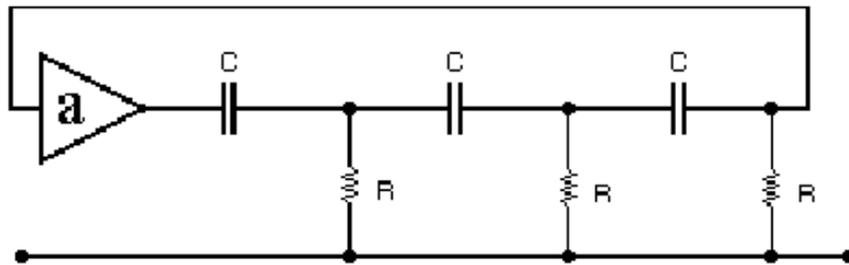


Fig. 125

Para alguna frecuencia se obtiene una fase de 180° que es lo que se necesita para obtener el “CRITERIO DE BARKHOUSEN”.

La salida se obtiene de la salida del elemento activo.

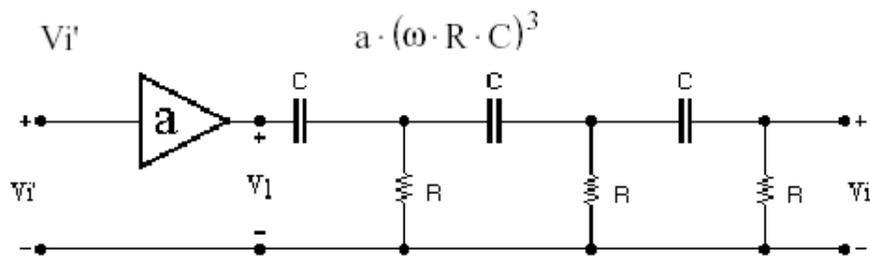


Fig. 126

El estudio de este oscilador comienza con la apertura del lazo:

Puede verificarse que:

De donde:

$$\frac{V_{i'}}{V_i} = \frac{(\omega \cdot R \cdot C)^3}{(\omega \cdot R \cdot C)^3 - 5 \cdot (\omega \cdot R \cdot C) - j \cdot [6 \cdot (\omega \cdot R \cdot C)^2 - 1]}$$

Por lo que sí debe ser:

$$\text{Im}\left(\frac{V_{i'}}{V_i}\right) = 0$$

Entonces se obtiene:

$$6 \cdot (\omega \cdot R \cdot C)^2 - 1 = 0$$
$$\therefore \omega = \frac{1}{\sqrt{6} \cdot R \cdot C}$$

Bajo esas condiciones

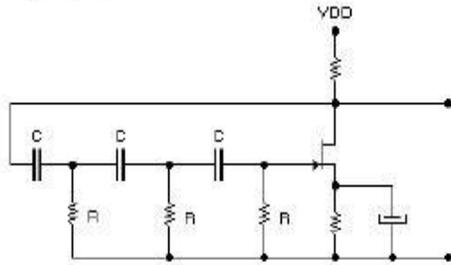
$$\frac{V_{i'}}{V_i} = \frac{a \cdot \frac{1}{6}}{\frac{1}{6} - 5} = -\frac{a}{29}$$

Para que el circuito oscile debe ser:

$$-\frac{a}{29} > 1$$
$$\therefore a < 0 \quad \text{y además} \quad |a| > 29$$

Por lo tanto debe ser un amplificador inversor con ganancia mayor que 29.

Ejemplo con un FET:



Ejemplo con un BJT:

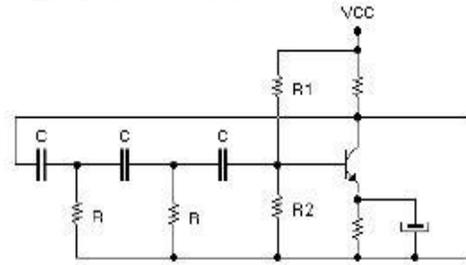


Fig. 127

En el ejemplo con BJT debe ser $R1/R2/hie = R$ de lo contrario, si bien oscila, lo hace a una frecuencia distinta de la calculada.

1.9.12 Oscilador a puente de Wien.

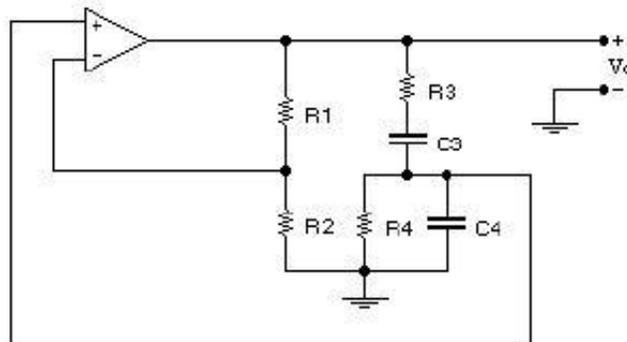


Fig. 128

Abriendo el lazo se obtiene:

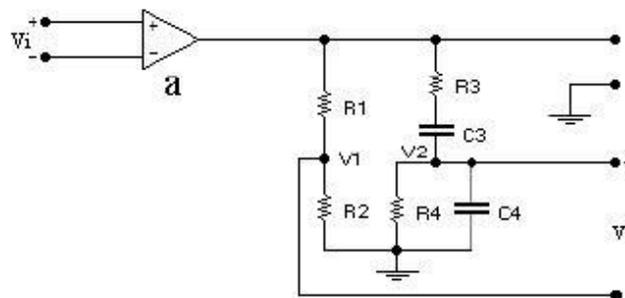


Fig. 129

En donde debe cumplirse:

$$V_2 = a \cdot V_i = \frac{\frac{R_4 \cdot \frac{1}{C_4 \cdot S}}{R_4 + \frac{1}{C_4 \cdot S}}}{R_3 + \frac{1}{C_3 \cdot S} + \frac{R_4 \cdot \frac{1}{C_4 \cdot S}}{R_4 + \frac{1}{C_4 \cdot S}}} = \dots$$

$$\dots = a \cdot V_i \cdot \frac{R_4 \cdot C_3 \cdot S}{R_3 \cdot C_3 \cdot R_4 \cdot C_4 \cdot S^2 + (R_3 \cdot C_3 + R_4 \cdot C_4 + R_4 \cdot C_3) \cdot S + 1}$$

$$V_1 = \frac{R_2}{R_1 + R_2} \cdot a \cdot V_i$$

$$\frac{V_i'}{V_i} = \frac{V_2 - V_1}{V_i} = \dots = a \left(-\frac{R_2}{R_1 + R_2} + \frac{R_4 \cdot C_3 \cdot S}{R_3 \cdot C_3 \cdot R_4 \cdot C_4 \cdot S^2 + (R_3 \cdot C_3 + R_4 \cdot C_4 + R_4 \cdot C_3) \cdot S + 1} \right)$$

Para que en $S = j \omega_0 V_i' / V_i$ sea real, basta con que el segundo término lo sea, y como su numerador es imaginario, basta con que su denominador sea imaginario. Por lo tanto:

$$-R_3 \cdot C_3 \cdot R_4 \cdot C_4 \cdot \omega_0^2 + 1 = 0$$

Por lo tanto:

$$\omega_0^2 = \frac{1}{R_3 \cdot C_3 \cdot R_4 \cdot C_4}$$

Si se elige:

$$\boxed{R_3 \cdot C_3 = R_4 \cdot C_4 = \tau}$$

Por lo que resulta:

$$\boxed{\omega_0^2 = \frac{1}{\tau}}$$

Simplificando el calculo de la frecuencia

En esta frecuencia:

$$\frac{V_i'}{V_i}(j \cdot \omega_o) = a \cdot \left(-\frac{R_2}{R_1 + R_2} + \frac{R_4}{2 \cdot R_3 + R_4} \right) > 1$$

Por lo que para que el circuito oscile:

$$-\frac{R_2}{R_1 + R_2} + \frac{R_4}{2 \cdot R_3 + R_4} > \frac{1}{a}$$

Observar que si $a > 0$, la realimentación positiva es mayor que la negativa (la máxima realimentación positiva es para $w = w_0$)

1.9.13 Diagrama de polos y ceros del puente de Wien.

Algunas veces se toma $R_3 = R_4$ con lo que $C_3 = C_4$. En ese caso, haciendo los cálculos, tenemos:

$$\frac{V_i'}{V_i} = -\frac{R_2}{R_1 + R_2} \cdot \frac{\tau^2 \cdot S^2 + \left(2 - \frac{R_1}{R_2}\right) \cdot \tau \cdot S + 1}{\tau^2 \cdot S^2 + 3 \cdot \tau \cdot S + 1}$$

Donde se observa que tiene dos polos y dos ceros

$$POLOS: \quad \frac{-3 \pm \sqrt{5}}{2} \cdot \frac{1}{\tau}$$

$$CEROS: \quad \frac{\frac{R_1}{R_2} - 2 \pm \sqrt{\left(\frac{R_1}{R_2} - 2\right)^2 - 4}}{2} \cdot \frac{1}{\tau}$$

Normalmente la relación entre R_1 y R_2 es aproximadamente 2 ($R_1/R_2 \sim 2$), pues de lo contrario resulta que la relación entre V_i' y V_i es mucho mayor que 1 ($V_i'/V_i \gg 1$). Entonces los ceros son, aproximadamente:

$$\left(\frac{R_1}{2 \cdot R_2} - 1 \pm j \right) \cdot \frac{1}{\tau}$$

Por lo tanto para que el circuito oscile debe ser:

$$\frac{R_1}{2 \cdot R_2} - 1 > 0 \quad (\text{Polos positivos}) \Rightarrow R_1 > 2 \cdot R_2$$

Con lo que el lugar de las raíces será:

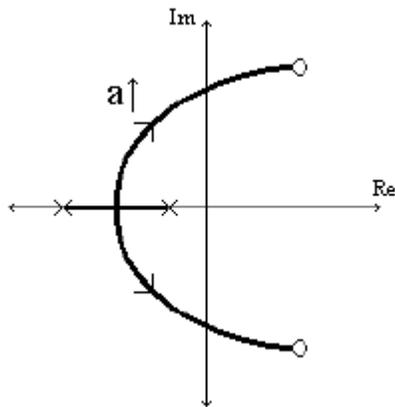


Fig. 130

La ganancia a debe ser suficientemente alta como para que los polos estén en el semiplano real positivo.

1.9.14 Estabilidad en Osciladores.

Hay cuatro tipos de inestabilidad en osciladores:

- i) La inestabilidad inherente al oscilador
- ii) La inestabilidad que puede ocasionarse a causa de la presencia de otros polos en el amplificador, que al realimentarse se vuelve inestable generalmente en alta frecuencia.
- iii) La inestabilidad de frecuencia
- iv) La inestabilidad de amplitud

1.9.15 Inestabilidad debido a polos del amplificador.

Supongamos que además de los polos de la red de realimentación el amplificador aporta otros polos, que es la situación que ocurre en la práctica. Ejemplificando con el puente de Wien, el nuevo lugar de las raíces será:

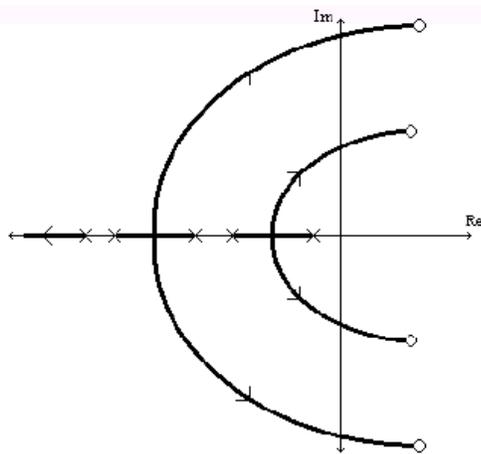


Fig. 131

Por lo tanto si la ganancia en continua del amplificador es suficientemente alta, de modo que cuatro polos pasen al semiplano real positivo, se tendrán dos modos naturales de la forma: $e^{at} \cdot \text{sen}(\omega \cdot t)$ para $a > 0$

con lo cual la salida será:

$$A_1 \cdot e^{a_1 t} \cdot \text{sen}(\omega_1 \cdot t) + A_2 \cdot e^{a_2 t} \cdot \text{sen}(\omega_2 \cdot t)$$

Mientras funcione linealmente. Cuando entre en saturación, las amplitudes se acomodaran de modo que se tenga:

$$A_1 \cdot \text{sen}(\omega_1 \cdot t) + A_2 \cdot \text{sen}(\omega_2 \cdot t)$$

1.9.16 Referencias Bibliográficas:

- Burns, S.G. y P.R. Bond, principles of Electronic Circuits, St Paul, MN: West Publishing Co., 1987.
- Colclaser, R. A., D. A. Reamen y C. F. Hawkins, Electronic Circuit Analysis: Basic Principles, New York: John Wiley and Sons, inc, 1984.
- Gaussi, M. S., Electronic Devices and circuits : Discrete and Integrated. New York: Holt, rinehart, and Winston.
- Hambley, A. R., Electronics, new York: Macmillian Publishig Co. 1994
- Horenstein, M.N., Microelectronics Circuit and Device. 2ª. Ed. En Glewood Cliffs, N.J.: Prentice hall, inc., 1995.
- Horowitz, P. y W. Hill. The Art of Electronics. 2ª. Ed. New York: Cambridge University Press, 1989.
- Millman, J. y A. Graybel, microelectronics, 2ª. Ed. New York: McGraw-Hill Book Co., 1987.
- Savant, C.J., Jr., M. S. Roden y G. L. Carperter, Electronic Circuit Design: An Engineering Aproach. 2ª. Ed. Redwood city. C. A.: The Benjamín-Cummings Publishing Co., 1991

CAPITULO II

PRACTICAS DE LABORATORIO

2.1 PRACTICA 1

**UNIVERSIDAD DE EL SALVADOR
FACULTAD DE INGENIERIA Y ARQUITECTURA
ESCUELA DE INGENIERIA ELECTRICA
DEPARTAMENTO DE ELECTRONICA
LABORATORIO DE:**

Polarización de un transistor bipolar y JFET

1.- Objetivos

Polarizar a un transistor significa fijar unas tensiones y corrientes DC en sus terminales para que opere en un punto de trabajo concreto. En esta práctica se analiza la polarización de un transistor bipolar y JFET en las tres zonas de funcionamiento: lineal, saturación y corte, y se extrae experimentalmente algunas de las características más significativas de estos dispositivos en las diferentes regiones de operación.

2.- Realización

A) Realizar el montaje en el laboratorio del circuito de polarización del transistor bipolar que se muestra en la figura P1.1. Determinar el valor de la resistencia RB2 que fije la VCE a 5 V. Calcular teórica y experimentalmente el punto de trabajo del transistor. Estimar el valor de hFE.

B) Calcular el valor de R_{B2} para que la intensidad de base sea 3 veces la mínima que sature al circuito.

Calcular teórica y experimentalmente el punto de trabajo del transistor. Determinar el valor de $h_{FE}(\text{sat}) = I_C(\text{sat})/I_B(\text{sat})$. Nota: Hacer las aproximaciones que se consideren oportunas justificándolas.

C) Con el anterior valor de R_{B2} , retírese la resistencia R_{B1} del circuito. Calcular teórica y experimentalmente el punto de trabajo del transistor. ¿En qué región opera el transistor? Determinar teóricamente el valor de R_{B1} que haga entrar al transistor en conducción. Medir las tensiones y corrientes en los diferentes componentes del circuito.

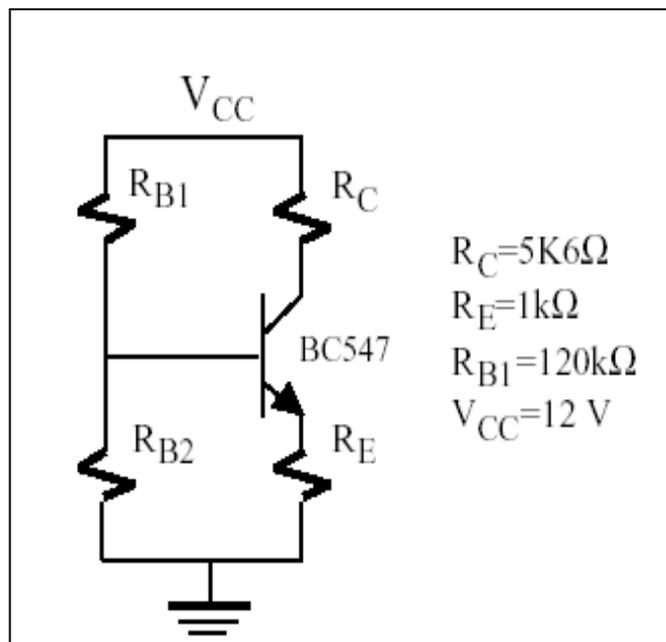


Figura P1.1. Circuito polarización de un transistor bipolar.

D) Realizar el montaje en el laboratorio del circuito de polarización del transistor JFET de la figura P1.2. Proponer un experimento para obtener los parámetros $IDSS$ y V_P de este transistor. Medir la $IDSS$ y V_P para tres transistores distintos y observar la dispersión de valores. Comprobar que los valores están dentro de los rangos máximos: $1\text{mA} < IDSS < 5\text{mA}$ y $-6\text{ V} < V_P < -0.5\text{ V}$.

E) Representar gráficamente V_{GS} e I_D variando el potenciómetro R_S ; comparar esta gráfica con la proporcionada por el fabricante.

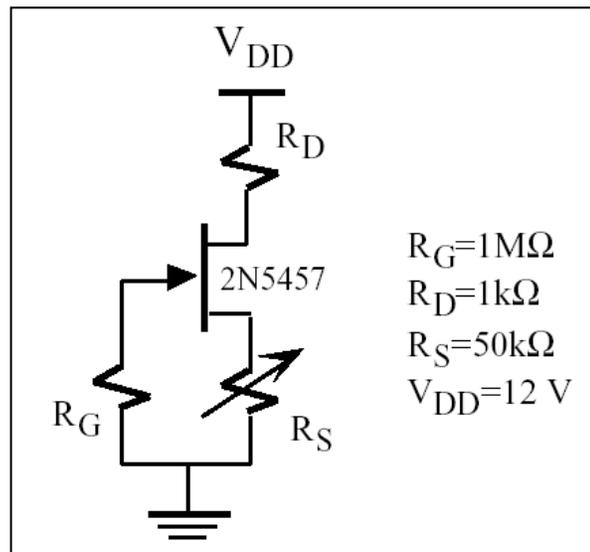


Figura P1.2. Circuito polarización de un transistor JFET.

2.2 PRACTICA 2

**UNIVERSIDAD DE EL SALVADOR
FACULTAD DE INGENIERIA Y ARQUITECTURA
ESCUELA DE INGENIERIA ELECTRICA
DEPARTAMENTO DE ELECTRONICA
LABORATORIO DE:**

Análisis y diseño de amplificadores monoetapa

1.- Objetivos

El objetivo de esta práctica consiste en diseñar, analizar y caracterizar una etapa amplificadora basada en un transistor bipolar y en un JFET. Esta práctica tiene dos partes: polarización y amplificación. En primer lugar es preciso determinar el valor de las resistencias que fijen el punto de trabajo de acuerdo a unas condiciones impuestas y posteriormente se realiza la medida experimental de los parámetros de ganancia de tensión y corriente, impedancia de entrada y de salida que van a caracterizar la etapa justificando las desviaciones existentes con los valores obtenidos de forma teórica.

2.- Realización

A) Determinar el valor de las resistencias del circuito de la figura P2.1 para que su punto de trabajo se encuentre en la mitad de la recta estática de carga y la tensión de colector sea $V_C=7$ V. Comprobar experimentalmente el resultado.

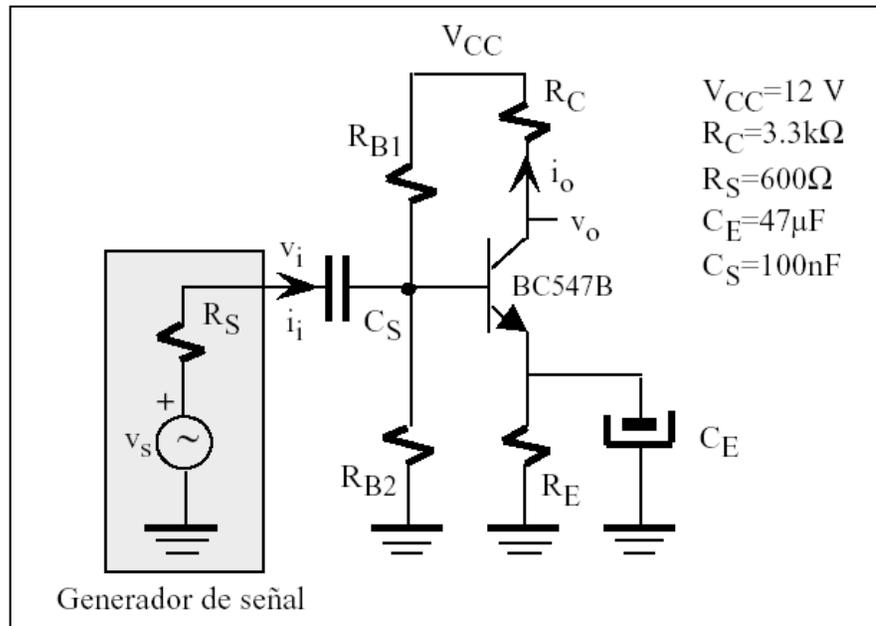
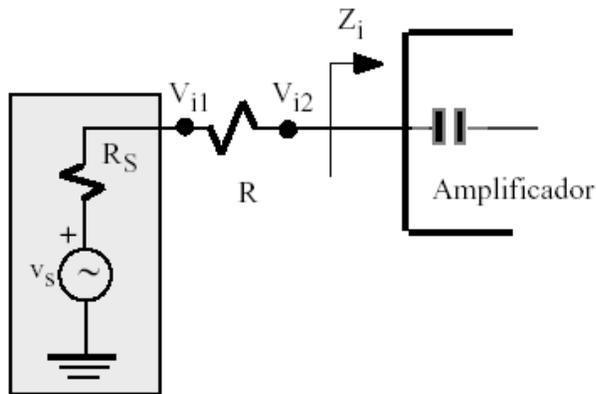


Figura P2.1. Circuito amplificador monoetapa.

B) Determinar teóricamente la impedancia de entrada en el rango de frecuencias medias (observar el desfase de 180° entre la entrada v_i y la salida v_o). Comprobar este valor en el laboratorio de modo experimental, usando para ello el esquema de la figura P2.2; la resistencia R debe ser de un valor cercano a la impedancia de entrada calculada de forma teórica.

C) Determinar teóricamente la ganancia en tensión $\Delta_V = v_o/v_i$ y $\Delta_{V_S} = v_o/v_s$. Verificar experimentalmente estos valores, y compararlos con los obtenidos de forma teórica, justificando si fuesen necesarias las desviaciones existentes entre ambos datos. Para obtener tensiones de entrada pequeñas, utilizar el atenuador de 20 dB del generador de señales.



Generador de señal

$$Z_i = \frac{V_{i2}}{\frac{V_{i2} - V_{i1}}{R}}$$

Figura P2.2. Montaje para calcular la impedancia de entrada y expresión de Z_i .

D) Retirar el condensador CS y conectar el generador de señal directamente. Medir el punto de trabajo del transistor. Explicar qué ha sucedido en el circuito.

E) Aumentar la amplitud de la señal de entrada hasta que se produzca recorte en la señal de salida. Determinar la causa que produce dicho recorte y comprobarlo teóricamente.

F) Determinar teóricamente la ganancia en corriente $\Delta_I = i_o/i_i$ y comprobar si coincide con el resultado práctico Para ello, colocar una resistencia R a la entrada como en la figura P2.2 de forma que

$$A_I = \frac{i_o}{i_i} = \frac{\frac{v_o}{R_C}}{\frac{v_{i2} - v_{i1}}{R}}$$

Comprobar que se verifica $\Delta_I = \Delta_V Z_i / RC$.

G) Medir experimentalmente la impedancia de salida utilizando el montaje de la figura P2.3. Para ello, realizar los siguientes pasos:

- Medir la tensión de salida para una amplitud de entrada, con la llave abierta.
- Conectar una carga, de modo que $R > 5Z_o$ (Z_o teórica), y cerrar la llave.
- Relacionar mediante ecuaciones la tensión de salida antes y después de conectar la resistencia R con la impedancia de salida. Nota: verificar que al cerrar la llave la señal de entrada v_i del amplificador y la tensión en v'_o tiene el desfase correcto; si esto ocurriese se debe aumentar el valor de C , o bien la frecuencia de trabajo.

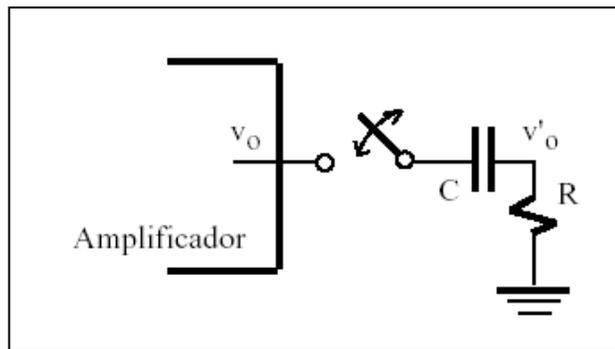


Figura P2.3. Montaje para calcular la impedancia de salida.

H) Diseñar un amplificador basado en NJFET 2N5457 que tenga las siguientes características: $Z_i > 300k\Omega$,
 $Z_o > 4k\Omega$ y $|AV| > 5$.

Realizar el montaje del circuito y la comprobación experimental de los resultados.

Nota: Ver fotografía del circuito armada en Anexo 2

2.3 PRACTICA 3

**UNIVERSIDAD DE EL SALVADOR
FACULTAD DE INGENIERIA Y ARQUITECTURA
ESCUELA DE INGENIERIA ELECTRICA
DEPARTAMENTO DE ELECTRONICA
LABORATORIO DE:**

Respuesta en frecuencia de un amplificador

1.- Objetivos

Todos los amplificadores tienen limitación en frecuencia debido principalmente a los efectos capacitivos.

Generalmente, los condensadores externos, si existen, fijan la frecuencia de corte inferior del amplificador, y los condensadores parásitos e internos a los dispositivos la frecuencia de corte superior. El análisis en frecuencia de un amplificador permite fijar las tres zonas de operación: frecuencias bajas, frecuencias medias y frecuencias altas. En esta práctica se estudia el diagrama de Bode de un amplificador para caracterizar su respuesta en frecuencia y establecer sus frecuencias de corte inferior y superior. Se comprueba como estas frecuencias se pueden obtener a partir de una onda cuadrada que permite además analizar su respuesta en frecuencia por simple inspección de la señal de salida.

2.- Realización

A) Realizar el montaje del amplificador de la figura P3.1. Determinar teóricamente la frecuencia de corte inferior suponiendo que los condensadores C_B y C_E limitan esta frecuencia. Determinar teóricamente la frecuencia de corte superior suponiendo que C_C fija esta frecuencia; despreciar los efectos de los condensadores internos al transistor. C_C se ha introducido de una manera artificial para reducir la frecuencia de corte superior y que pueda ser medida con el equipo de laboratorio; esta frecuencia es de 30MHz sin este condensador.

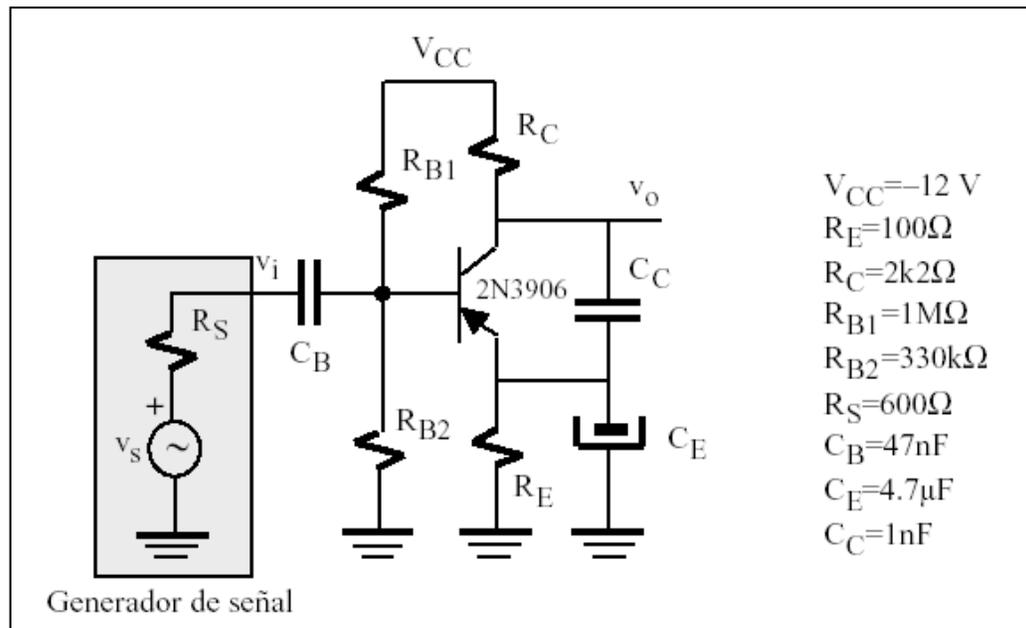


Figura P3.1. Amplificador

B) Obtener experimentalmente la respuesta en frecuencia del amplificador y comprobar los resultados con los obtenidos en el anterior apartado. Dibujar la repuesta en dos formatos: escala semilogarítmica y escala logarítmica; utilizar las gráficas de las hojas adjuntas. Describir como se identifican las dos frecuencias de corte en ambas gráficas.

C) Si el condensador CE se sustituye por otro de valor 200nF, representar gráficamente la respuesta en frecuencia utilizando las mismas gráficas del apartado

E). Explicar brevemente el motivo de la nueva respuesta en frecuencia justificando los distintos tramos y compararlos con los obtenidos en el apartado

3.- Análisis de respuesta en frecuencia basado en una onda cuadrada

Un análisis aproximativo de la respuesta en frecuencia puede ser realizado experimentalmente aplicando una onda cuadrada a la entrada del amplificador y observando y midiendo la forma de onda de salida. Esta forma de onda revela el comportamiento a bajas y altas frecuencias del amplificador; este proceso se denomina verificación mediante onda cuadrada. En la figura P3.2.a se muestra la señal de entrada y las figuras P3.2.b a P3.2.e las diferentes señales de salida en función del tipo de respuesta en frecuencia del amplificador. Las figuras P3.2.b y P3.2.c indican que el amplificador tiene una frecuencia de corte inferior alta o muy alta, respectivamente. De una manera similar, las figuras P3.2.d y P3.2.e indican que el amplificador tiene una frecuencia de corte superior baja o muy baja, respectivamente.

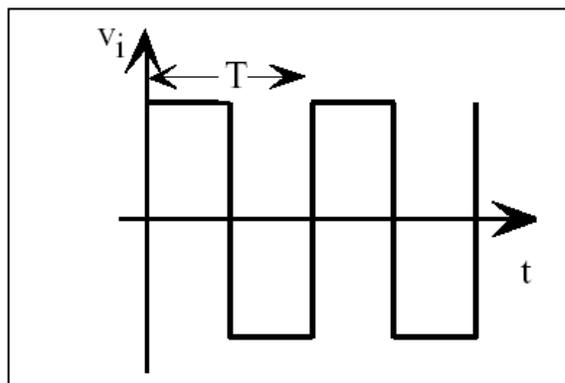
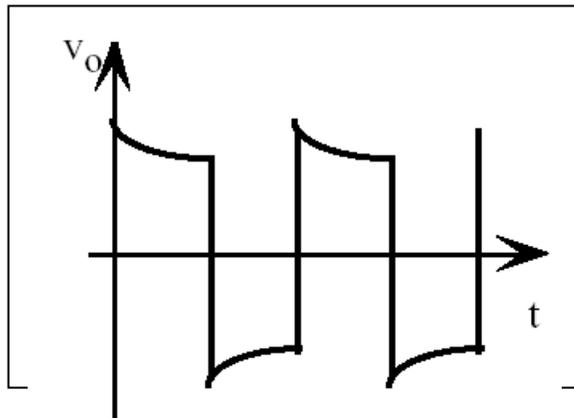
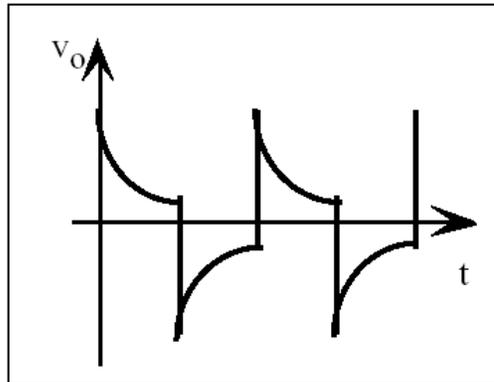


Figura P3.2.a. Señal de entrada.



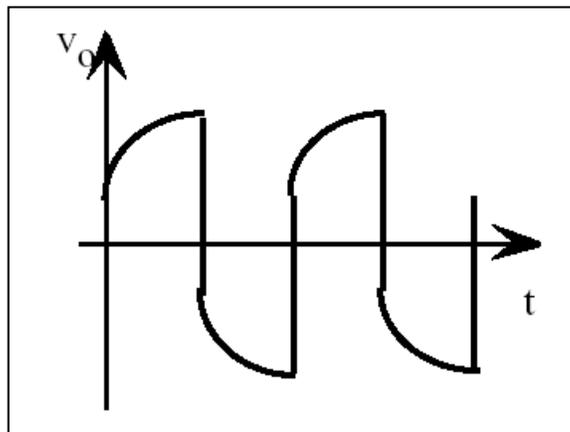
Pobre respuesta a baja frecuencia.

Figura P3.2.b



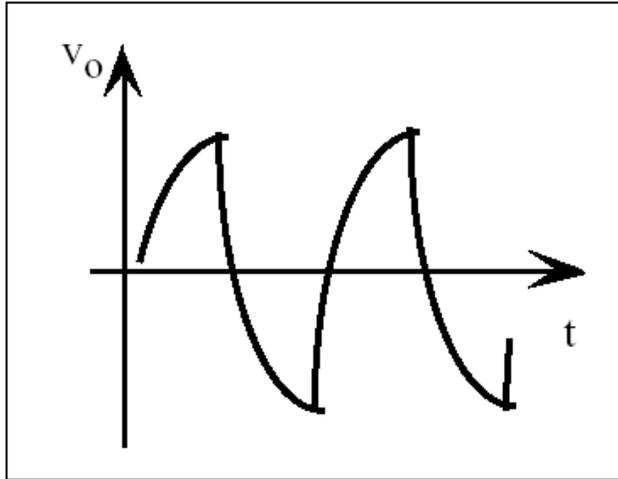
Muy pobre respuesta a baja frecuencia.

Figura P3.2.c.



Pobre respuesta a alta frecuencia.

Figura P3.2.d



Muy pobre respuesta a alta frecuencia.

Figura P3.2.e

Esas frecuencias de corte se pueden obtener analizando con detalle la respuesta del amplificador cuando se aplica una onda cuadrada de periodo T . En la figura P3.3 se muestra los puntos que definen la f_H y f_L como

Frecuencia de corte superior

$$\rightarrow f_H = \frac{0.35}{t_r}$$

Frecuencia de corte inferior

$$\rightarrow f_L = \frac{\frac{V_p - V_v}{V_p}}{\pi T}$$

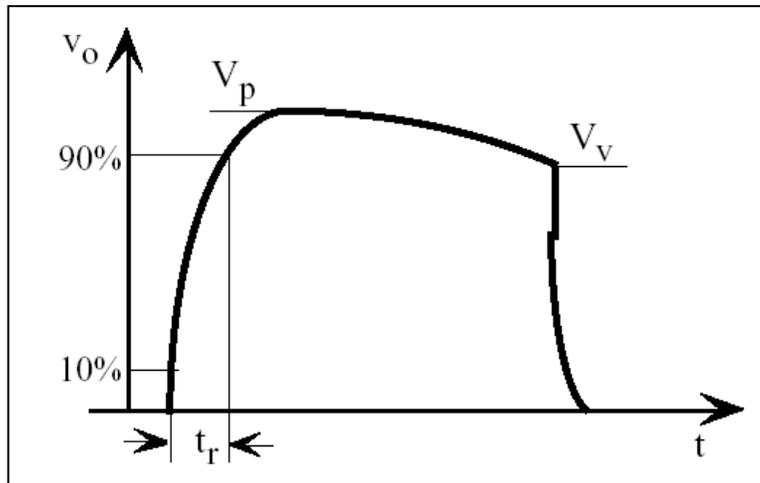


Figura P3.3. Respuesta del amplificador a una entrada cuadrada.

D) Aplicar una onda cuadrada de 20kHz y 30mV de amplitud al circuito de la figura P3.3. Analizar la salida resultante utilizando las indicaciones sobre impresionadas en la pantalla del osciloscopio de la figura P3.4.

Obtener las frecuencias de corte superior e inferior utilizando las fórmulas de la ecuación

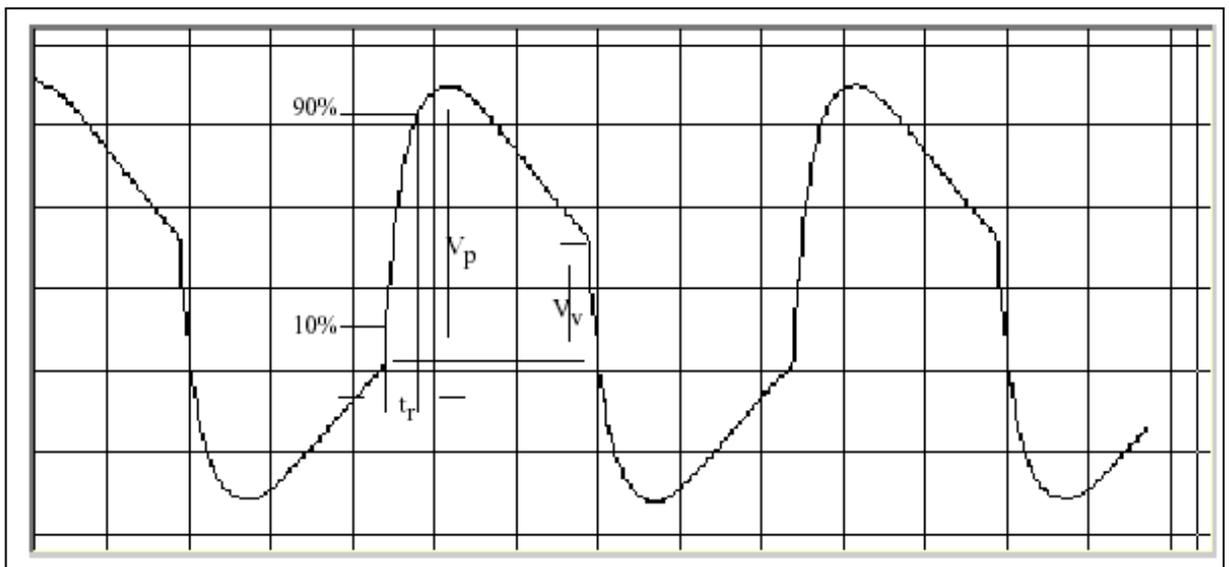


Figura P3.4. Visualización en el osciloscopio de la señal de salida.

Nota: Ver fotografía del circuito armada en Anexo 2

2.4 PRACTICA 4

**UNIVERSIDAD DE EL SALVADOR
FACULTAD DE INGENIERIA Y ARQUITECTURA
ESCUELA DE INGENIERIA ELECTRICA
DEPARTAMENTO DE ELECTRONICA
LABORATORIO DE:**

Amplificador multietapa: Efecto de realimentación negativa

1.- Objetivos

Los amplificadores multietapa permiten obtener características de amplificación que no es posible obtener con una etapa básica. Esta práctica tiene como objetivo el análisis de un amplificador constituido por dos tipos diferentes de etapas básicas (EC y CC) conectadas en cascada. La respuesta en frecuencia y limitaciones en la amplitud máxima serán también consideradas. Por último, se añade a este amplificador una realimentación para estudiar su efecto sobre las características amplificadoras del circuito. Esta práctica exige un estudio teórico previo del circuito, imprescindible para comprender los datos experimentales que se van a obtener.

2.- Realización

A) Realizar el montaje en el laboratorio del amplificador multietapa de la figura P4.1. Determinar teórica y experimentalmente las tensiones colector y emisor en DC de cada transistor. Obtener teóricamente el modelo equivalente en tensión a frecuencias medias y verificarlo experimentalmente.

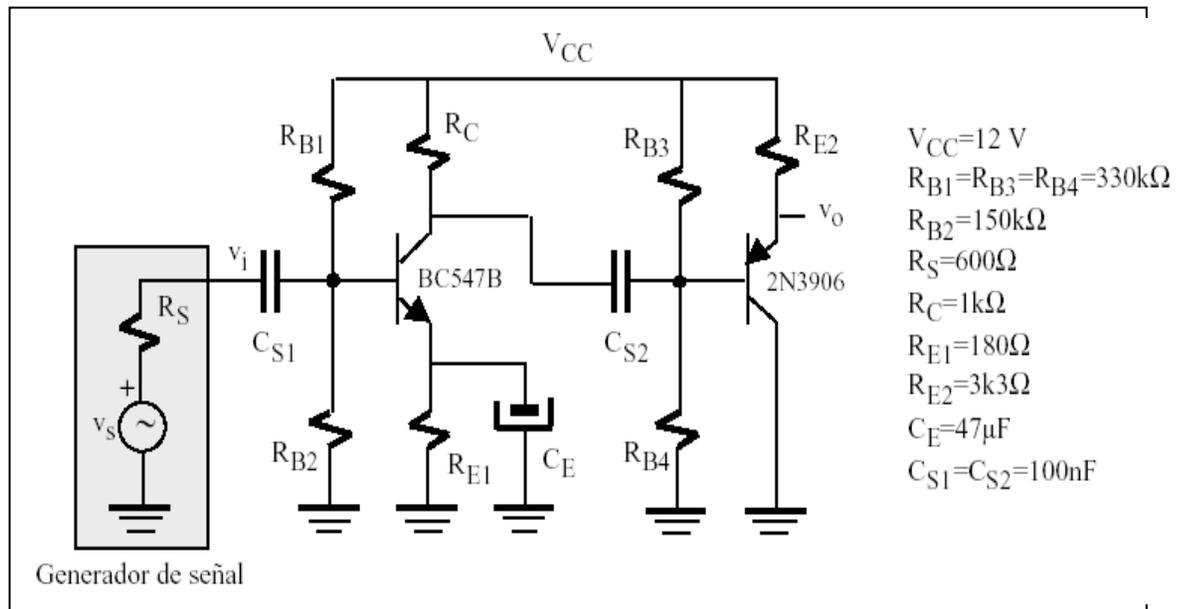


Figura P4.1. Amplificador Multietapa.

B) Determinar de forma teórica y experimental la frecuencia de corte inferior de este amplificador.

C) Aumentar la amplitud de la señal de entrada hasta que se produzca recorte en la señal de salida. Analizar individualmente cada etapa amplificadora básica para determinar la causa que produce dicho recorte.

D) Realimentar este amplificador multietapa con la red de realimentación que se muestra en la figura P4.2. Obtener de forma teórica el modelo equivalente en tensión. Medir experimentalmente la Δ_v y Z_i ; la Z_o no es posible medirla. ¿Por qué la ganancia en tensión es prácticamente la misma?

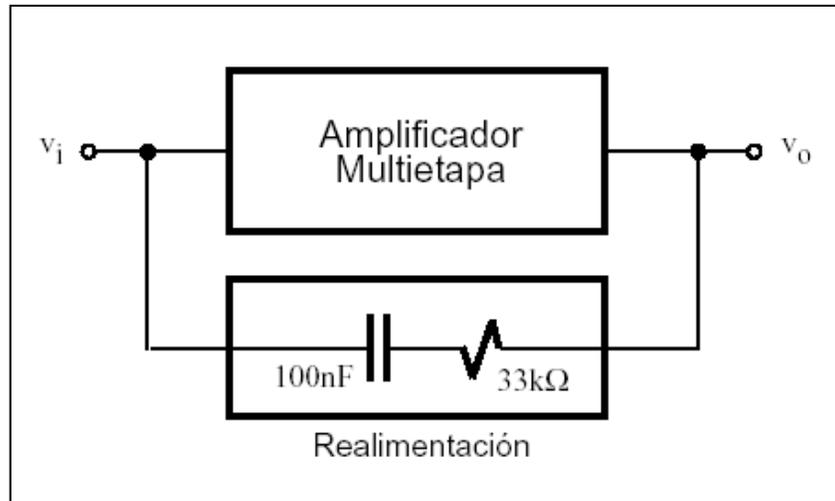


Figura P4.2. Esquema de la realimentación introducida en el amplificador multietapa de la figura P4.1.

Nota: ver fotografía del circuito armado en anexo dos.

2.5 PRACTICA 5

**UNIVERSIDAD DE EL SALVADOR
FACULTAD DE INGENIERIA Y ARQUITECTURA
ESCUELA DE INGENIERIA ELECTRICA
DEPARTAMENTO DE ELECTRONICA
LABORATORIO DE:**

Fuentes de corriente: Carga activa

1.- Objetivos

Las fuentes de corriente son unos de los circuitos de polarización más utilizados en circuitos integrados. En esta práctica se van a analizar dos tipos de fuente de corriente más comunes: fuente de corriente basada en un espejo de corriente y fuente de corriente Widlar. La primera proporciona niveles de intensidad de salida más altos que la segunda, pero su resistencia de salida es mucho más baja. Estas limitaciones se van a poner de manifiesto al medir experimentalmente las características de ambas fuentes. Por último, se analiza un amplificador que utiliza un espejo de corriente como carga activa que pone de manifiesto los problemas de polarización y la alta ganancia que se pueden obtener con este tipo de estructuras.

2.- Realización

A) Realizar el montaje en el laboratorio de la fuente de intensidad de la figura P5.1. Para este circuito, se pide:

1) Utilizando una resistencia variable de $50k\Omega$, representar gráficamente la I_o en función de R_L . ¿Cuál es el valor máximo de R_L para que se comporte como fuente de intensidad? ¿Por qué?

2) Calcular teóricamente el modelo equivalente Norton de la fuente. Medir experimentalmente los parámetros del equivalente Norton a partir de dos puntos de operación: $V_o=1\text{ V}$ y $V_o=10\text{ V}$.

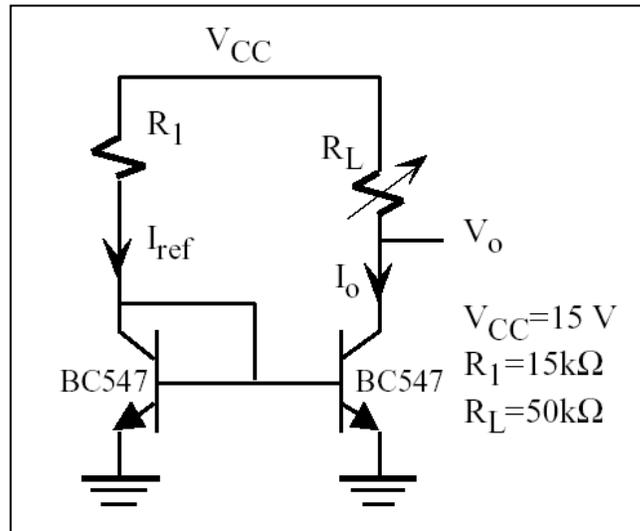


Figura P5.1. Espejo de corriente.

B) Realizar el montaje en el laboratorio de la fuente de corriente Widlar de la figura P5.2. Representar gráficamente la I_o en función de R_L . Obtener los parámetros del equivalente Norton a partir de dos puntos de operación.

C) Comparar ambas fuentes de corriente y comentar sus ventajas e inconvenientes.

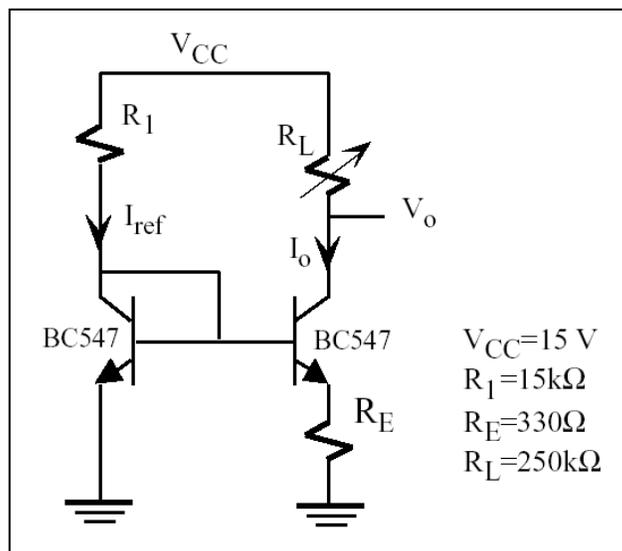


Figura P5.2. Fuente de corriente Widlar.

D) Montar el amplificador con carga activa de la figura P5.3. Determinar teóricamente el valor aproximado de la tensión OFFSET necesaria para la correcta polarización del circuito. A continuación se comprobará experimentalmente este valor. Para ello, es preciso utilizar la opción DC OFFSET del generador de señal que permite introducir una componente DC a su salida. Pulsar el botón de atenuación 20dB del generador de señal y reducir al mínimo la amplitud de salida en alterna. Variando el potenciómetro DC OFFSET obtener una tensión DC en v_o cercano a $V_{CC}/2$; este ajuste resulta un poco costoso. A continuación medir la componente en continua de la base del transistor NPN; este valor debe ser próximo a la tensión OFFSET teórica obtenida anteriormente.

E) En las anteriores condiciones medir la ganancia en tensión (v_o/v_i) procurando evitar el recorte de la tensión de salida. ¿Cuál es la ganancia teórica aproximada de este amplificador?

F) Medir las frecuencias de corte superior e inferior.

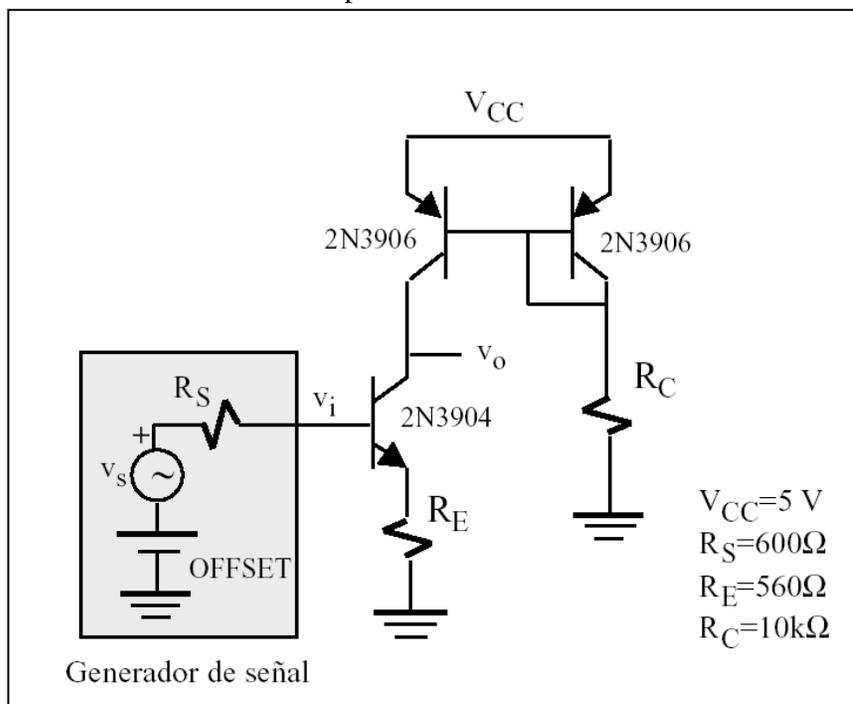


Figura P5.3. Amplificador con carga activa.

Importante: Para que las anteriores fuentes de intensidad funcionen correctamente es necesario que los transistores BC547 tengan la misma letra (A, B o C). Sin embargo, es posible que se detecten discrepancias respecto a los valores teóricos debido a las diferencias que pueden existir entre los transistores.

2.6 PRACTICA 6

**UNIVERSIDAD DE EL SALVADOR
FACULTAD DE INGENIERIA Y ARQUITECTURA
ESCUELA DE INGENIERIA ELECTRICA
DEPARTAMENTO DE ELECTRONICA
LABORATORIO DE:**

Análisis de un amplificador diferencial

1.- Objetivos

El amplificador diferencial es un circuito muy versátil que sirve como etapa de entrada típica de los amplificadores operacionales y en circuitos integrados tan diversos como en comparadores y circuitos lógicos ECL. En esta práctica se realiza el montaje y análisis de un amplificador diferencial sencillo donde se va a estudiar sus características de amplificación de modo común y modo diferencial.

2.- Realización

A) Realizar el montaje en el laboratorio del amplificador diferencial de la figura P6.1. Calcular teórica y práctica la tensión en continua de los nudos de salida para $v_{i1}=v_{i2}=0$ V. Aplicar una tensión DC a la entrada y obtener la VTC del circuito; representar el resultado de ambas salidas en una misma gráfica. Si la fuente de entrada no proporciona la suficiente sensibilidad utilizar un divisor de tensión a la entrada.

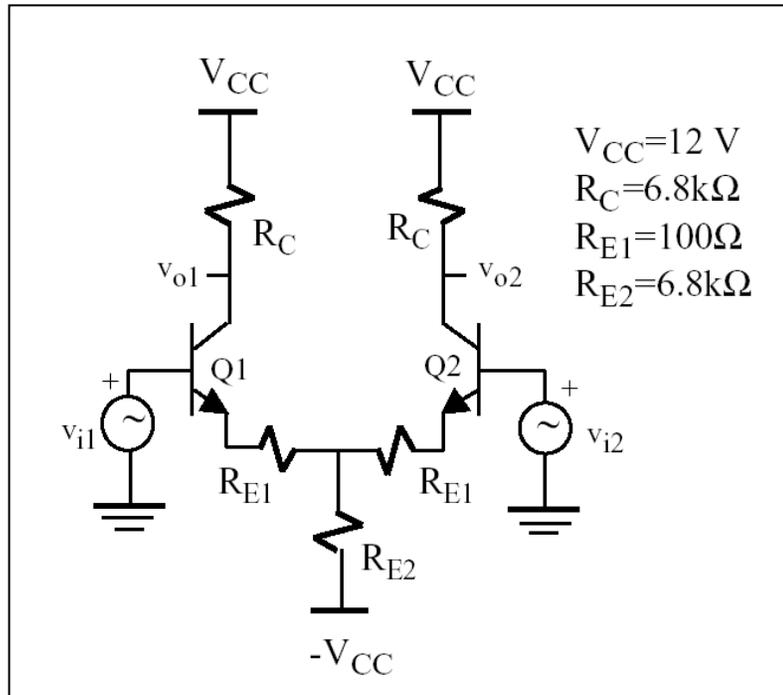


Figura P6.1. Amplificador diferencial.

B) Calcular teórica y práctica la ganancia en modo diferencial. Para ello, aplicar una tensión a v_{i1} con $v_{i2}=0$.

La ganancia en modo diferencial viene dada

$$A_d = \frac{v_{o2} - v_{o1}}{v_{i1}}$$

Utilizar la opción que existe en el osciloscopio para restar dos señales analógicas y obtener directamente el numerador.

C) Calcular teórica y práctica la ganancia en modo común. Para ello, conectar ambas entradas a una misma tensión v_s . La ganancia en modo común viene dada por

$$A_c = \frac{V_{o1}}{V_s} = \frac{V_{o2}}{V_s}$$

D) Calcular la relación de rechazo en modo común (CMRR) definida en decibelios como

$$CMRR = 20 \log_{10} \frac{A_d}{A_c}$$

Importante: Un amplificador diferencial está basado en la simetría. Este amplificador realizado con transistores discretos puede perder este factor y, por consiguiente, sus características tan particulares. Es preciso utilizar transistores de la misma letra y es posible que los resultados de la práctica no sean los esperados debido a la divergencia en los transistores.

2.7 PRACTICA 7

**UNIVERSIDAD DE EL SALVADOR
FACULTAD DE INGENIERIA Y ARQUITECTURA
ESCUELA DE INGENIERIA ELECTRICA
DEPARTAMENTO DE ELECTRONICA**

LABORATORIO DE:

Etapa de salida de la clase B *push-pull*

1.- Objetivos

Las etapas de salida de cualquier amplificador deben ser capaces de suministrar potencia a una carga y deben tener una resistencia de salida baja. La etapa de salida *push-pull* o de clase B es una de las más utilizadas por su alta eficiencia y su bajo consumo de energía en ausencia de señal de entrada. En esta práctica se analiza las características eléctricas de esta etapa de salida, y su modo de operación estudiando las formas de onda de las tensiones y corrientes en los transistores. El montaje de dos versiones diferentes de esta etapa permite estudiar el efecto de la distorsión de cruce y técnicas de eliminación para obtener circuitos más lineales.

2.- Realización

Las figuras P7.1 y P7.2 muestran dos tipos de polarización de una etapa de salida *push-pull* o clase B formada por los transistores complementarios 2N3904 y 2N3906. La figura P7.1 presenta a una etapa con distorsión de cruce, y la figura P7.2 una etapa clase AB con dos transistores en configuración de diodo que eliminan ese problema. En ambos circuitos es preciso ajustar el potenciómetro de forma que en ausencia de señal de entrada (nudo vi desconectado) la salida sea nula ($v_o=0$).

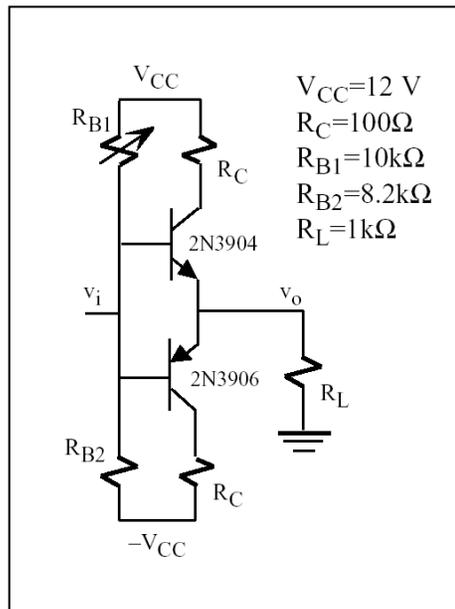


Figura P7.1. Etapa clase B con distorsión de cruce.

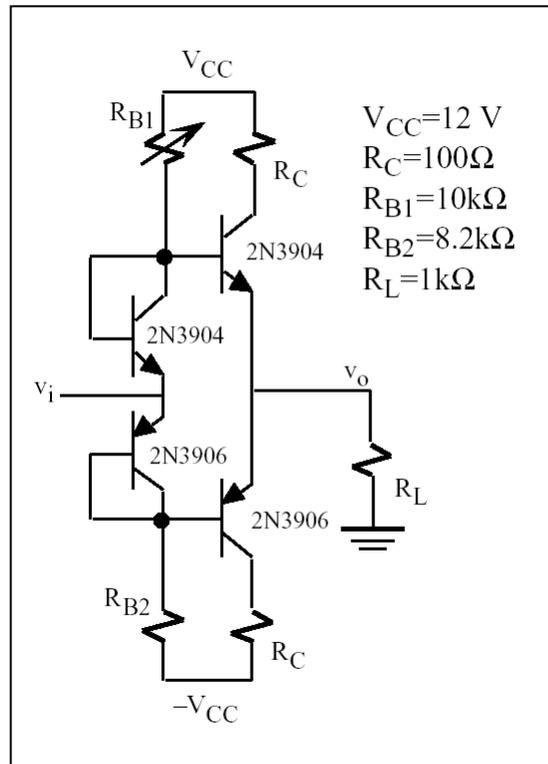


Figura P7.2. Etapa clase AB sin distorsión de cruce.

Para el circuito de la figura P7.1, se pide:

A) Representar gráficamente la VTC del circuito. Para ello, utilizar una fuente DC a la entrada. Medir los niveles de tensión de entrada que producen distorsión de cruce.

B) Aplicar una señal sinusoidal a la entrada de 5V de amplitud y visualizar v_o , IC1 e IC2. Representar gráficamente el resultado. Nota: Para medir las corrientes de colector en los transistores utilizar la caída de tensión en las resistencias de 100Ω .

Para el circuito de la figura P7.2, se pide:

A) Calcular teórica y experimental la corriente de colector en reposo de cada transistor.

B) Repetir el apartado

C). Comparar los resultados.

2.8 PRACTICA 8

UNIVERSIDAD DE EL SALVADOR
FACULTAD DE INGENIERIA Y ARQUITECTURA
ESCUELA DE INGENIERIA ELECTRICA
DEPARTAMENTO DE ELECTRONICA

LABORATORIO DE:

Caracterización y aplicaciones básicas del amplificador operacional

1.- Objetivos

El amplificador operacional es un amplificador diferencial de altas prestaciones, con una elevadísima ganancia en tensión cuando trabaja en lazo abierto (sin realimentación). Su uso está extendido en una gran variedad de aplicaciones lineales y no lineales. Ofrece todas las ventajas de los circuitos integrados monolíticos tales como pequeño tamaño, bajo precio, versatilidad, etc. Uno de los objetivos de esta práctica es tomar contacto con los amplificadores operacionales y comprobar sus prestaciones y limitaciones. Para ello, se analizan algunas configuraciones básicas que van a permitir comprobar aspectos relativos a las tensiones de polarización, efecto de las resistencias externas, limitaciones frecuenciales, “slew-rate”, etc.

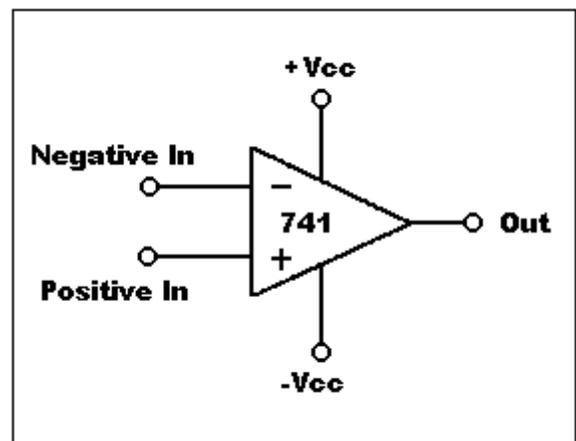


Figura P8.1. Amplificador Operacional 741.

2.- Realización

Realizar el montaje del amplificador inversor basado en el Am.Op 741 de la figura P8.2, utilizando tensiones de polarización ± 12 V. Las resistencias R_f y R_i tienen valores de $100\text{K}\Omega$ y $10\text{K}\Omega$ respectivamente.

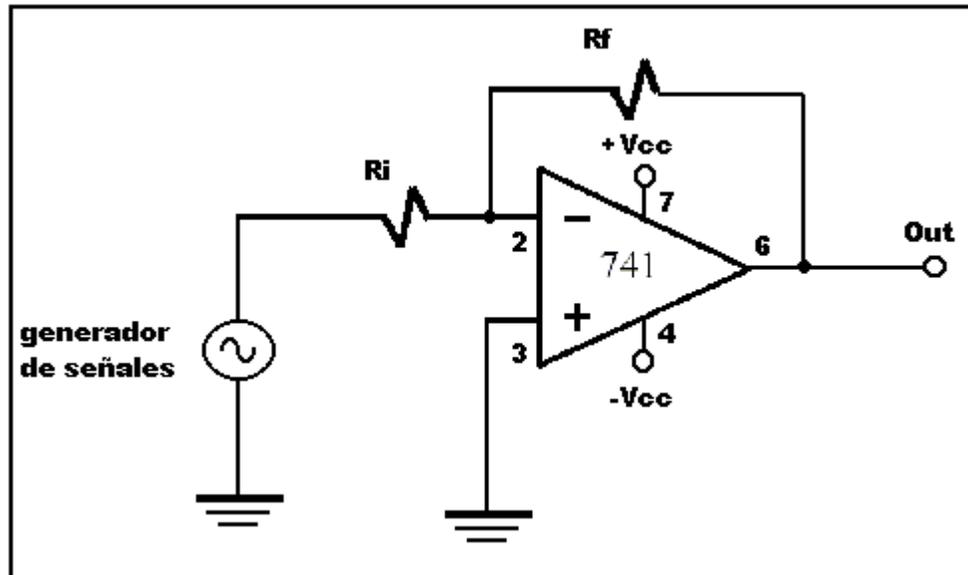


Figura P8.2. Amplificador.

- Medir la ganancia de este amplificador a frecuencias bajas.
- Representar gráficamente la respuesta en frecuencia del amplificador y determinar la frecuencia de corte superior y comprobar que coincide con la teórica. Nota: utilizar amplitudes de las señales suficientemente bajas para eliminar el efecto del "slew-rate".
- Aplicar una onda sinusoidal o cuadrada alrededor de 10kHz a la entrada y medir el "slew-rate" del amplificador. Para ello, es necesario aumentar la amplitud de salida hasta que se observe con claridad el "slew-rate".
- Demostrar teóricamente si la frecuencia de corte superior limita la frecuencia máxima de operación del amplificador o es el "slew-rate", en el caso de que la salida sea una onda sinusoidal de 5 voltios de amplitud y 10kHz de frecuencia. Comprobar estos resultados experimentalmente.

E) Colocar una resistencia de carga al amplificador de $100\ \Omega$. Aumentar la amplitud de entrada hasta que se produzca recorte en la tensión de salida. ¿Qué produce recorte y por qué? Calcular teóricamente la resistencia mínima de carga para $V_o=4\ \text{V}$.y comprobarlo experimentalmente.

F) Un potenciómetro de $250\text{k}\Omega$ conectado en las terminales 1 y 5 del Am.Op elimina los efectos “offset”. Montar el circuito de la figura P8.3 y ajustar el potenciómetro hasta que

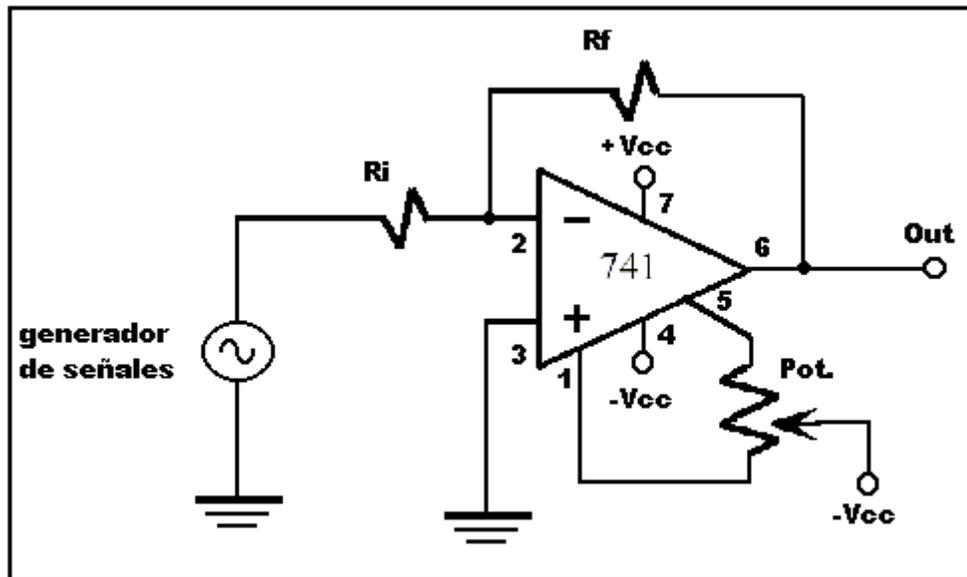


Figura P8.3

$V_o = 0\ \text{V}$. Se puede observar que si se calienta el Am.Op con el dedo se produce un desplazamiento de V_o debido a su deriva térmica.

G) Escriba sus propias conclusiones sobre la práctica, para la elaboración de un reporte.

Nota: ver fotografía del circuito armado en anexo dos.

2.9 PRACTICA 9

UNIVERSIDAD DE EL SALVADOR

FACULTAD DE INGENIERIA Y ARQUITECTURA

ESCUELA DE INGENIERIA ELECTRICA

DEPARTAMENTO DE ELECTRONICA

LABORATORIO DE:

Detector de nivel de luminosidad

1.- Objetivos

Los comparadores son circuitos no-lineales que permiten, como su propio nombre indica, comparar dos señales para determinar cual de ellas es mayor o menor. El resultado de la comparación es una señal binaria y básicamente se comporta como un convertidor analógica-digital de 1 bit. Como aplicación típica de un comparador, esta práctica tiene como objetivo analizar un circuito que permite detectar si la intensidad de luz en el ambiente supera o no un determinado valor indicado a través de un LED: intensidad de luz alta el LED estará encendido o, en caso contrario, estará apagado. Los elementos básicos de este circuito son el fototransistor BPX99 para medir la intensidad de luz y el comparador LM339 para realizar la comparación respecto a un nivel de referencia. En esta práctica se incluye además la realización de la fuente de alimentación regulada que proporciona la tensión de polarización necesaria a este circuito.

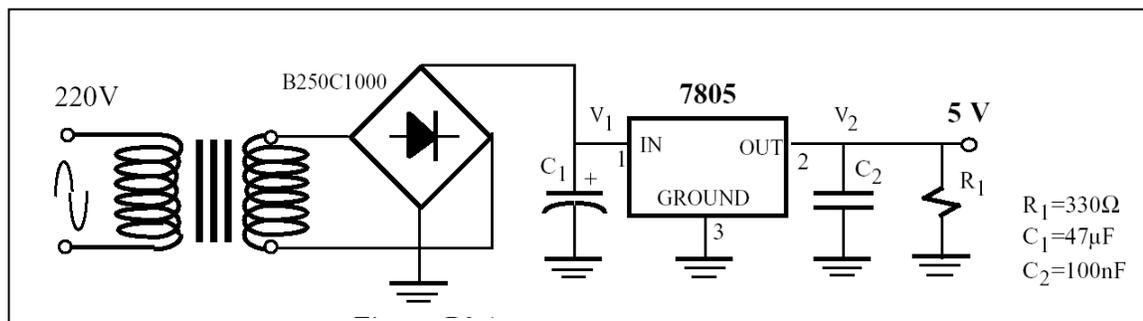


Figura P9.1. Fuente de alimentación regulada.

2.- Realización

En la figura P9.1 se indica el esquema de una fuente de tensión regulada basada en el regulador de tensión fijo positivo 7805 que proporciona una tensión de salida fija de 5 V. La fuente de alimentación no regulada con entrada de 220V (rms) a 50 Hz está constituida por un transformador, un puente de diodos (rectificador) y un condensador C1 de filtrado, y el circuito monolítico 7805 que regula y estabiliza la tensión de salida a 5 V.

Realizar el montaje de este circuito y comprobar la tensión de salida. Observar que el rizado que aparece a la entrada (V1) del regulador es eliminado a la salida (V2).

Realizar el montaje del circuito de la figura P9.2 en donde la tensión de polarización es proporcionada por la fuente de alimentación de la figura P9.1. Para este circuito se pide:

A) Comprobar el funcionamiento del circuito. Para ello, tapan el fototransistor con un objeto (por ejemplo, un capuchón de un bolígrafo negro) y observar el estado del diodo LED en función de la mayor o menor intensidad de luz que recibe el fototransistor.

B) Variando la intensidad de luz que recibe el fototransistor, representar gráficamente la VTC (V_i , V_o) de este circuito.

C) Si conecta la resistencia R4 a masa en vez de a 5 V, ¿funciona el circuito? ¿Por qué?

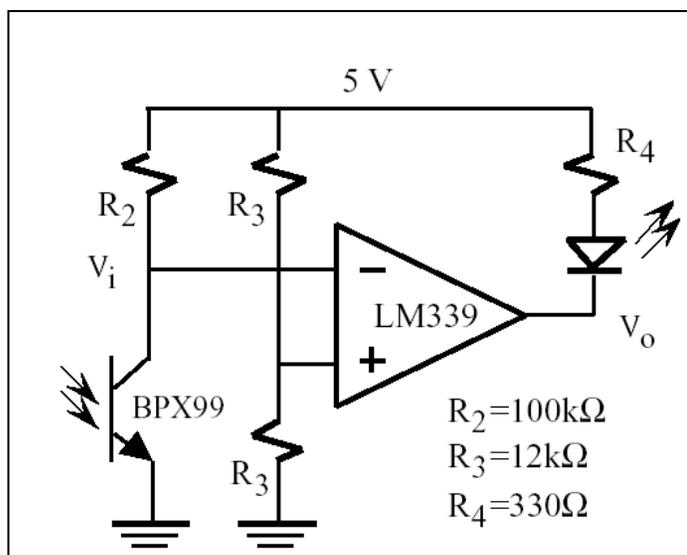


Figura P9.2. Detector de luminosidad.

2.10 PRACTICA 10

UNIVERSIDAD DE EL SALVADOR
FACULTAD DE INGENIERIA Y ARQUITECTURA
ESCUELA DE INGENIERIA ELECTRICA
DEPARTAMENTO DE ELECTRONICA
LABORATORIO DE:
Oscilador de puente de Wien

1.- Objetivos

Los osciladores o fuentes de excitación sinusoidal son piezas fundamentales en muchos sistemas electrónicos. Un sistema realimentado oscilará si la señal transmitida a lo largo del amplificador y red realimentación tiene desfase $0+2k\Omega$, y si la ganancia en magnitud del amplificador por el factor de la red de realimentación es ligeramente superior a 1. En esta práctica se analiza un oscilador de puente de Wien constituido por un amplificador lineal a tramos y una red basada en un puente equilibrado de Wien. Se analizarán individualmente ambos circuitos y se comprobará que cuando se conectan (y se verifican las anteriores condiciones) el circuito comenzará a oscilar con la frecuencia de oscilación establecida.

2.- Realización

La figura P10.1 describe un oscilador de puente de Wien constituido por una amplificador lineal a tramos, para estabilizar y linealizar la onda sinusoidal de salida, y una red de realimentación en puente de Wien. Esta red de realimentación define la frecuencia de oscilación como

Cuando
$$f_o = \frac{1}{2\pi RC}$$

$$\frac{R_1 + R_2 + R_3}{R_1} \gg 3$$

Que es equivalente a expresarlo de la forma

$$R_2 + R_3 \approx 2R_1$$

La tensión V_{pp} (pico a pico) de la señal de salida viene definida por el instante en que los diodos entran en conducción y verifica la siguiente relación

$$\frac{R_1 + R_2}{R_3} = \frac{V_{pp}}{2V_d} - 1$$

Se recomienda al alumno que demuestre las ecuaciones (1), (2) y (3).

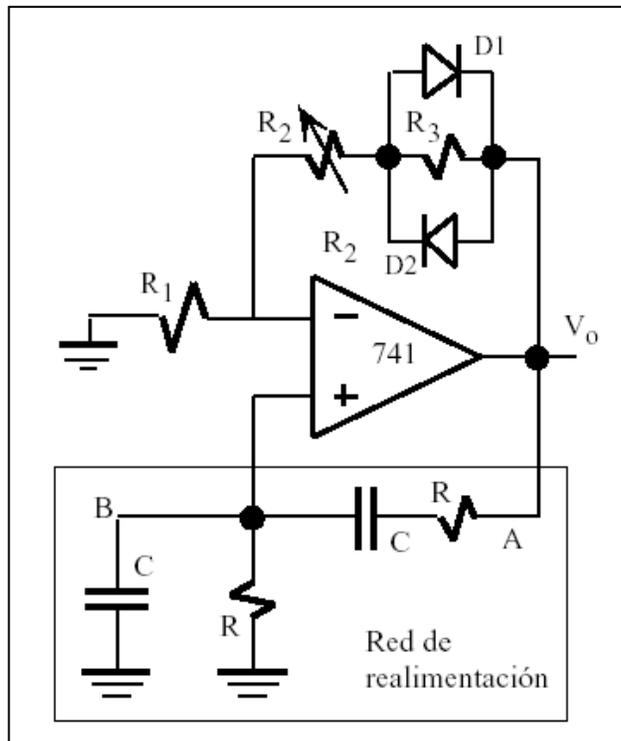


Figura P10.1. Oscilador de puente de Wien.

A) Realizar el montaje en el laboratorio del amplificador de la figura P10.1. Escoger los valores de resistencia adecuados para que verifiquen las anteriores ecuaciones, siendo

$V_{pp}=8$ V y la frecuencia de oscilación de 1kHz. Se recomienda que la resistencia R2 sea variable para ajustar las condiciones de oscilación.

Comprobar que el circuito empieza a oscilar a partir de un determinado valor de R2 con la frecuencia establecida y amplitud pico a pico fijada.

B) Retirar los diodos del esquema y observar la onda resultante. Comparar ambas señales sinusoidales. ¿Qué ha ocurrido? ¿Por qué?

C) Aislar el amplificador desconectando la red de realimentación del circuito. Representar gráficamente la VTC de este amplificador.

D) Aislar la red de realimentación del amplificador. Representar gráficamente el desfase y la ganancia entre la entrada (nudo A) y salida (nudo B) en función de la frecuencia (entre 100Hz y 20kHz). Para ello, aplicar una onda sinusoidal a la entrada y medir el desfase con respecto a la salida para diferentes frecuencias; comprobar que el desfase es de 0 a la frecuencia indicada por la ecuación (1)

2.11 PRACTICA 11

**UNIVERSIDAD DE EL SALVADOR
FACULTAD DE INGENIERIA Y ARQUITECTURA
ESCUELA DE INGENIERIA ELECTRICA
DEPARTAMENTO DE ELECTRONICA
LABORATORIO DE:**

Generador de diente de sierra y cuadrada basado en un disparador de Schmitt

1.- Objetivos

La integración de la salida de un disparador Schmitt con retroalimentación es un circuito que permite obtener simultáneamente una onda cuadrada y triangular; ésta última puede derivar en una onda en forma de diente de sierra (onda triangular no simétrica). El objetivo de esta práctica consiste en montar y analizar un generador de estas características en base a dos circuitos muy comunes y de fácil realización con amplificadores operacionales: un disparador de Schmitt y un integrador RC.

2.- Realización

En el circuito de la figura P11.1 se muestra un comparador regenerativo también denominado comparador con histéresis o disparador de Schmitt. Para ello, se utiliza uno de los 4 OA que contiene el circuito integrado TL084C. Para este circuito, se pide:

- A) Calcular su VTC teórica y experimental.
- B) Aplicar a la entrada del disparador una onda sinusoidal de 10 V de amplitud y 1KHz de frecuencia.

Representar gráficamente el resultado.

C) Repetir los apartados A) y B) retirando la resistencia R1 del circuito. Discutir las diferencias obtenidas en ambos casos.

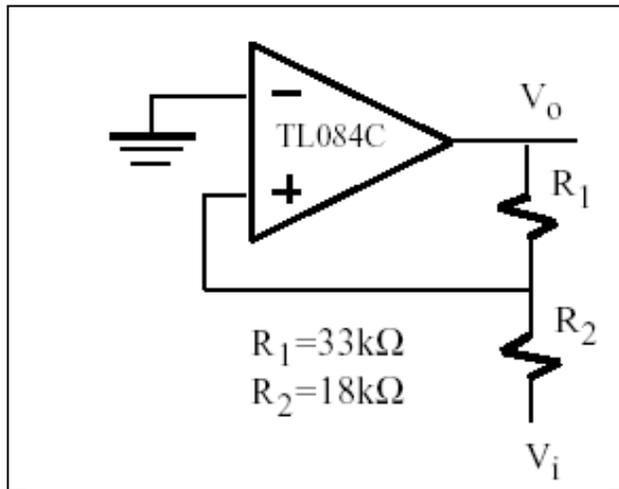


Figura P11.1. Disparador de Schmitt.

Con el disparador de Schmitt anterior construye el circuito generador de diente de sierra y onda triangular de la figura P11.2. Para este circuito se pide:

D) Determinar la forma de onda teórica del circuito calculado las amplitudes de Vo1 y Vo2 y el periodo de la señal.

E) Comprobar el resultado experimentalmente y representar gráficamente Vo1 y Vo2.

F) Observar el efecto de sustituir la resistencia de R3 de 100 kΩ por una de 56 kΩ.

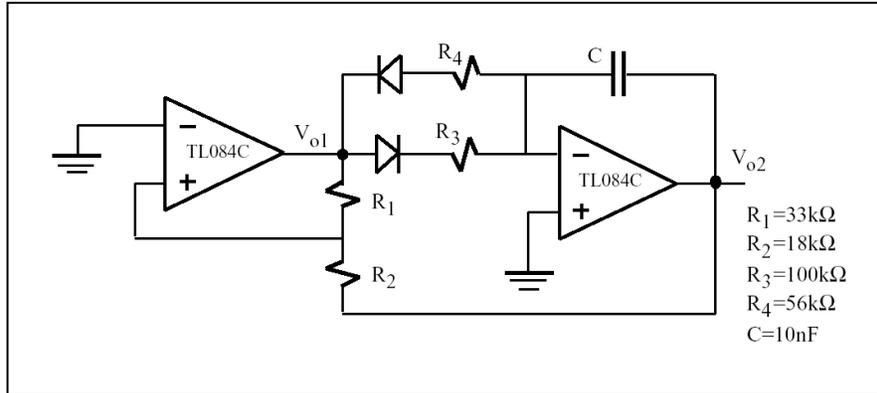


Figura P11.2. Circuito generador de diente de sierra y onda cuadrada basado en un disparador de Schmitt.

2.12 PRACTICA 12

**UNIVERSIDAD DE EL SALVADOR
FACULTAD DE INGENIERIA Y ARQUITECTURA
ESCUELA DE INGENIERIA ELECTRICA
DEPARTAMENTO DE ELECTRONICA
LABORATORIO DE:
Regulador de luz basado en un SCR**

1.- Objetivos

En esta práctica se pretende introducir los conceptos básicos de la regulación de potencia basada en SCRs. Para ello, se estudia un circuito práctico que permite variar, en función de un potenciómetro, la potencia entregada a una bombilla de baja tensión. El circuito de disparo seleccionado está basado en un transistor uní unión (UJT) que actúa como oscilador de relajación. Este circuito permite fijar el ángulo de conducción (en fase con la red eléctrica) del SCR y, por consiguiente, la potencia disipada por la bombilla que se observa fácilmente por la intensidad luminosa que emite.

2.- Realización práctica

En primer lugar se estudiará un oscilador de relajación basado en el UJT 2N2646 que constituirá la base del circuito de disparo del SCR. En la figura P12.1 se muestra este oscilador cuya frecuencia está fijada por la constante de tiempo $(R1+R2) C$. Para este circuito, se pide:

A) Determinar teórica y experimentalmente la frecuencia máxima y mínima de oscilación.

B) Ajustar R_1 para que la frecuencia de oscilación sea de 700Hz; comprobar si este valor de R_1 coincide con el valor teórico. Representar gráficamente el valor de V_{C1} , V_{OB1} y V_{OB2} .

C) Variar R_1 hasta que el circuito deje de oscilar. Comprobar si este valor de R_1 coincide con el valor teórico

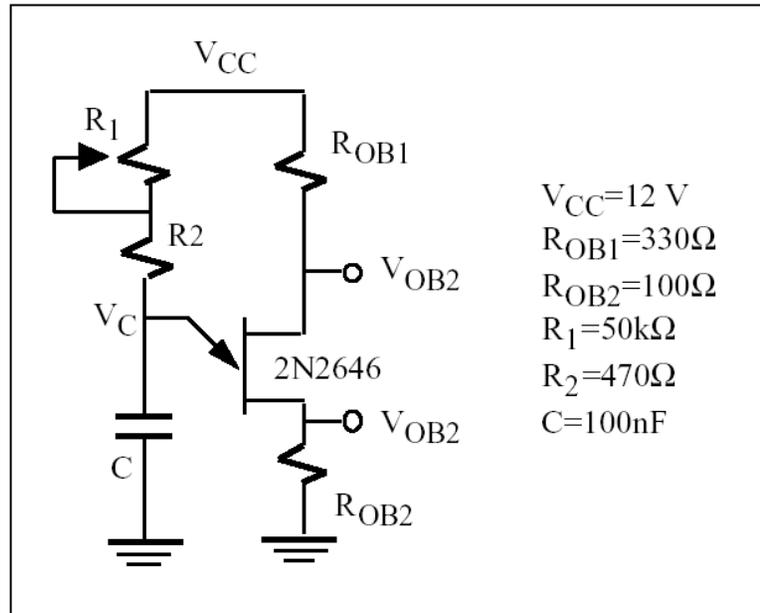


Figura P12.1. Oscilador de relajación basado en un UJT.

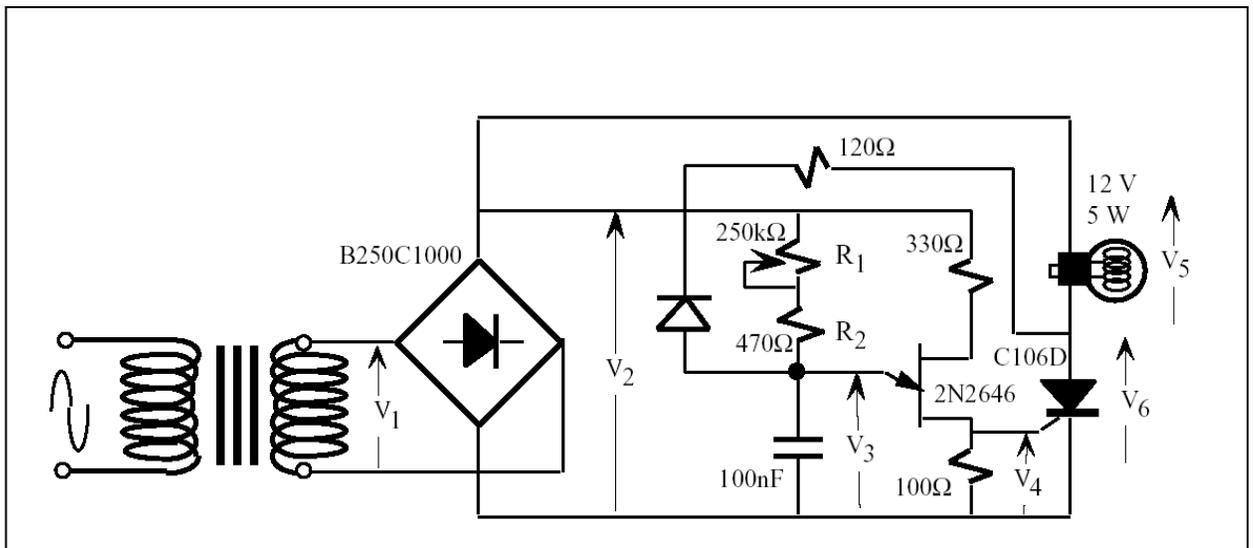


Figura P12.2 .Regulador de luz.

En la figura P12.2 se muestra un regulador de luz basado en el SCR C106D. El circuito de disparo está constituido por un oscilador de relajación, similar al estudiado en la figura P12.1, que genera pulsos que, por eficacia, deben estar sincronizados con la alimentación alterna. La constante de tiempo de la red $(R1+R2) C$ determinará el tiempo necesario para que la tensión de emisor alcance el valor de pico (V_p) y produzca el primer pulso que disparará al SCR; esta constante definirá el ángulo de disparo. Una vez disparado el SCR, el condensador se mantendrá descargado hasta que se inicie un nuevo semiciclo. Montar el circuito de la figura P12.2 y realizar las siguientes medidas:

D) Variar $R1$ y observar los diferentes niveles de luminosidad de la bombilla.

E) Ajustar $R1$ para que el ángulo de conducción sea de 90° . Representar gráficamente las tensiones $V1$ a $V6$.

F) Medir el valor máximo y mínimo del ángulo de conducción.

Nota: ver fotografía del circuito armado en anexo dos.

CAPITULO III

CONCLUSIONES Y RECOMENDACIONES

CONCLUSIONES:

1. Se elaboraron 12 prácticas de laboratorio para las materias de Electrónica I y Electrónica II, las cuales cumplen con los requerimientos internacionales de otras Universidades y de la Universidad de el Salvador.
2. Se elaboraron 4 Módulos que servirán como muestra para los alumnos de cómo se montan los circuitos propuestos y de cómo utilizarlos.
3. La elaboración de las prácticas se ha hecho de una forma sencilla y de fácil manejo para la utilización del mismo.
4. Las prácticas encierran los objetivos de los temas vistos por la cátedra.
5. Para el modulo de Diseño y Análisis de un Amplificador Monoetapa, el presupuesto para la elaboración del mismo fue de 20 dólares americanos; dentro del cual observamos:
 - a)- La ganancia del amplificador se determina dividiendo el voltaje de salida entre el voltaje de entrada.
 - b)- La señal de salida esta desfasada 180 grados con respecto a la señal de entrada.
 - c)- Cuando la señal se acerca a su frecuencia de corte inferior o a su frecuencia de corte superior, disminuye el voltaje de salida. El límite de la frecuencia de corte se determina cuando se acercan al valor de 0.707, esta es la frecuencia de corte.
6. Para el modulo de Amplificador Multietapa: Efecto de realimentación negativa, el presupuesto para la elaboración del mismo fue de 50 dólares americanos; dentro del cual observamos:
 - a)- La ganancia del amplificador se determina dividiendo el voltaje de salida entre el voltaje de entrada.
 - b)- La ganancia es el múltiplo de cada etapa, si uno tiene un valor de 10 y la segunda etapa también tiene un valor de 10, entonces la salida será el múltiplo que es 100.
 - c)- La señal se invierte dos veces la salida esta en fase con la entrada.

7. Para el modulo de Caracterización y aplicaciones básicas del amplificador operacional, el presupuesto para la elaboración del mismo fue de 45 dólares americanos; dentro del cual observamos:
 - a)- El amplificador posee muchas ventajas sobre los transistores, dentro de las cuales se observan su facilidad de uso, su tamaño compacto y su precio accesible.
 - b)- Existe una caída en la salida que se refleja al utilizarlo con carga y con forma ideal.
8. Para el modulo de Regulador de Luz basado en un SCR, el presupuesto para la elaboración del mismo fue de 50 dólares americanos; dentro del cual observamos:
 - a)- Si la entrada bipolar se realiza mediante un Auto transformador se tiene que polarizar al osciloscopio para poderlo utilizar.
 - b)- El SCR es un dispositivo controlado y se puede decidir en que momento conduzca y eso hace que a través de pulsos por el UJT y se varia por un potenciómetro y así se modifica la cantidad de pulsos y con esto se varia la señal de la salida.
 - c)- El SCR se utiliza como interruptor pero este tiene la gran ventaja de que como es electrónico entonces no se desgasta, es compacto y es de muy fácil manejo.

RECOMENDACIONES:

1. La utilización de los módulos prácticos será hecha por parte del instructor o del profesor encargado, el cual antes de cada práctica realizara exámenes para que entiendan mejor.
2. La búsqueda de la actualización de la tecnología para una mejor aplicación de los laboratorios.
3. seguir la indicaciones mostradas en las practicas para la elaboración del las practicas, para un mejor y rápido entendimiento de las mismas.
4. continuar con la elaboración de los módulos lo cual le da realce a cada practica, por su metodología y fácil montaje.

BIBLIOGRAFIA

- Burns, S.G. y P.R. Bond, Principles of Electronic Circuits, St Paul, MN: West Publishing Co., 1987.
- Colclaser, R. A., D. A. Reamen y C. F. Hawkins, Electronic Circuit Analysis: Basic Principles, New York: John Wiley and Sons, inc, 1984.
- Gaussi, M. S., Electronic Devices and Circuits : Discrete and Integrated. New York: Holt, Rinehart, and Winston.
- Hambley, A. R., Electronics, New York: Macmillian Publishig Co. 1994
- Hayt, W. H., Jr. Y G.W. Neudeck, Electronic Circuit Análisis and Design, 2^a. Ed. Boston: Houghton Mifflin Co., 1984.
- Horenstein, M.N., Microelectronics Circuit and Device. 2^a. Ed. En Glewood Cliffs, N.J.: Prentice Hall, inc., 1995.
- Horowitz, P. y W. Hill. The Art of Electronics. 2^a. Ed. New York: Cambridge University Press, 1989.
- Millman, J. y A. Graybel, Microelectronics, 2^a. Ed. New York: McGraw-Hill Book Co., 1987.
- Savant, C.J., Jr., M. S. Roden y G. L. Carperter, Electronic Circuit Design: An Engineering Aproach. 2^a. Ed. Redwood city. C. A.: The Benjamín-Cummings Publishing Co., 1991
- ***Banzhap, W, Computer-Aided Circuit Analysis Using PSpice, 2^a ed Englewood Cliffs, N.J.: Prentice Hall, Inc.,1992***

- Brown, W.L y A. Y. J .Szeto, “Verifying Spice Results with Hand Calculations: Handdling Common Discrepancies ”. IEEE Transaction on Education 37, N.4 noviembre 1994 pags. 358-368.
- Rashid, M.H. SPICE for Circuit and Electronics Using Pspice. Englewood Cliffs, N.J.: Prentice may, Inc., 1990
- Naranjan, S., “An Effective Approach to Obtain Model Parameters for BJTs and FETs from Data books”. IEEE Transactions of Eduacation 35, N2 (mayo 1992) pp. 164-169.
- Searle, C. - Boothroyd, A. - Angelo E. (Jr) - Gray, P. - Pederson, D., "Propiedades de Circuito Elementales de los Transistores". Tomo 3 de la serie SEEC, Ed. Reverté S.A., Barcelona, 1971.
- Thornton, R. - Searle, C. - Pederson, D. - Adler, R. - Angelo E. (Jr), "Circuitos Multietapa de Transistores". Tomo 5 de la serie SEEC, Ed. Reverté S.A., Barcelona, 1971.
- Gray, P. - Meyer, R., "Analysis and Design of Analog Integrated Circuits". Ed. John Wiley & Sons, Inc., N York, 1977.
- Millman, J. - Halkias, C., "Integrated Electronics". Ed. McGrwHill Kogakusha, Tokyo, 1972 (hay edición castellana).
- Texas Instruments, "Preferred Semiconductors and Components from Texas instruments". Dallas, 1968.
- Motorola, "RF Device Data, Vol I, Vol II". 1988.
- FAPESA, "Semiconductors and Integrated circuits, Part 3: High frequency transistors, witching transistors, Accesories". 1971.
- Sitio de Universidad de Cantanbria España:
<http://www.universidaddecantanbria.com>

ANEXO 1 : Hojas características de los componentes

- Transistor NPN de propósito general. *BC546/548*
- Transistor JFET de canal N de propósito general. *2N5457*
- Transistor NPN de propósito general complementario. *2N3903/04*
- Transistor PNP de propósito general complementario. *2N3905/06*
- Amplificador operacional de propósito general. *OA741*
- Fototransistor. *BPX99*
- Comparador de tensión. *LM139/LM239/LM339/LM2901/LM3302*
- Regulador lineal de tensión fija. *78XX*
- Amplificador operacional de propósito general con entrada JFET. *TL081/82/84*
- Transistor uniunión. *2N2646*
- Tiristor SCR. *C106*

SILICON PLANAR EPITAXIAL TRANSISTORS

BC546/548

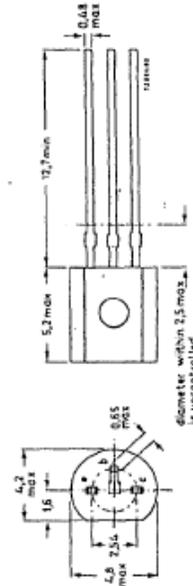
General purpose n-p-n transistors in a plastic TO-92 variant, especially suitable for use in driver stages of audio amplifiers.

	QUICK REFERENCE DATA		
	BC546	BC547	BC548
Collector-emitter voltage ($V_{BE} = 0$)	80 max.	50	30 V
Collector-emitter voltage (open base)	65 max.	45	30 V
Collector current (peak value)	200 max.	200	200 mA
Total power dissipation up to $T_{amb} = 25^\circ\text{C}$	500 max.	500	500 mW
Junction temperature	150 max.	150	150 $^\circ\text{C}$
Small-signal current gain			
$I_C = 2\text{ mA}; V_{CE} = 5\text{ V}; f = 1\text{ kHz}$	>	125	125
	<	500	900
Transition frequency			
$I_C = 10\text{ mA}; V_{CE} = 5\text{ V}$	typ.	300	300 MHz
Noise figure at $R_S = 2\text{ k}\Omega$			
$I_C = 200\ \mu\text{A}; V_{CE} = 5\text{ V}$			
$f = 1\text{ kHz}; B = 200\text{ Hz}$			
F	2	2	2 dB

MECHANICAL DATA

TO-92 variant

Dimensions in mm



Accessories: 56356 (cooling clip).

BC546/548

T_j = 25 °C unless otherwise specified

CHARACTERISTICS

Collector cut-off current

I_{CBO} = 0; V_{CB} = 30 V
I_E = 0; V_{CB} = 30 V; T_j = 150 °C

I_{CBO} < 15 nA
I_{CBO} < 5 μA

Base-emitter voltage 1)

I_C = 2 mA; V_{CE} = 5 V

I_C = 10 mA; V_{CE} = 5 V

V_{BE} typ. 660 mV
580 to 700 mV
V_{BE} < 770 mV

Saturation voltage 2)

I_C = 10 mA; I_B = 0.5 mA

I_C = 100 mA; I_B = 5 mA

V_{CEsat} typ. 90 mV
< 250 mV
V_{BEsat} typ. 700 mV
V_{CEsat} typ. 200 mV
< 600 mV
V_{BEsat} typ. 900 mV

Knee voltage

I_C = 10 mA; I_B = value for which
I_C = 11 mA at V_{CE} = 1 V



Collector capacitance at f = 1 MHz

I_E = I_C = 0; V_{CB} = 10 V

C_c typ. 2.5 pF
< 4.5 pF

Emitter capacitance at f = 1 MHz

I_C = I_E = 0; V_{EB} = 0.5 V

C_e typ. 9 pF

Transition frequency at f = 35 MHz

I_C = 10 mA; V_{CE} = 5 V

f_T typ. 300 MHz

1) V_{BE} decreases by about 2 mV/°C with increasing temperature.

2) V_{BEsat} decreases by about 1.7 mV/°C with increasing temperature.

CHARACTERISTICS (continued)

T_j = 25 °C unless otherwise specified

Small signal current gain at f = 1 kHz

I_C = 2 mA; V_{CE} = 5 V

Noise figure at R_S = 2 kΩ

I_C = 200 μA; V_{CE} = 5 V

f = 1 kHz; B = 200 Hz

	BC546	BC547	BC548
h _{FE}	>	125	125
	<	500	900
F	typ.	2	2
	<	10	10
			2 dB
			10 dB

D.C. current gain

I_C = 10 μA; V_{CE} = 5 V

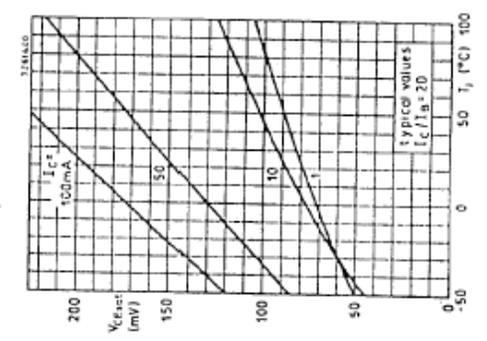
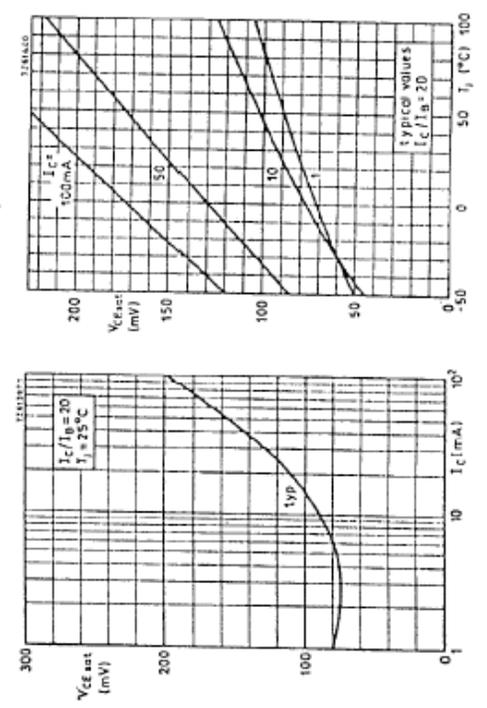
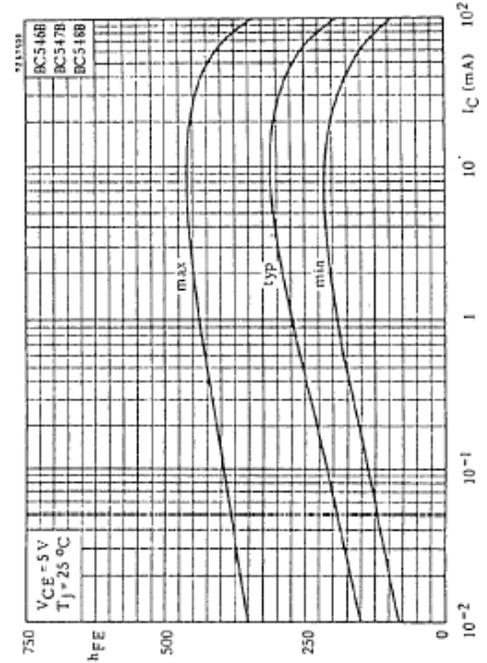
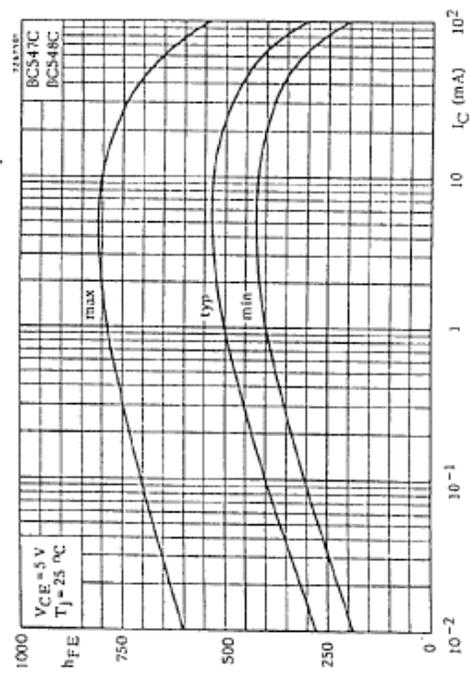
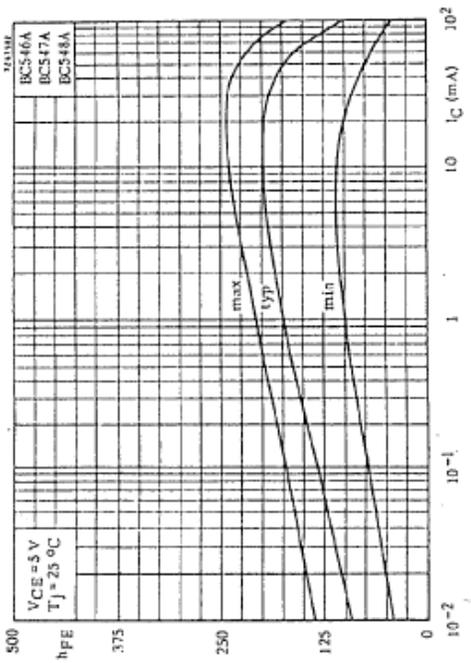
I_C = 2 mA; V_{CE} = 5 V

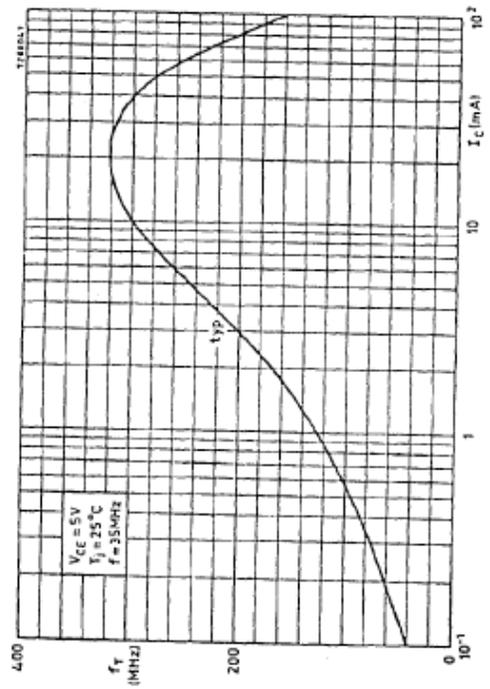
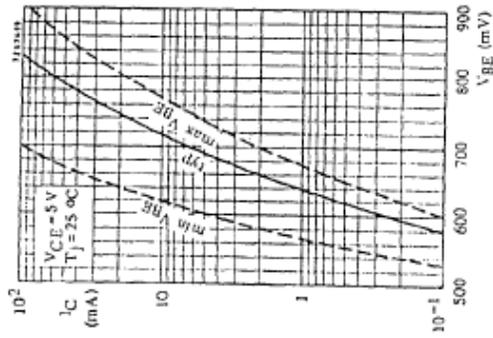
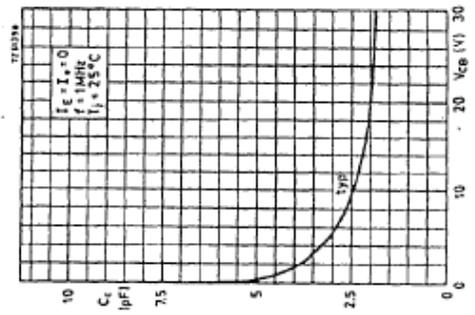
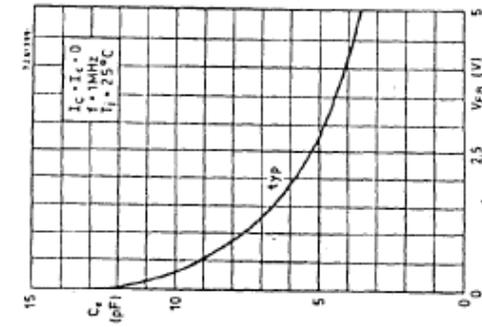
h parameters at f = 1 kHz (common emitter)

I_C = 2 mA; V_{CE} = 5 V

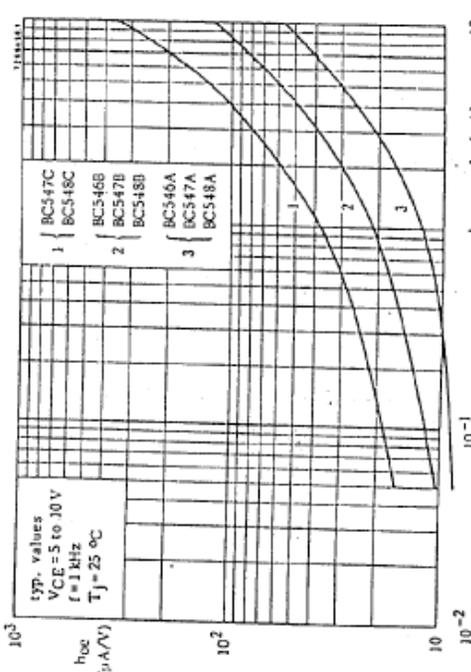
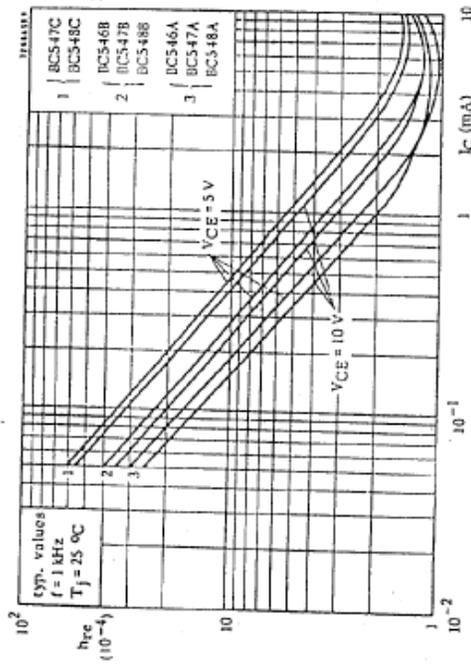
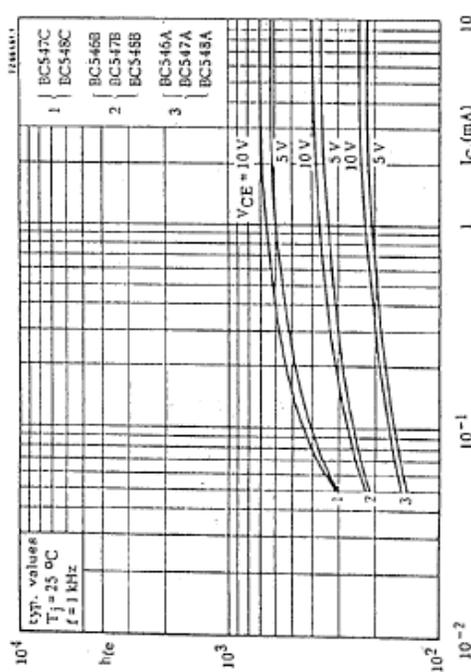
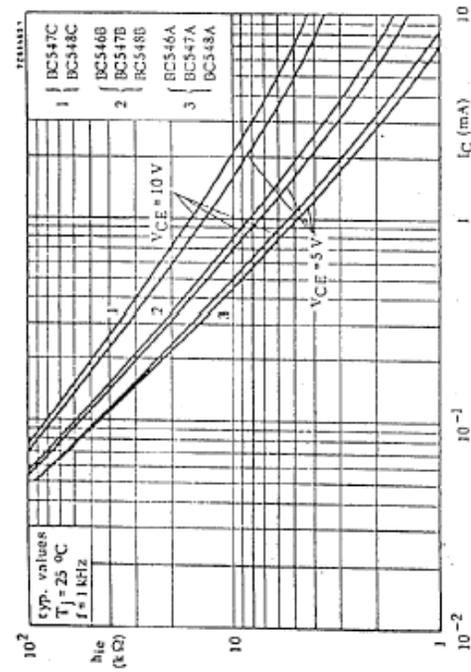
	BC546A	BC546B	BC547A	BC547B	BC547C
h _{FE}	typ.	90	150	200	270
	>	110	200	420	420
	<	180	290	520	520
		220	450	800	800

	BC548A	BC548B	BC548C
h _{FE}	typ.	150	270
	>	1.6	3.2
	<	2.7	4.5
		4.5	8.5
		1.5	2
			3
			10 ⁻⁴
			6 kΩ
			8.7 kΩ
			15 kΩ
			450
			600
			900
			18
			30
			60
			110





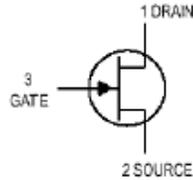
BC546/548



BC546/548

JFETs — General Purpose

N-Channel — Depletion



2N5457

*Motorola Preferred Device



CASE 29-04, STYLE 5
TO-92 (TO-226AA)

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Drain-Source Voltage	V_{DS}	25	Vdc
Drain-Gate Voltage	V_{DG}	25	Vdc
Reverse Gate-Source Voltage	V_{GSR}	-25	Vdc
Gate Current	I_G	10	mAdc
Total Device Dissipation @ $T_A = 25^\circ\text{C}$ Derate above 25°C	P_D	310 2.82	mW mW/ $^\circ\text{C}$
Junction Temperature Range	T_J	125	$^\circ\text{C}$
Storage Channel Temperature Range	T_{stg}	-65 to +150	$^\circ\text{C}$

ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
OFF CHARACTERISTICS					
Gate-Source Breakdown Voltage ($I_G = -10 \mu\text{Adc}$, $V_{DS} = 0$)	$V_{(BR)GSS}$	-25	—	—	Vdc
Gate Reverse Current ($V_{GS} = -15 \text{Vdc}$, $V_{DS} = 0$) ($V_{GS} = -15 \text{Vdc}$, $V_{DS} = 0$, $T_A = 100^\circ\text{C}$)	I_{GSS}	—	—	-1.0 -200	nAdc
Gate-Source Cutoff Voltage ($V_{DS} = 15 \text{Vdc}$, $I_D = 10 \text{nAdc}$)	$V_{GS(off)}$	-0.5	—	-6.0	Vdc
Gate-Source Voltage ($V_{DS} = 15 \text{Vdc}$, $I_D = 100 \mu\text{Adc}$)	V_{GS}	—	-2.5	—	Vdc
ON CHARACTERISTICS					
Zero-Gate-Voltage Drain Current (1) ($V_{DS} = 15 \text{Vdc}$, $V_{GS} = 0$)	I_{DSS}	1.0	3.0	5.0	mAdc

SMALL-SIGNAL CHARACTERISTICS

Forward Transfer Admittance Common Source (1) ($V_{DS} = 15 \text{Vdc}$, $V_{GS} = 0$, $f = 1.0 \text{kHz}$)	$ y_{fs} $	1000	—	5000	μmhos
Output Admittance Common Source (1) ($V_{DS} = 15 \text{Vdc}$, $V_{GS} = 0$, $f = 1.0 \text{kHz}$)	$ y_{os} $	—	10	50	μmhos
Input Capacitance ($V_{DS} = 15 \text{Vdc}$, $V_{GS} = 0$, $f = 1.0 \text{MHz}$)	C_{iss}	—	4.5	7.0	pF
Reverse Transfer Capacitance ($V_{DS} = 15 \text{Vdc}$, $V_{GS} = 0$, $f = 1.0 \text{MHz}$)	C_{rss}	—	1.5	3.0	pF

1. Pulse Test; Pulse Width $\leq 630 \text{ms}$, Duty Cycle $\leq 10\%$.

2N5457

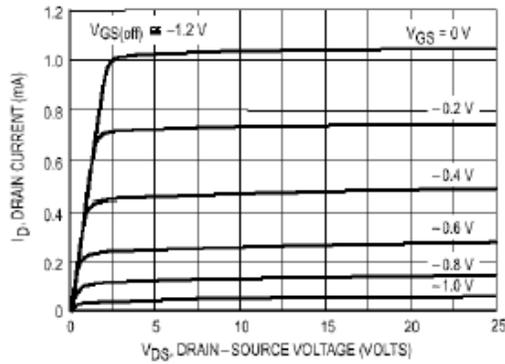


Figure 3. Typical Drain Characteristics

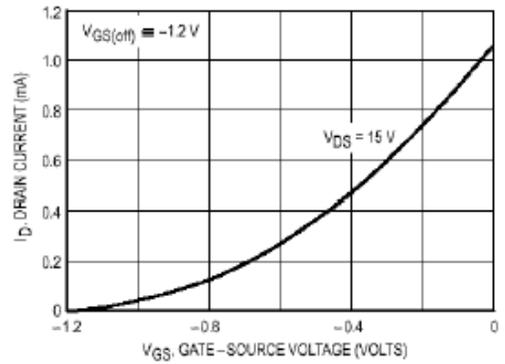


Figure 4. Common Source Transfer Characteristics

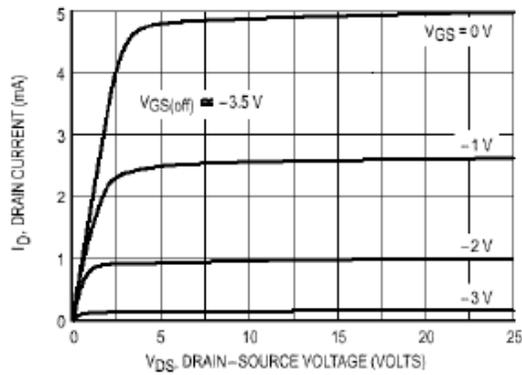


Figure 5. Typical Drain Characteristics

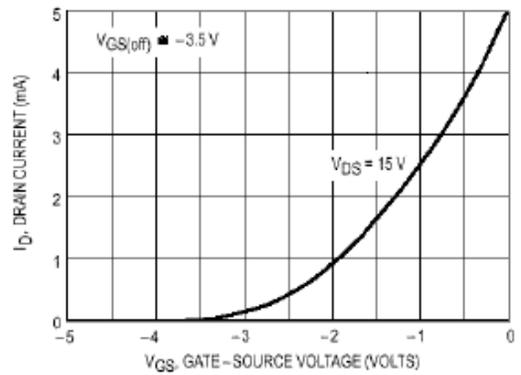


Figure 6. Common Source Transfer Characteristics

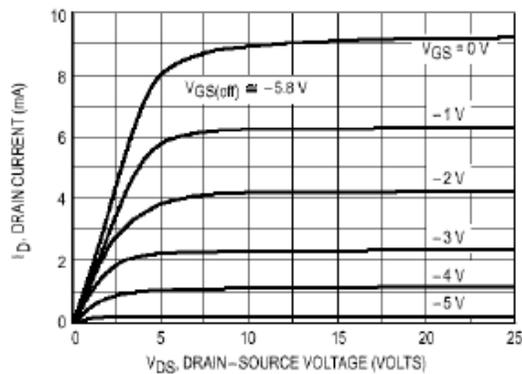


Figure 7. Typical Drain Characteristics

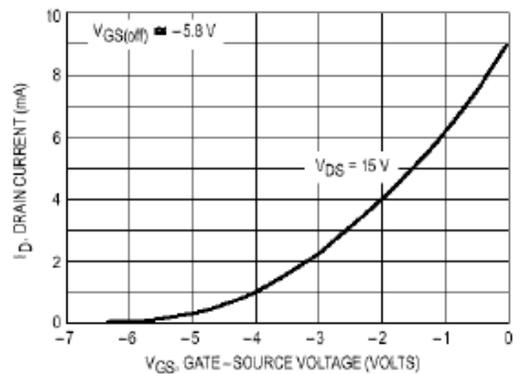
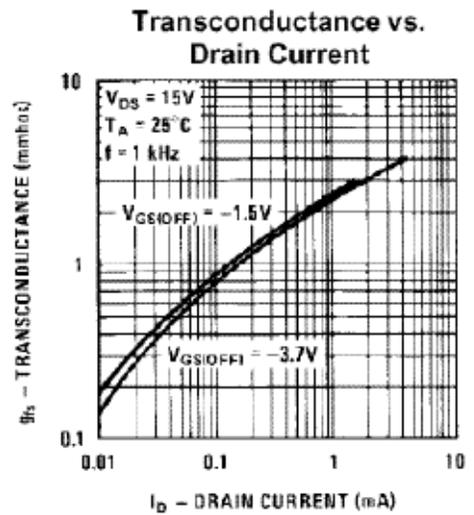
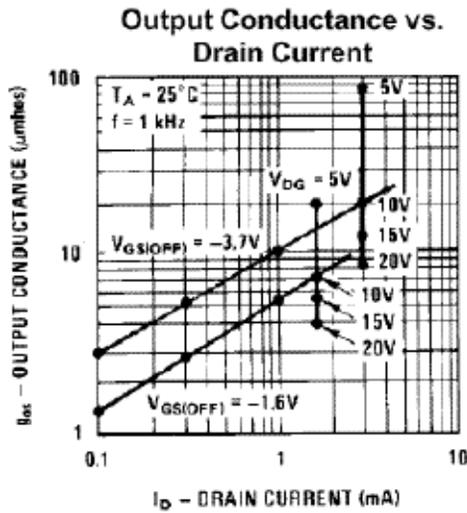
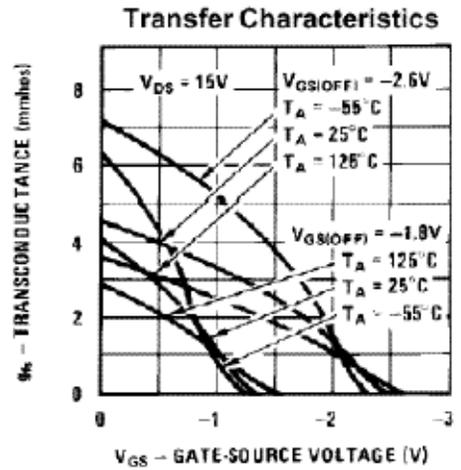
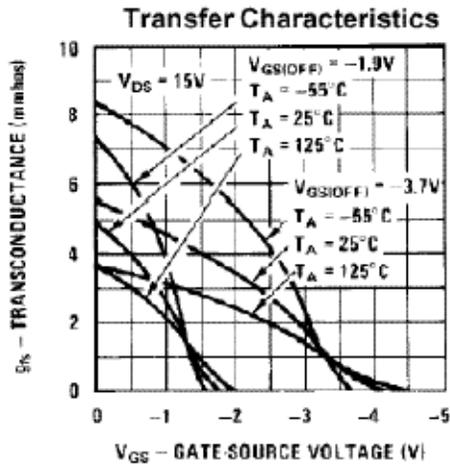


Figure 8. Common Source Transfer Characteristics

Typical Characteristics (continued)

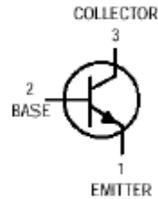


General Purpose Transistors

NPN Silicon

2N3903
2N3904*

*Motorola Preferred Device



CASE 29-04, STYLE 1
TO-92 (TO-226AA)

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Collector-Emitter Voltage	V_{CEO}	40	Vdc
Collector-Base Voltage	V_{CBO}	60	Vdc
Emitter-Base Voltage	V_{EBO}	6.0	Vdc
Collector Current — Continuous	I_C	200	mA _{dc}
Total Device Dissipation @ $T_A = 25^\circ\text{C}$ Derate above 25°C	P_D	625 5.0	mW mW/ $^\circ\text{C}$
Total Device Dissipation @ $T_C = 25^\circ\text{C}$ Derate above 25°C	P_D	1.5 12	Watts mW/ $^\circ\text{C}$
Operating and Storage Junction Temperature Range	T_J, T_{stg}	-55 to +150	$^\circ\text{C}$

THERMAL CHARACTERISTICS⁽¹⁾

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	200	$^\circ\text{C}/\text{W}$
Thermal Resistance, Junction to Case	$R_{\theta JC}$	83.3	$^\circ\text{C}/\text{W}$

ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Max	Unit
----------------	--------	-----	-----	------

OFF CHARACTERISTICS

Collector-Emitter Breakdown Voltage ⁽²⁾ ($I_C = 1.0 \text{ mA}_{dc}, I_B = 0$)	$V_{(BR)CEO}$	40	—	Vdc
Collector-Base Breakdown Voltage ($I_C = 10 \mu\text{A}_{dc}, I_E = 0$)	$V_{(BR)CBO}$	60	—	Vdc
Emitter-Base Breakdown Voltage ($I_E = 10 \mu\text{A}_{dc}, I_C = 0$)	$V_{(BR)EBO}$	6.0	—	Vdc
Base Cutoff Current ($V_{CE} = 30 \text{ Vdc}, V_{EB} = 3.0 \text{ Vdc}$)	I_{BL}	—	50	nA _{dc}
Collector Cutoff Current ($V_{CE} = 30 \text{ Vdc}, V_{EB} = 3.0 \text{ Vdc}$)	I_{CEX}	—	50	nA _{dc}

1. Indicates Data in addition to JEDEC Requirements.
2. Pulse Test: Pulse Width $\leq 300 \mu\text{s}$; Duty Cycle $\leq 2.0\%$.

2N3903/04

ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted) (Continued)

Characteristic	Symbol	Min	Max	Unit
ON CHARACTERISTICS				
DC Current Gain ⁽¹⁾ ($I_C = 0.1\text{ mAdc}$, $V_{CE} = 1.0\text{ Vdc}$)	h_{FE}	20	—	—
2N3903		40	—	
2N3904				
($I_C = 1.0\text{ mAdc}$, $V_{CE} = 1.0\text{ Vdc}$)		35	—	
2N3903		70	—	
2N3904				
($I_C = 10\text{ mAdc}$, $V_{CE} = 1.0\text{ Vdc}$)		50	150	
2N3903		100	300	
2N3904				
($I_C = 50\text{ mAdc}$, $V_{CE} = 1.0\text{ Vdc}$)		30	—	
2N3903		60	—	
2N3904				
($I_C = 100\text{ mAdc}$, $V_{CE} = 1.0\text{ Vdc}$)		15	—	
2N3903		30	—	
2N3904				
Collector–Emitter Saturation Voltage ⁽¹⁾ ($I_C = 10\text{ mAdc}$, $I_B = 1.0\text{ mAdc}$) ($I_C = 50\text{ mAdc}$, $I_B = 5.0\text{ mAdc}$)	$V_{CE(sat)}$	—	0.2	Vdc
		—	0.3	
Base–Emitter Saturation Voltage ⁽¹⁾ ($I_C = 10\text{ mAdc}$, $I_B = 1.0\text{ mAdc}$) ($I_C = 50\text{ mAdc}$, $I_B = 5.0\text{ mAdc}$)	$V_{BE(sat)}$	0.65	0.85	Vdc
		—	0.95	

SMALL–SIGNAL CHARACTERISTICS

Current–Gain — Bandwidth Product ($I_C = 10\text{ mAdc}$, $V_{CE} = 20\text{ Vdc}$, $f = 100\text{ MHz}$)	f_T	250	—	MHz
2N3903		300	—	
2N3904				
Output Capacitance ($V_{CB} = 5.0\text{ Vdc}$, $I_E = 0$, $f = 1.0\text{ MHz}$)	C_{obo}	—	4.0	pF
Input Capacitance ($V_{EB} = 0.5\text{ Vdc}$, $I_C = 0$, $f = 1.0\text{ MHz}$)	C_{ibo}	—	8.0	pF
Input Impedance ($I_C = 1.0\text{ mAdc}$, $V_{CE} = 10\text{ Vdc}$, $f = 1.0\text{ kHz}$)	h_{ie}	1.0	8.0	k Ω
2N3903		1.0	10	
2N3904				
Voltage Feedback Ratio ($I_C = 1.0\text{ mAdc}$, $V_{CE} = 10\text{ Vdc}$, $f = 1.0\text{ kHz}$)	h_{re}	0.1	5.0	$\times 10^{-4}$
2N3903		0.5	8.0	
2N3904				
Small–Signal Current Gain ($I_C = 1.0\text{ mAdc}$, $V_{CE} = 10\text{ Vdc}$, $f = 1.0\text{ kHz}$)	h_{fe}	50	200	—
2N3903		100	400	
2N3904				
Output Admittance ($I_C = 1.0\text{ mAdc}$, $V_{CE} = 10\text{ Vdc}$, $f = 1.0\text{ kHz}$)	h_{oe}	1.0	40	μmhos
Noise Figure ($I_C = 100\ \mu\text{A}$, $V_{CE} = 5.0\text{ Vdc}$, $R_S = 1.0\text{ k}\Omega$, $f = 1.0\text{ kHz}$)	NF	—	6.0	dB
2N3903		—	5.0	
2N3904				

SWITCHING CHARACTERISTICS

Delay Time	$(V_{CC} = 3.0\text{ Vdc}$, $V_{BE} = 0.5\text{ Vdc}$, $I_C = 10\text{ mAdc}$, $I_{B1} = 1.0\text{ mAdc}$)	t_d	—	35	ns
Rise Time		t_r	—	35	ns
Storage Time	$(V_{CC} = 3.0\text{ Vdc}$, $I_C = 10\text{ mAdc}$, $I_{B1} = I_{B2} = 1.0\text{ mAdc}$)	t_s	—	175	ns
Fall Time		t_f	—	200	ns
			—	50	ns

 1. Pulse Test: Pulse Width $\leq 300\ \mu\text{s}$; Duty Cycle $\leq 2.0\%$.

2N3903/04

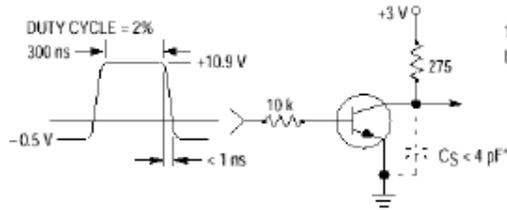


Figure 1. Delay and Rise Time Equivalent Test Circuit

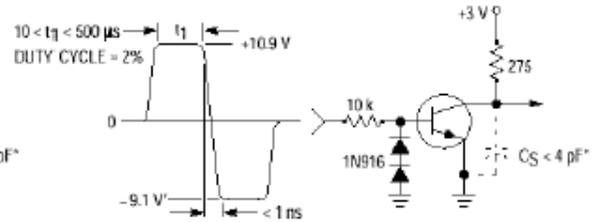


Figure 2. Storage and Fall Time Equivalent Test Circuit

* Total shunt capacitance of test jig and connectors

TYPICAL TRANSIENT CHARACTERISTICS

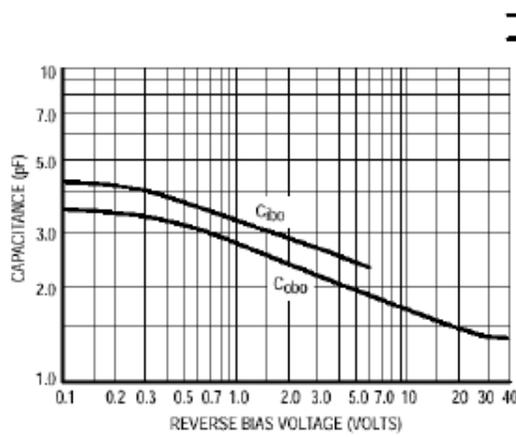


Figure 3. Capacitance

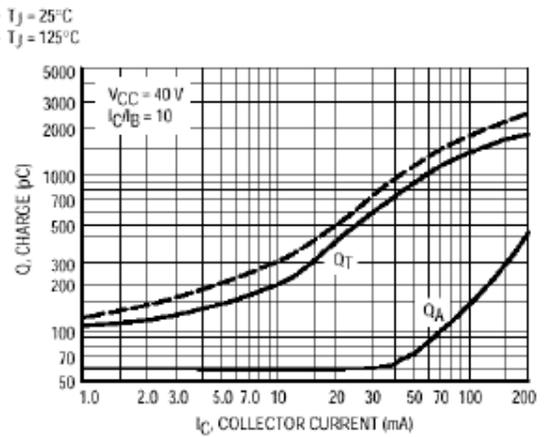


Figure 4. Charge Data

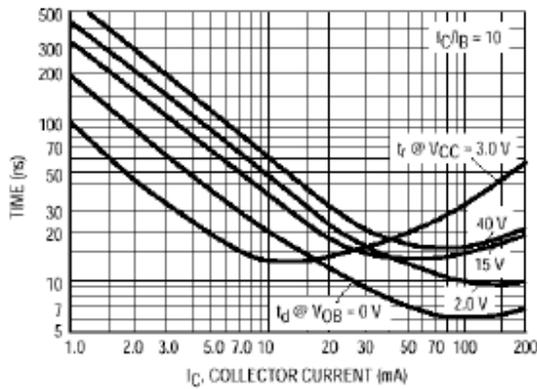


Figure 5. Turn-On Time

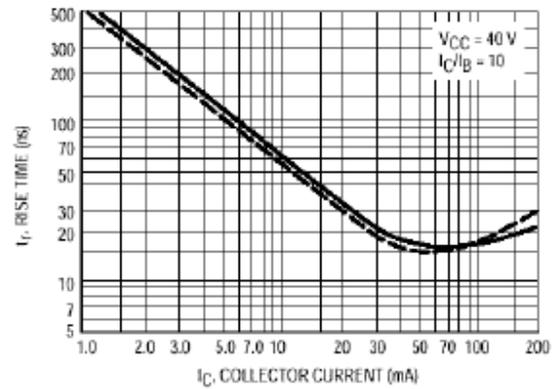


Figure 6. Rise Time

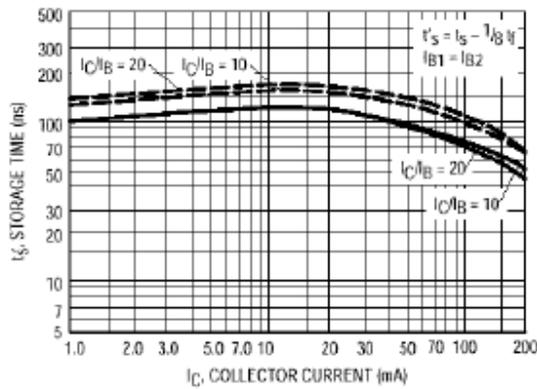


Figure 7. Storage Time

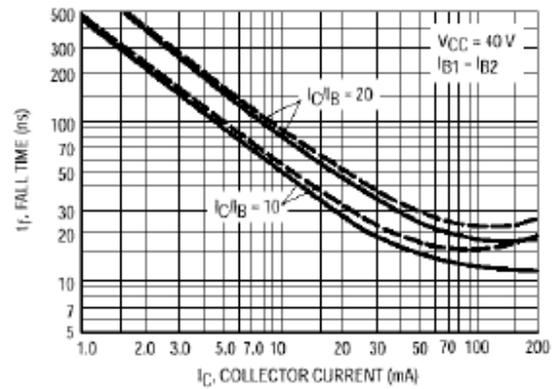


Figure 8. Fall Time

TYPICAL AUDIO SMALL-SIGNAL CHARACTERISTICS
NOISE FIGURE VARIATIONS

($V_{CE} = 5.0$ Vdc, $T_A = 25^\circ\text{C}$, Bandwidth = 1.0 Hz)

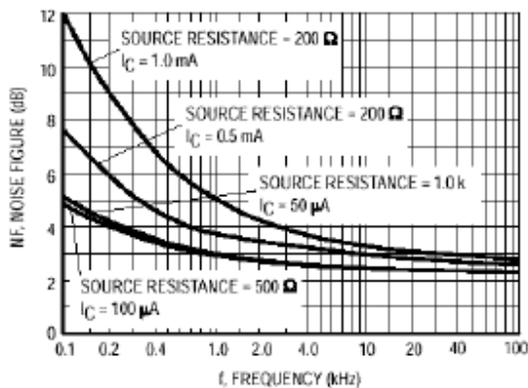


Figure 9.

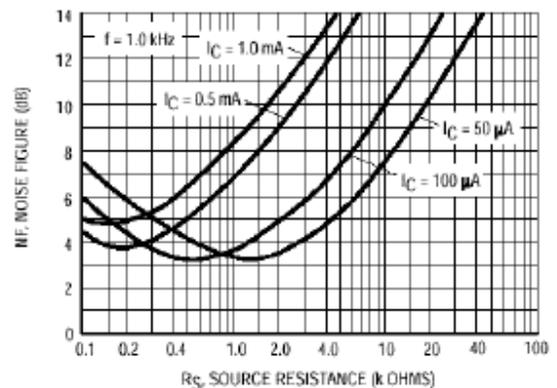


Figure 10.

h PARAMETERS
 ($V_{CE} = 10 \text{ Vdc}$, $f = 1.0 \text{ kHz}$, $T_A = 25^\circ\text{C}$)

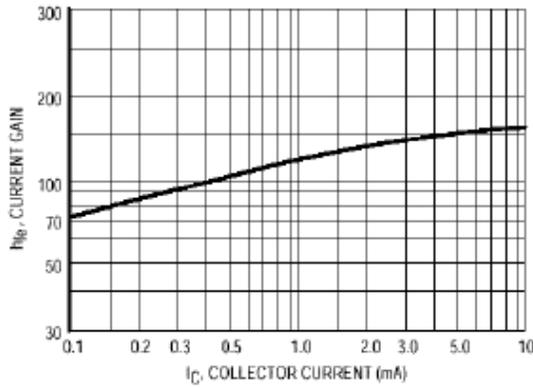


Figure 11. Current Gain

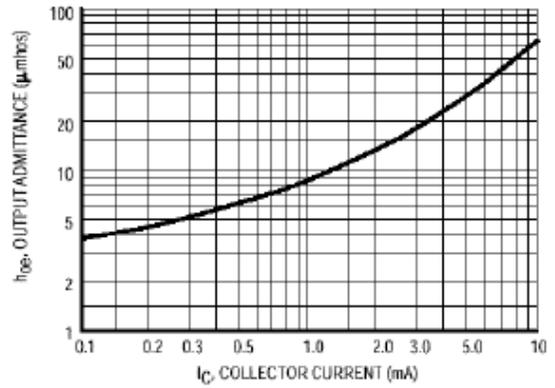


Figure 12. Output Admittance



Figure 13. Input Impedance

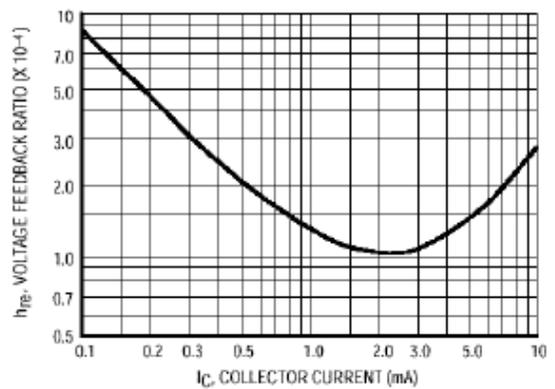


Figure 14. Voltage Feedback Ratio

TYPICAL STATIC CHARACTERISTICS

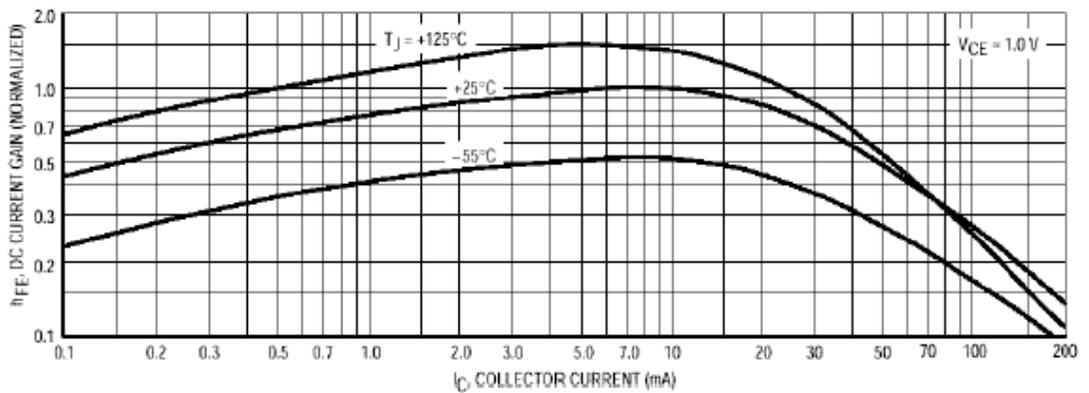


Figure 15. DC Current Gain

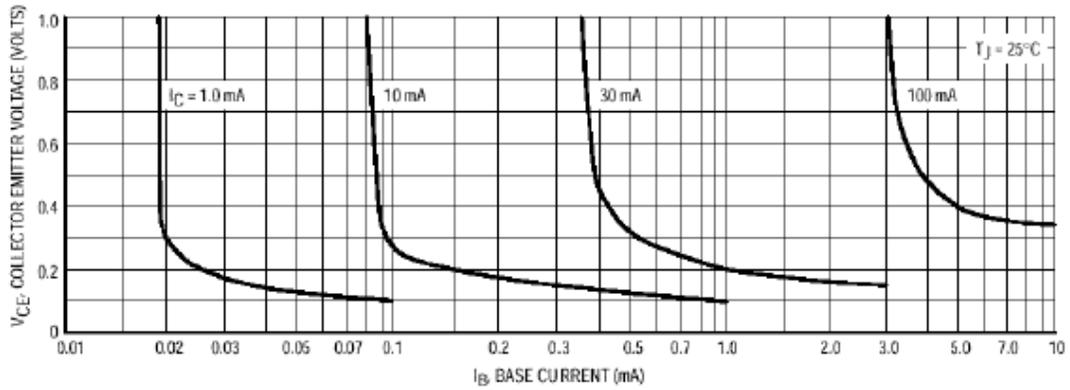


Figure 16. Collector Saturation Region

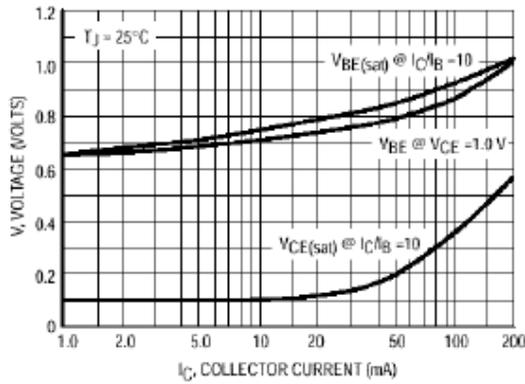


Figure 17. "ON" Voltages

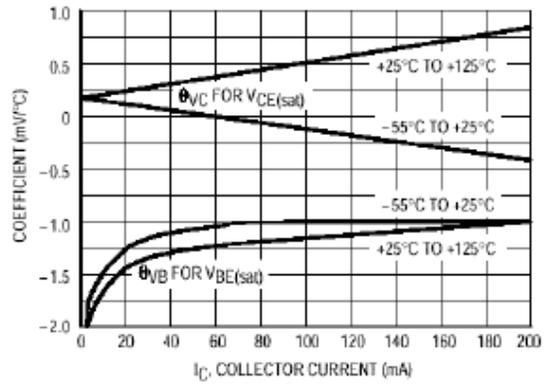
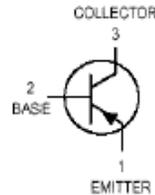


Figure 18. Temperature Coefficients

General Purpose Transistors

PNP Silicon



2N3905
2N3906*

*Motorola Preferred Device



CASE 29-04, STYLE 1
TO-92 (TO-226AA)

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Collector-Emitter Voltage	V_{CEO}	40	Vdc
Collector-Base Voltage	V_{CBO}	40	Vdc
Emitter-Base Voltage	V_{EBO}	5.0	Vdc
Collector Current — Continuous	I_C	200	mAdc
Total Device Dissipation @ $T_A = 25^\circ\text{C}$ Derate above 25°C	P_D	625 5.0	mW mW/ $^\circ\text{C}$
Total Power Dissipation @ $T_A = 60^\circ\text{C}$	P_D	250	mW
Total Device Dissipation @ $T_C = 25^\circ\text{C}$ Derate above 25°C	P_D	1.5 12	Watts mW/ $^\circ\text{C}$
Operating and Storage Junction Temperature Range	T_J, T_{stg}	-55 to +150	$^\circ\text{C}$

THERMAL CHARACTERISTICS(1)

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	200	$^\circ\text{C}/\text{W}$
Thermal Resistance, Junction to Case	$R_{\theta JC}$	83.3	$^\circ\text{C}/\text{W}$

ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Max	Unit
OFF CHARACTERISTICS				
Collector-Emitter Breakdown Voltage (2) ($I_C = 1.0 \text{ mAdc}, I_B = 0$)	$V_{(BR)CEO}$	40	—	Vdc
Collector-Base Breakdown Voltage ($I_C = 10 \mu\text{Adc}, I_E = 0$)	$V_{(BR)CBO}$	40	—	Vdc
Emitter-Base Breakdown Voltage ($I_E = 10 \mu\text{Adc}, I_C = 0$)	$V_{(BR)EBO}$	5.0	—	Vdc
Base Cutoff Current ($V_{CE} = 30 \text{ Vdc}, V_{EB} = 3.0 \text{ Vdc}$)	I_{BL}	—	50	nAdc
Collector Cutoff Current ($V_{CE} = 30 \text{ Vdc}, V_{EB} = 3.0 \text{ Vdc}$)	I_{CEX}	—	50	nAdc

1. Indicates Data in addition to JEDEC Requirements.

2. Pulse Test: Pulse Width $\leq 300 \mu\text{s}$; Duty Cycle $\leq 2.0\%$.

2N3905/06

ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted) (Continued)

Characteristic		Symbol	Min	Max	Unit
ON CHARACTERISTICS(1)					
DC Current Gain ($I_C = 0.1\text{ mAdc}$, $V_{CE} = 1.0\text{ Vdc}$)	2N3905 2N3906	h_{FE}	30 60	— —	—
($I_C = 1.0\text{ mAdc}$, $V_{CE} = 1.0\text{ Vdc}$)	2N3905 2N3906		40 80	— —	
($I_C = 10\text{ mAdc}$, $V_{CE} = 1.0\text{ Vdc}$)	2N3905 2N3906		50 100	150 300	
($I_C = 50\text{ mAdc}$, $V_{CE} = 1.0\text{ Vdc}$)	2N3905 2N3906		30 60	— —	
($I_C = 100\text{ mAdc}$, $V_{CE} = 1.0\text{ Vdc}$)	2N3905 2N3906		15 30	— —	
Collector–Emitter Saturation Voltage ($I_C = 10\text{ mAdc}$, $I_B = 1.0\text{ mAdc}$) ($I_C = 50\text{ mAdc}$, $I_B = 5.0\text{ mAdc}$)		$V_{CE(sat)}$	— —	0.25 0.4	Vdc
Base–Emitter Saturation Voltage ($I_C = 10\text{ mAdc}$, $I_B = 1.0\text{ mAdc}$) ($I_C = 50\text{ mAdc}$, $I_B = 5.0\text{ mAdc}$)		$V_{BE(sat)}$	0.65 —	0.85 0.95	Vdc

SMALL–SIGNAL CHARACTERISTICS

Current–Gain — Bandwidth Product ($I_C = 10\text{ mAdc}$, $V_{CE} = 20\text{ Vdc}$, $f = 100\text{ MHz}$)	2N3905 2N3906	f_T	200 250	— —	MHz
Output Capacitance ($V_{CB} = 5.0\text{ Vdc}$, $I_E = 0$, $f = 1.0\text{ MHz}$)		C_{obo}	—	4.5	pF
Input Capacitance ($V_{EB} = 0.5\text{ Vdc}$, $I_C = 0$, $f = 1.0\text{ MHz}$)		C_{ibo}	—	10.0	pF
Input Impedance ($I_C = 1.0\text{ mAdc}$, $V_{CE} = 10\text{ Vdc}$, $f = 1.0\text{ kHz}$)	2N3905 2N3906	h_{ie}	0.5 2.0	8.0 12	k Ω
Voltage Feedback Ratio ($I_C = 1.0\text{ mAdc}$, $V_{CE} = 10\text{ Vdc}$, $f = 1.0\text{ kHz}$)	2N3905 2N3906	h_{re}	0.1 0.1	5.0 10	$\times 10^{-4}$
Small–Signal Current Gain ($I_C = 1.0\text{ mAdc}$, $V_{CE} = 10\text{ Vdc}$, $f = 1.0\text{ kHz}$)	2N3905 2N3906	h_{fe}	50 100	200 400	—
Output Admittance ($I_C = 1.0\text{ mAdc}$, $V_{CE} = 10\text{ Vdc}$, $f = 1.0\text{ kHz}$)	2N3905 2N3906	h_{oe}	1.0 3.0	40 60	μmhos
Noise Figure ($I_C = 100\text{ }\mu\text{A}$ dc, $V_{CE} = 5.0\text{ Vdc}$, $R_S = 1.0\text{ k}\Omega$, $f = 1.0\text{ kHz}$)	2N3905 2N3906	NF	— —	5.0 4.0	dB

SWITCHING CHARACTERISTICS

Delay Time	($V_{CC} = 3.0\text{ Vdc}$, $V_{BE} = 0.5\text{ Vdc}$, $I_C = 10\text{ mAdc}$, $I_{B1} = 1.0\text{ mAdc}$)	t_d	—	35	ns
Rise Time		t_r	—	35	ns
Storage Time	($V_{CC} = 3.0\text{ Vdc}$, $I_C = 10\text{ mAdc}$, $I_{B1} = I_{B2} = 1.0\text{ mA}$)	t_s	— —	200 225	ns
Fall Time		t_f	— —	60 75	ns

 1. Pulse Test: Pulse Width $\leq 300\text{ }\mu\text{s}$; Duty Cycle $\leq 2.0\%$.

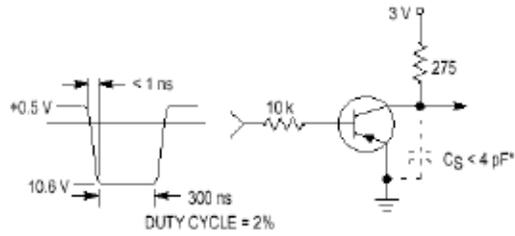


Figure 1. Delay and Rise Time Equivalent Test Circuit

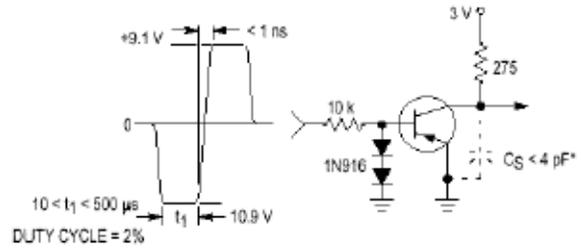


Figure 2. Storage and Fall Time Equivalent Test Circuit

* Total shunt capacitance of test jig and connectors

TYPICAL TRANSIENT CHARACTERISTICS

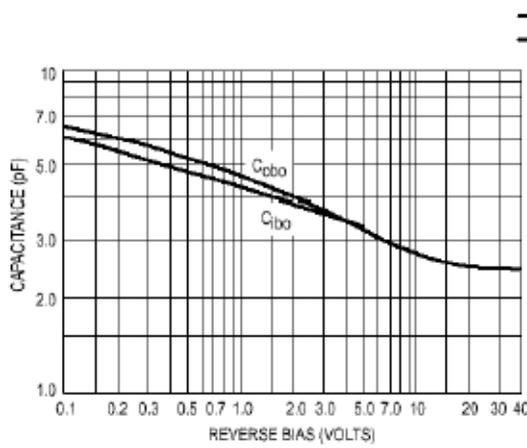


Figure 3. Capacitance

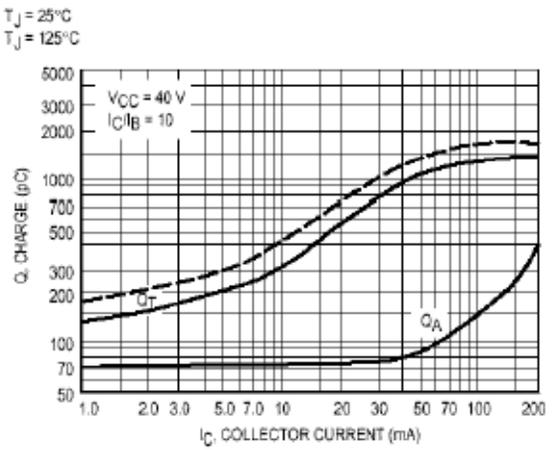


Figure 4. Charge Data

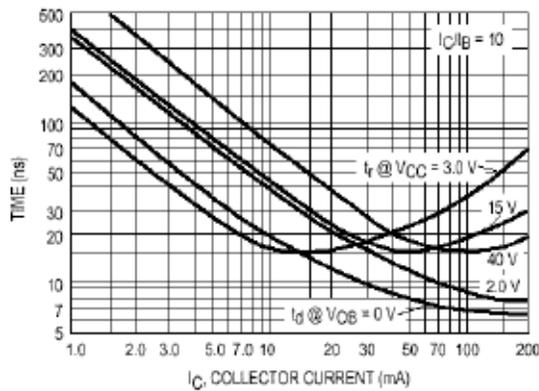


Figure 5. Turn-On Time

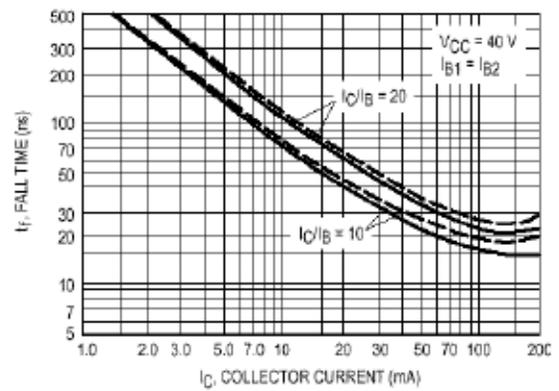


Figure 6. Fall Time

TYPICAL AUDIO SMALL-SIGNAL CHARACTERISTICS
NOISE FIGURE VARIATIONS

($V_{CE} = -5.0$ Vdc, $T_A = 25^\circ\text{C}$, Bandwidth = 1.0 Hz)

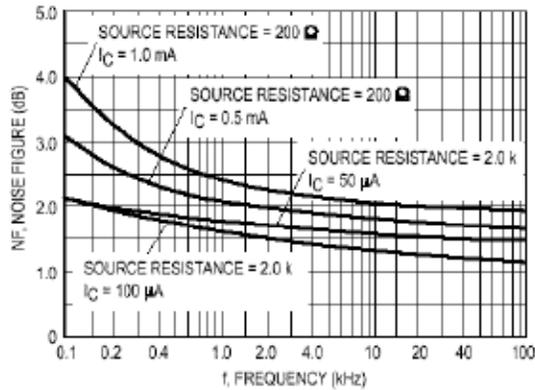


Figure 7.

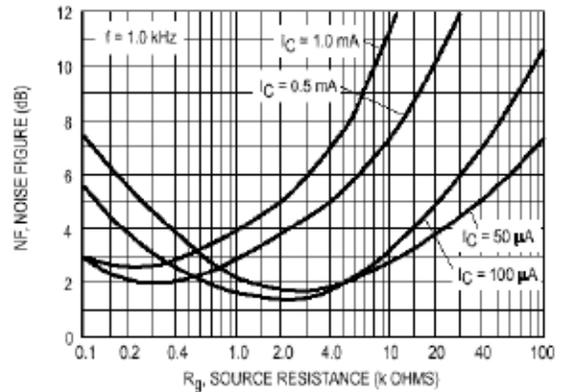


Figure 8.

h PARAMETERS

($V_{CE} = -10$ Vdc, $f = 1.0$ kHz, $T_A = 25^\circ\text{C}$)

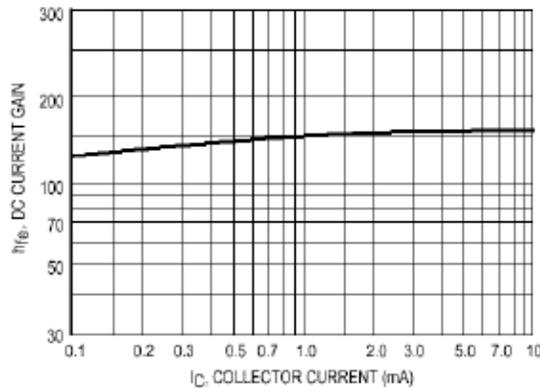


Figure 9. Current Gain

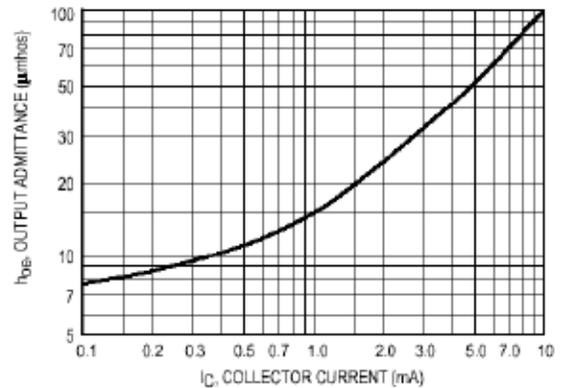


Figure 10. Output Admittance

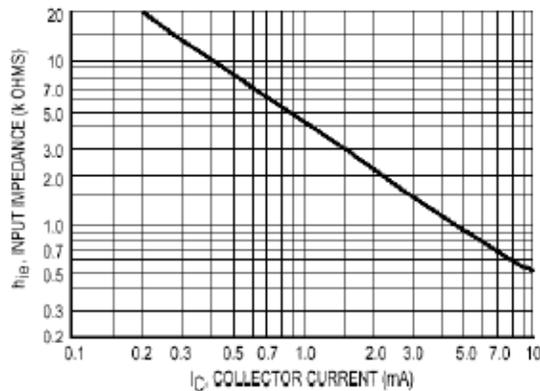


Figure 11. Input Impedance

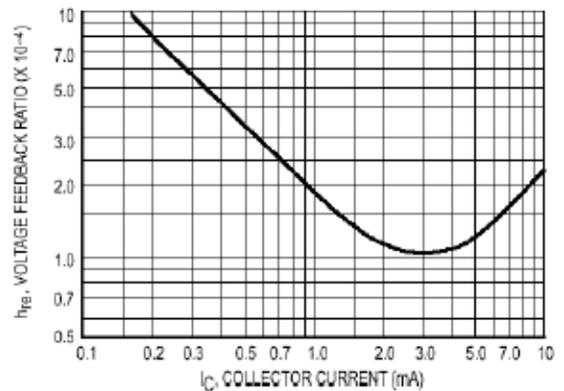


Figure 12. Voltage Feedback Ratio

TYPICAL STATIC CHARACTERISTICS

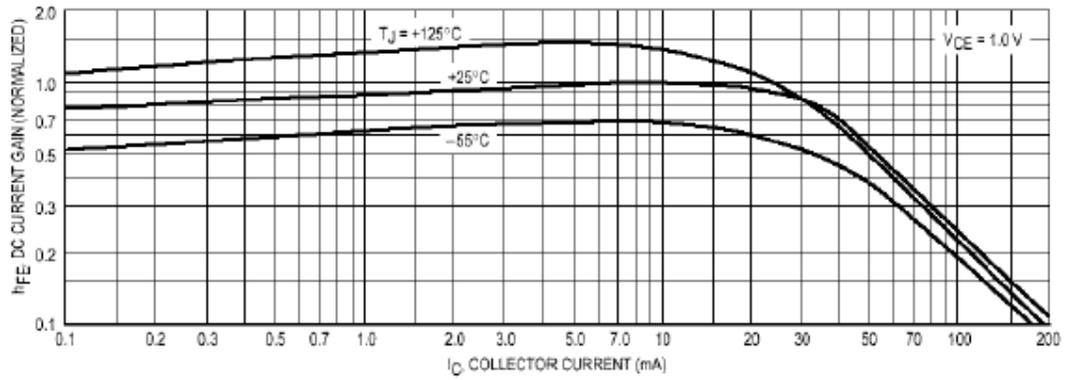


Figure 13. DC Current Gain

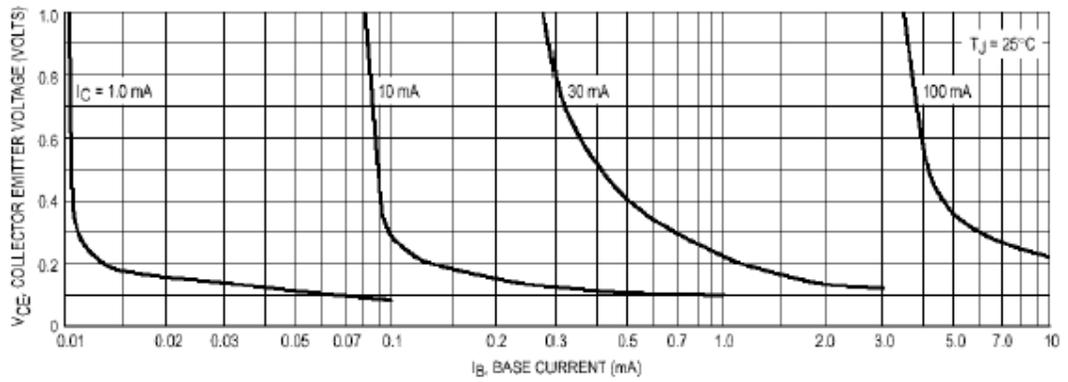


Figure 14. Collector Saturation Region

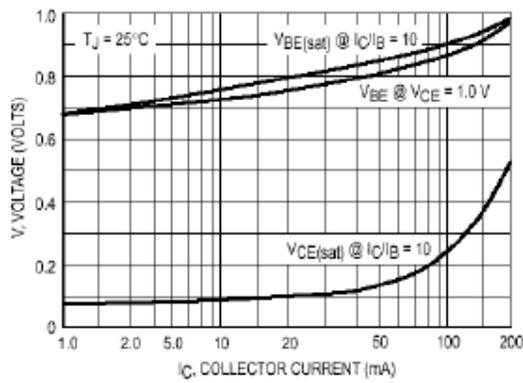


Figure 15. "ON" Voltages

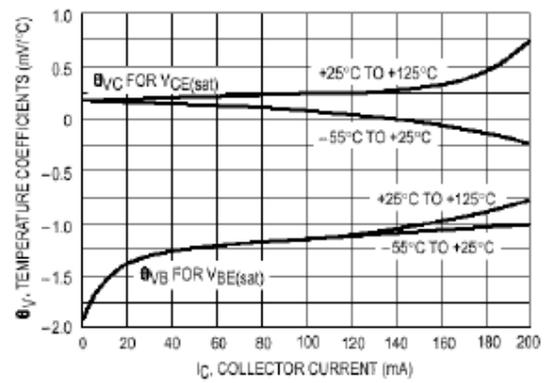


Figure 16. Temperature Coefficients

General purpose operational amplifier

• A741/• A741C/SA741C

DESCRIPTION

The • A741 is a high performance operational amplifier with high open-loop gain, internal compensation, high common mode range and exceptional temperature stability. The • A741 is short-circuit-protected and allows for nulling of offset voltage.

FEATURES

- Internal frequency compensation
- Short circuit protection
- Excellent temperature stability
- High input voltage range

PIN CONFIGURATION

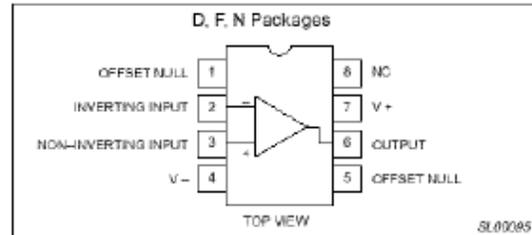


Figure 1. Pin Configuration

ORDERING INFORMATION

DESCRIPTION	TEMPERATURE RANGE	ORDER CODE	DWG #
8-Pin Plastic Dual In-Line Package (DIP)	-55°C to +125°C	• A741N	SOT97-1
8-Pin Plastic Dual In-Line Package (DIP)	0 to +70°C	• A741CN	SOT97-1
8-Pin Plastic Dual In-Line Package (DIP)	-40°C to +85°C	SA741CN	SOT97-1
8-Pin Ceramic Dual In-Line Package (CERDIP)	-55°C to +125°C	• A741F	0580A
8-Pin Ceramic Dual In-Line Package (CERDIP)	0 to +70°C	• A741CF	0580A
8-Pin Small Outline (SO) Package	0 to +70°C	• A741CD	SOT96-1

ABSOLUTE MAXIMUM RATINGS

SYMBOL	PARAMETER	RATING	UNIT
V _S	Supply voltage		
	• A741C	• 18	V
	• A741	• 22	V
P _D	Internal power dissipation		
	D package	780	mW
	N package	1170	mW
	F package	800	mW
V _{IN}	Differential input voltage	• 30	V
V _{IN}	Input voltage ¹	• 15	V
t _{sc}	Output short-circuit duration	Continuous	
T _A	Operating temperature range		
	• A741C	0 to +70	°C
	SA741C	-40 to +85	°C
	• A741	-55 to +125	°C
T _{stg}	Storage temperature range	-65 to +150	°C
T _{sold}	Lead soldering temperature (10sec max)	300	°C

NOTES:

1. For supply voltages less than • 15V, the absolute maximum input voltage is equal to the supply voltage.

General purpose operational amplifier

• A741/• A741C/SA741C

DC ELECTRICAL CHARACTERISTICS

 $T_A = 25^\circ\text{C}$, $V_S = \pm 15\text{V}$, unless otherwise specified.

SYMBOL	PARAMETER	TEST CONDITIONS	•A741			•A741C			UNIT
			Min	Typ	Max	Min	Typ	Max	
V_{OS}	Offset voltage	$R_S=10k\cdot$ $R_S=10k\cdot$, over temp.		1.0 1.0 10	5.0 6.0		2.0 10	6.0 7.5	mV mV $\cdot V/^\circ\text{C}$
I_{OS}	Offset current	Over temp. $T_A=+125^\circ\text{C}$ $T_A=-55^\circ\text{C}$		20 7.0 20 200	200 200 500		20 200	200 300	nA nA nA pA/°C
I_{BIAS}	Input bias current	Over temp. $T_A=+125^\circ\text{C}$ $T_A=-55^\circ\text{C}$		80 30 300 1	500 500 1500		80 1	500 800	nA nA nA nA/°C
V_{OUT}	Output voltage swing	$R_L=10k\cdot$ $R_L=2k\cdot$, over temp.	± 12 ± 10	± 14 ± 13		± 12 ± 10	± 14 ± 13		V V
A_{VOL}	Large-signal voltage gain	$R_L=2k\cdot$, $V_O=10\text{V}$ $R_L=2k\cdot$, $V_O=10\text{V}$, over temp.	50 25	200		20 15	200		V/mV V/mV
	Offset voltage adjustment range			± 30			± 30		mV
PSRR	Supply voltage rejection ratio	$R_G=10k\cdot$ $R_G=10k\cdot$, over temp.					10	150	$\cdot V/V$ $\cdot V/V$
CMRR	Common-mode rejection ratio	Over temp.	70	90		70	90		dB dB
I_{CC}	Supply current	$T_A=+125^\circ\text{C}$ $T_A=-55^\circ\text{C}$		1.4 1.5 2.0	2.8 2.5 3.3		1.4	2.8	mA mA mA
V_{IN}	Input voltage range	(•A741, over temp.)	± 12	± 13		± 12	± 13		V
R_{IN}	Input resistance		0.3	2.0		0.3	2.0		M \cdot
P_D	Power consumption	$T_A=+125^\circ\text{C}$ $T_A=-55^\circ\text{C}$		50 45 45	85 75 100		50	85	mW mW mW
R_{OUT}	Output resistance			75			75		\cdot
I_{SC}	Output short-circuit current		10	25	60	10	25	60	mA

General purpose operational amplifier

• A741 • A741C/SA741C

DC ELECTRICAL CHARACTERISTICS

 $T_A = 25^\circ\text{C}$, $V_S = \pm 15\text{V}$, unless otherwise specified.

SYMBOL	PARAMETER	TEST CONDITIONS	SA741C			UNIT
			Min	Typ	Max	
V_{OS}	Offset voltage	$R_S = 10\text{k}\Omega$		2.0	6.0	mV
$\cdot V_{OS}/\cdot T$		$R_S = 10\text{k}\Omega$, over temp.		10	7.5	mV/ $^\circ\text{C}$
I_{OS}	Offset current	Over temp.		20	200	nA
$\cdot I_{OS}/\cdot T$				200	500	nA/ $^\circ\text{C}$
I_{BIAS}	Input bias current	Over temp.		80	500	nA
$\cdot I_B/\cdot T$				1	1500	nA/ $^\circ\text{C}$
V_{OUT}	Output voltage swing	$R_L = 10\text{k}\Omega$	$\cdot 12$	$\cdot 14$		V
		$R_L = 2\text{k}\Omega$, over temp.	$\cdot 10$	$\cdot 13$		V
A_{VOL}	Large-signal voltage gain	$R_L = 2\text{k}\Omega$, $V_O = \pm 10\text{V}$	20	200		V/mV
		$R_L = 2\text{k}\Omega$, $V_O = \pm 10\text{V}$, over temp.	15			V/mV
	Offset voltage adjustment range			$\cdot 30$		mV
PSRR	Supply voltage rejection ratio	$R_S = 10\text{k}\Omega$		10	150	$\cdot \text{V/V}$
CMRR	Common mode rejection ratio		70	90		dB
V_{IN}	Input voltage range	Over temp.	$\cdot 12$	$\cdot 13$		V
R_{IN}	Input resistance		0.3	2.0		M Ω
P_d	Power consumption			50	85	mW
R_{OUT}	Output resistance			75		Ω
I_{SC}	Output short-circuit current			25		mA

AC ELECTRICAL CHARACTERISTICS

 $T_A = 25^\circ\text{C}$, $V_S = \pm 15\text{V}$, unless otherwise specified.

SYMBOL	PARAMETER	TEST CONDITIONS	• A741, • A741C			UNIT
			Min	Typ	Max	
R_{IN}	Parallel input resistance	Open-loop, $f = 20\text{Hz}$	0.3			M Ω
C_{IN}	Parallel input capacitance	Open-loop, $f = 20\text{Hz}$		1.4		pF
	Unity gain crossover frequency	Open-loop		1.0		MHz
t_R	Transient response unity gain	$V_{IN} = 20\text{mV}$, $R_L = 2\text{k}\Omega$, $C_L = 100\text{pF}$		0.3		μs
	Rise time			5.0		%
SR	Slew rate	$C = 100\text{pF}$, $R_L = 2\text{k}\Omega$, $V_{IN} = \pm 10\text{V}$		0.5		V/ μs

General purpose operational amplifier

• A741 • A741C/SA741C

EQUIVALENT SCHEMATIC

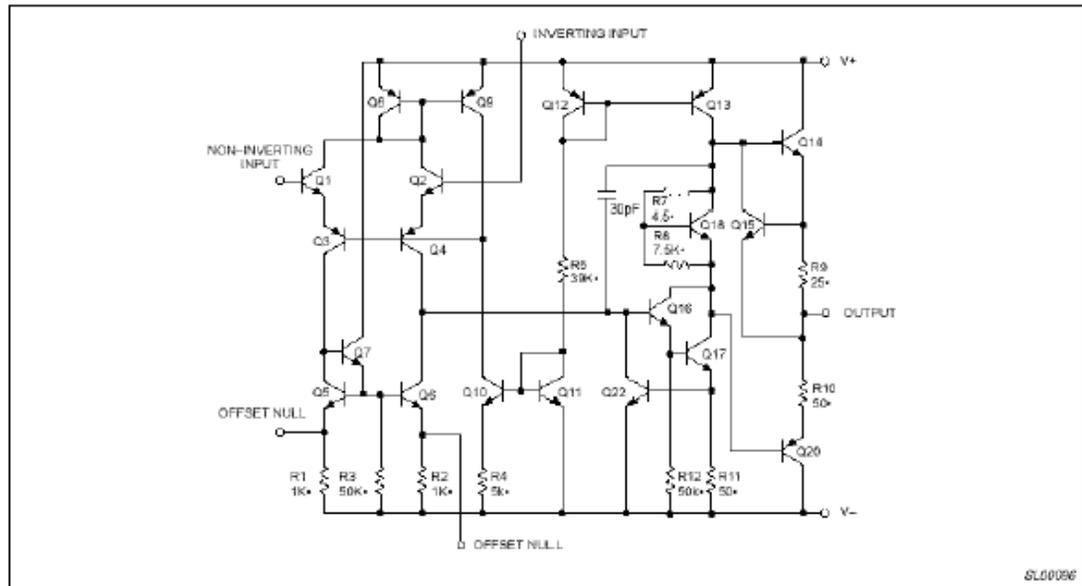


Figure 2. Equivalent Schematic

SL00086

General purpose operational amplifier

• A741 • A741C/SA741C

TYPICAL PERFORMANCE CHARACTERISTICS

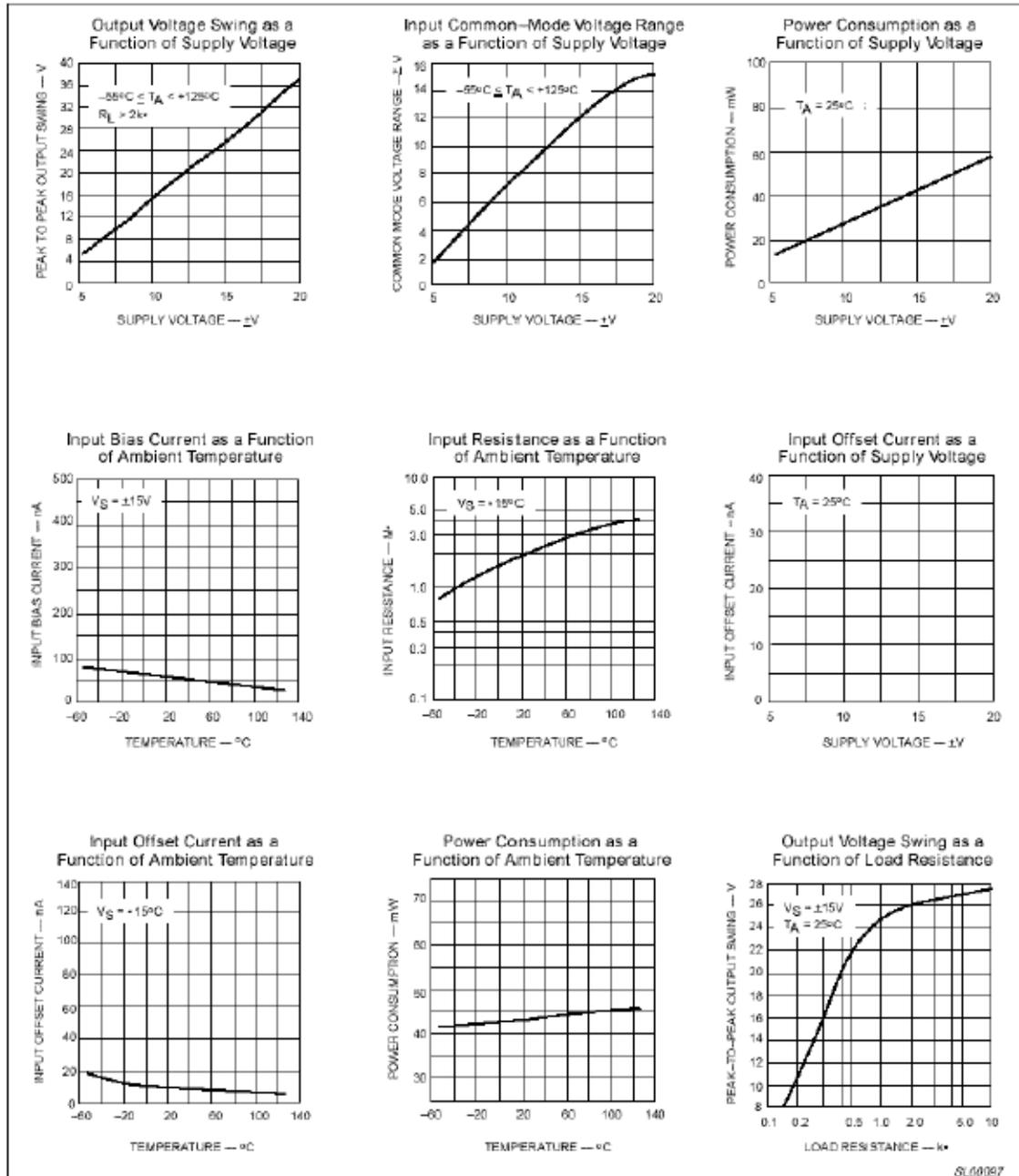


Figure 3. Typical Performance Characteristics

General purpose operational amplifier

• A741 • A741C/SA741C

TYPICAL PERFORMANCE CHARACTERISTICS (Continued)

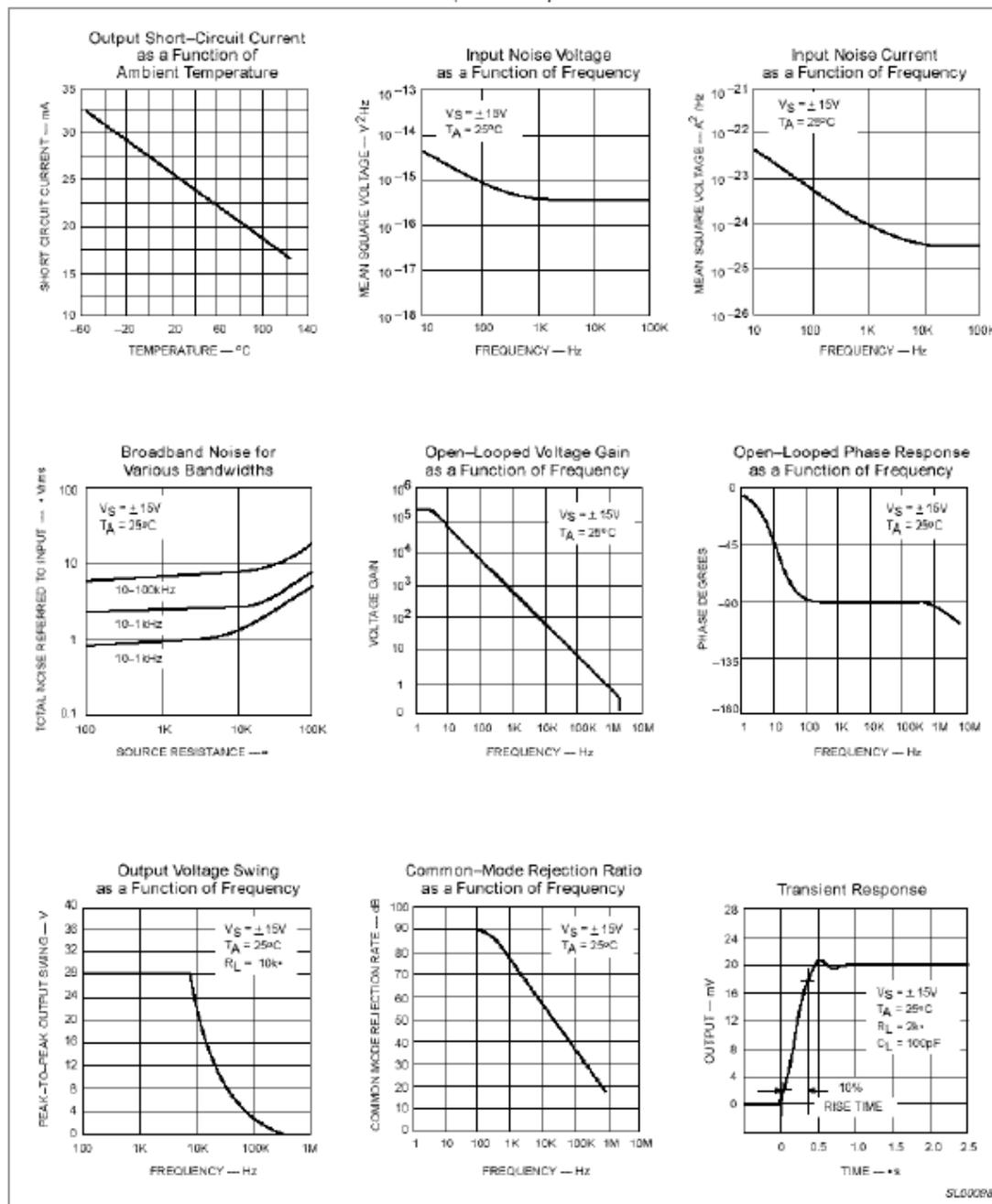


Figure 4. Typical Performance Characteristics (cont.)



BPX 99

Monolithischer Silizium-NPN-Epitaxial-Foto-Darlingtontransistor 

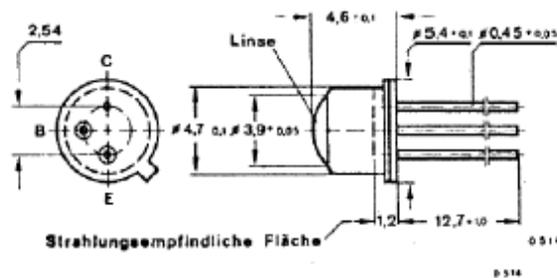
Anwendungen: Direkte Ansteuerungen von Relais, Magnetventilen, Kleinmotoren etc.

Besondere Merkmale:

- Hermetisches Gehäuse
- Für die Bereiche der sichtbaren und der nahen infraroten Strahlung geeignet
- Zum Schalten von Strömen bis 500 mA
- Hohe Fotoempfindlichkeit
- Basis herausgeführt

Vorläufige technische Daten

Abmessungen in mm



Kollektor mit Gehäuse verbunden

Öffnungswinkel $\alpha = 25^\circ$

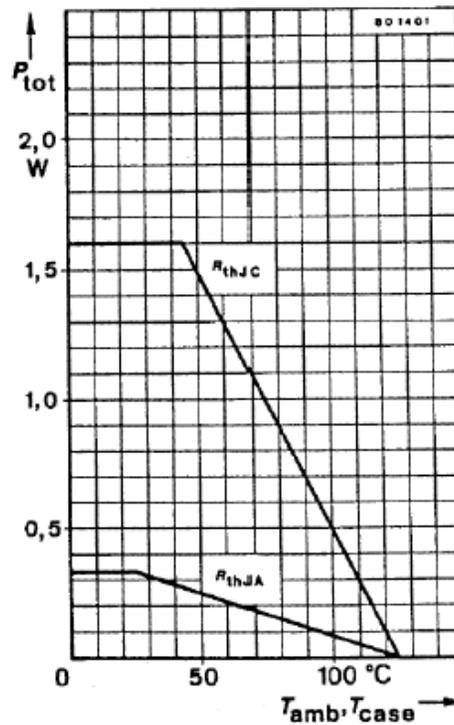
≈ 18 A 3 DIN 41876

~ JEDEC TO 52

Gewicht max. 0,5 g

Absolute Grenzwerte

Kollektor-Emitter-Sperrspannung	U_{CEO}	32	V
Emitter-Basis-Sperrspannung	U_{EBO}	10	V
Kollektorstrom	I_C	0,5	A
Kollektorspitzenstrom	I_{CM}	1	A
Gesamtverlustleistung $T_{amb} \leq 25^\circ C$ $T_{case} \leq 45^\circ C$	P_{tot}	0,33	W
	P_{tot}	1,6	W
Umgebungstemperaturbereich	T_{amb}	-55...+125	$^\circ C$
Gehäusetemperatur	T_{case}	125	$^\circ C$



Wärmewiderstände

Sperrschicht-Umgebung
Sperrschicht-Gehäuse

R_{thJA}
 R_{thJC}

Min. Typ. Max.

300 K/W
50 K/W

Optische und elektrische Kenngrößen

$T_{amb} = 25^\circ\text{C}$

Kollektor-Dunkelstrom

$U_{CE} = 20\text{ V}, E = 0$

$I_{CEO}^{*)}$

10 200

nA

Kollektor-Hellstrom

$U_{CE} = 5\text{ V}, E_A = 100\text{ lx}^1)$

$I_{ca}^{*)}$

3 30

mA

Absolute Empfindlichkeit

$U_{CE} = 5\text{ V}, E_A = 100\text{ lx}^1)$

s

30 300

$\mu\text{A/lx}$

Wellenlänge maximaler Empfindlichkeit

λ_p

800

nm

Bereich der spektralen Empfindlichkeit (50%)

$\lambda_{0,5}$

600...900

nm

Kollektor-Emitter-Durchbruchspannung

$I_C = 1\text{ mA}$

$U_{(BR)CEO}^{*)}$

32

V

Kollektor-Emitter-Sättigungsspannung

$I_C = 0,1\text{ A}, E_A = 1\text{ klx}^1)$

$U_{CEsat}^{*)}$

0,75

1

V

^{*)} AQL = 0,65 %

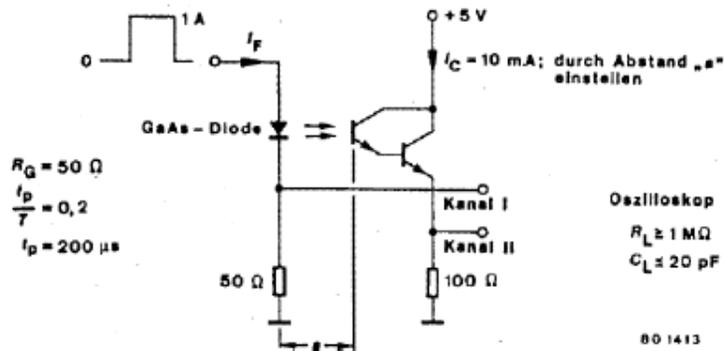
¹⁾ Normlichtart A (DIN 5033/IEC 306-1)

BPX99

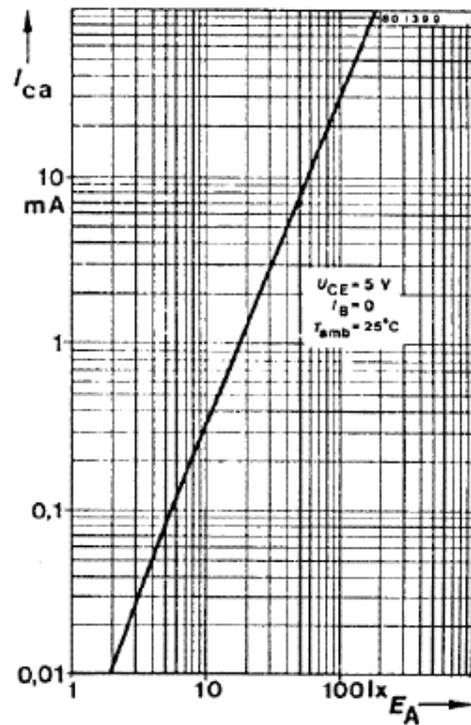
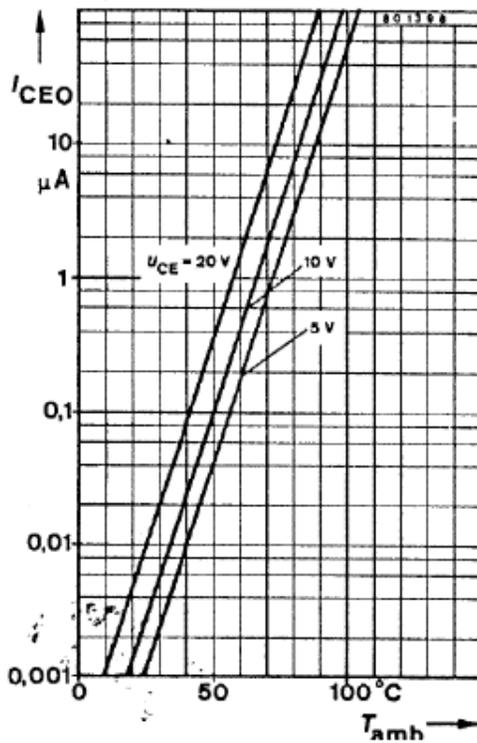
Schaltzeiten

$U_S = 5 \text{ V}$, $I_C = 10 \text{ mA}$, $R_L = 100 \Omega$, siehe Meßschaltung

	Min.	Typ.	Max.
Verzögerungszeit		10	μs
Anstiegszeit		80	μs
Einschaltzeit		90	μs
Speicherzeit		5	μs
Abfallzeit		60	μs
Ausschaltzeit		65	μs



Meßschaltung



BPX99

LM139/LM239/LM339/LM2901/LM3302 Low Power Low Offset Voltage Quad Comparators

General Description

The LM139 series consists of four independent precision voltage comparators with an offset voltage specification as low as 2 mV max for all four comparators. These were designed specifically to operate from a single power supply over a wide range of voltages. Operation from split power supplies is also possible and the low power supply current drain is independent of the magnitude of the power supply voltage. These comparators also have a unique characteristic in that the input common-mode voltage range includes ground, even though operated from a single power supply voltage.

Application areas include limit comparators, simple analog to digital converters; pulse, squarewave and time delay generators; wide range VCO; MOS clock timers; multivibrators and high voltage digital logic gates. The LM139 series was designed to directly interface with TTL and CMOS. When operated from both plus and minus power supplies, they will directly interface with MOS logic—where the low power drain of the LM339 is a distinct advantage over standard comparators.

Advantages

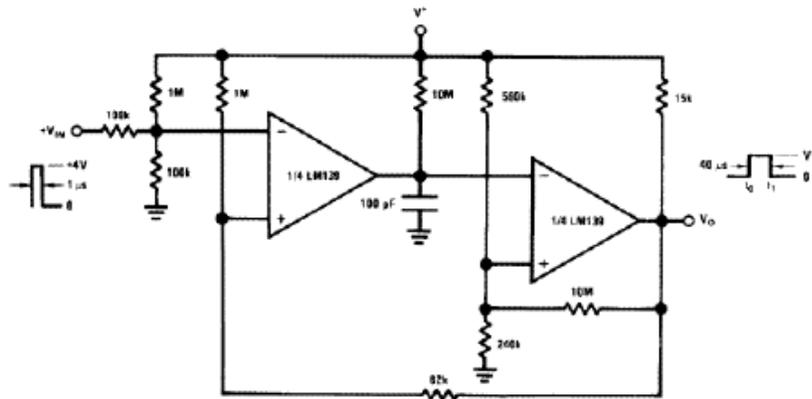
- High precision comparators

- Reduced V_{CE} drift over temperature
- Eliminates need for dual supplies
- Allows sensing near GND
- Compatible with all forms of logic
- Power drain suitable for battery operation

Features

- Wide supply voltage range
 - LM139/139A Series 2 to 36 V_{DC} or ± 1 to ± 18 V_{DC}
 - LM2901: 2 to 36 V_{DC} or ± 1 to ± 18 V_{DC}
 - LM3302: 2 to 28 V_{DC} or ± 1 to ± 14 V_{DC}
- Very low supply current drain (0.8 mA) — independent of supply voltage
- Low input biasing current: 25 nA
- Low input offset current: ± 5 nA
- Offset voltage: ± 3 mV
- Input common-mode voltage range includes GND
- Differential input voltage range equal to the power supply voltage
- Low output saturation voltage: 250 mV at 4 mA
- Output voltage compatible with TTL, DTL, ECL, MOS and CMOS logic systems

One-Shot Multivibrator with Input Lock Out



DS005706-12

Absolute Maximum Ratings (Note 10)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

	LM139/LM239/LM339 LM139A/LM239A/LM339A LM2901	LM3302
Supply Voltage, V^*	36 V_{DC} or $\pm 18 V_{DC}$	28 V_{DC} or $\pm 14 V_{DC}$
Differential Input Voltage (Note 8)	36 V_{DC}	28 V_{DC}
Input Voltage	$\pm 0.3 V_{DC}$ to $+36 V_{DC}$	$\pm 0.3 V_{DC}$ to $+28 V_{DC}$
Input Current ($V_{IN} < \pm 0.3 V_{DC}$, (Note 3))	50 mA	50 mA
Power Dissipation (Note 1)		
Molded DIP	1050 mW	1050 mW
Cavity DIP	1190 mW	
Small Outline Package	760 mW	
Output Short-Circuit to GND, (Note 2)	Continuous	Continuous
Storage Temperature Range	-65°C to $+150^\circ\text{C}$	-65°C to $+150^\circ\text{C}$
Lead Temperature (Soldering, 10 seconds)	260°C	260°C
Operating Temperature Range		-40°C to $+85^\circ\text{C}$
LM339/LM339A	0°C to $+70^\circ\text{C}$	
LM239/LM239A	-25°C to $+85^\circ\text{C}$	
LM2901	-40°C to $+85^\circ\text{C}$	
LM139/LM139A	-55°C to $+125^\circ\text{C}$	
Soldering Information		
Dual-In-Line Package		
Soldering (10 seconds)	260°C	260°C
Small Outline Package		
Vapor Phase (60 seconds)	215°C	215°C
Infrared (15 seconds)	220°C	220°C
See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.		
ESD rating (1.5 k Ω in series with 100 pF)	600V	600V

Electrical Characteristics

($V^* = 5 V_{DC}$, $T_A = 25^\circ\text{C}$, unless otherwise stated)

Parameter	Conditions	LM139A			LM239A, LM339A			LM139			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage	(Note 9)	1.0	2.0		1.0	2.0		2.0	5.0		mV $_{DC}$
Input Bias Current	$I_{IN(+)}$ or $I_{IN(-)}$ with Output in Linear Range, (Note 5), $V_{CM} = 0V$	25	100		25	250		25	100		nA $_{DC}$
Input Offset Current	$I_{IN(+)} - I_{IN(-)}$, $V_{CM} = 0V$	3.0	25		5.0	50		3.0	25		nA $_{DC}$
Input Common-Mode Voltage Range	$V^* = 30 V_{DC}$ (LM3302, $V^* = 28 V_{DC}$) (Note 6)	0	$V^* / 1.5$		0	$V^* / 1.5$		0	$V^* / 1.5$		V_{DC}
Supply Current	$R_L = *$ on all Comparators, $R_L = *$, $V^* = 36V$, (LM3302, $V^* = 28 V_{DC}$)	0.8	2.0		0.8	2.0		0.8	2.0		mA $_{DC}$
					1.0	2.5		1.0	2.5		mA $_{DC}$
Voltage Gain	$R_L = 15 k\Omega$, $V^* = 15 V_{DC}$ $V_o = 1 V_{DC}$ to $11 V_{DC}$	50	200		50	200		50	200		V/mV
Large Signal Response Time	$V_{IN} = \text{TTL Logic Swing}$, $V_{REF} = 1.4 V_{DC}$, $V_{RL} = 5 V_{DC}$, $R_L = 5.1 k\Omega$	300			300			300			ns
Response Time	$V_{RL} = 5 V_{DC}$, $R_L = 5.1 k\Omega$, (Note 7)	1.3			1.3			1.3			μs

Electrical Characteristics (Continued)

($V^* = 5 V_{DC}$, $T_A = 25^\circ\text{C}$, unless otherwise stated)

Parameter	Conditions	LM139A			LM239A, LM339A			LM139			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Output Sink Current	$V_{IN(+)} = 1 V_{DC}$, $V_{IN(-)} = 0$, $V_O = 1.5 V_{DC}$	6.0	16		6.0	16		6.0	16		mA_{DC}
Saturation Voltage	$V_{IN(+)} = 1 V_{DC}$, $V_{IN(-)} = 0$, $I_{SINK} = 4 \text{ mA}$	250	400		250	400		250	400		mV_{DC}
Output Leakage Current	$V_{IN(+)} = 1 V_{DC}$, $V_{IN(-)} = 0$, $V_O = 5 V_{DC}$	0.1			0.1			0.1			nA_{DC}

Electrical Characteristics

($V^* = 5 V_{DC}$, $T_A = 25^\circ\text{C}$, unless otherwise stated)

Parameter	Conditions	LM239, LM339			LM2901			LM3302			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage	(Note 9)	2.0	5.0		2.0	7.0		3	20		mV_{DC}
Input Bias Current	$I_{IN(+)}$ or $I_{IN(-)}$ with Output in Linear Range, (Note 5), $V_{CM} = 0\text{V}$	25	250		25	250		25	500		nA_{DC}
Input Offset Current	$I_{IN(+)} - I_{IN(-)}$, $V_{CM} = 0\text{V}$	5.0	50		5	50		3	100		nA_{DC}
Input Common-Mode Voltage Range	$V^* = 30 V_{DC}$ (LM3302, $V^* = 28 V_{DC}$) (Note 6)	0	$V^* \pm 1.5$		0	$V^* \pm 1.5$		0	$V^* \pm 1.5$		V_{DC}
Supply Current	$R_L = *$ on all Comparators, $R_L = *$, $V^* = 38\text{V}$, (LM3302, $V^* = 28 V_{DC}$)	0.8	2.0		0.8	2.0		0.8	2.0		mA_{DC}
		1.0	2.5		1.0	2.5		1.0	2.5		mA_{DC}
Voltage Gain	$R_L = 15 \text{ k}\Omega$, $V^* = 15 V_{DC}$, $V_O = 1 V_{DC}$ to $11 V_{DC}$	50	200		25	100		2	30		V/mV
Large Signal Response Time	$V_{IN} = \text{TTL Logic Swing}$, $V_{REF} =$ $1.4 V_{DC}$, $V_{RL} = 5 V_{DC}$, $R_L = 5.1 \text{ k}\Omega$	300			300			300			ns
Response Time	$V_{RL} = 5 V_{DC}$, $R_L = 5.1 \text{ k}\Omega$, (Note 7)	1.3			1.3			1.3			μs
Output Sink Current	$V_{IN(+)} = 1 V_{DC}$, $V_{IN(-)} = 0$, $V_O = 1.5 V_{DC}$	6.0	16		6.0	16		6.0	16		mA_{DC}
Saturation Voltage	$V_{IN(+)} = 1 V_{DC}$, $V_{IN(-)} = 0$, $I_{SINK} = 4 \text{ mA}$	250	400		250	400		250	500		mV_{DC}
Output Leakage Current	$V_{IN(+)} = 1 V_{DC}$, $V_{IN(-)} = 0$, $V_O = 5 V_{DC}$	0.1			0.1			0.1			nA_{DC}

Electrical Characteristics

($V^* = 5.0 V_{DC}$, (Note 4))

Parameter	Conditions	LM139A			LM239A, LM339A			LM139			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage	(Note 9)			4.0			4.0			9.0	mV_{DC}
Input Offset Current	$I_{IN(+)} - I_{IN(-)}$, $V_{CM} = 0\text{V}$			100			150			100	nA_{DC}
Input Bias Current	$I_{IN(+)}$ or $I_{IN(-)}$ with Output in Linear Range, $V_{CM} = 0\text{V}$ (Note 5)			300			400			300	nA_{DC}
Input Common-Mode Voltage Range	$V^* = 30 V_{DC}$ (LM3302, $V^* = 28 V_{DC}$) (Note 6)	0	$V^* \pm 2.0$		0	$V^* \pm 2.0$		0	$V^* \pm 2.0$		V_{DC}
Saturation Voltage	$V_{IN(+)} = 1 V_{DC}$, $V_{IN(-)} = 0$, $I_{SINK} = 4 \text{ mA}$			700			700			700	mV_{DC}

LM139 / LM239 / LM339 / LM2901 / LM3302

Electrical Characteristics (Continued)

($V^+ = 5.0 V_{DC}$, (Note 4))

Parameter	Conditions	LM139A		LM239A, LM339A			LM139			Units	
		Min	Typ	Max	Min	Typ	Max	Min	Typ		Max
Output Leakage Current	$V_{IN(+)} = 1 V_{DC}$, $V_{IN(-)} = 0$, $V_O = 30 V_{DC}$, (LM3302, $V_O = 28 V_{DC}$)			1.0			1.0			1.0	μA_{DC}
Differential Input Voltage	Keep all V_{IN} 's $> 0 V_{DC}$ (or V^+ , if used), (Note 8)			36			36			36	V_{DC}

Electrical Characteristics

($V^+ = 5.0 V_{DC}$, (Note 4))

Parameter	Conditions	LM239, LM339			LM2901			LM3302			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage	(Note 9)			9.0		9	15			40	mV _{DC}
Input Offset Current	$I_{IN(+)} = I_{IN(-)}$, $V_{CM} = 0V$			150		50	200			300	nA _{DC}
Input Bias Current	$I_{IN(+)}$ or $I_{IN(-)}$ with Output in Linear Range, $V_{CM} = 0V$ (Note 5)			400		200	500			1000	nA _{DC}
Input Common-Mode Voltage Range	$V^+ = 30 V_{DC}$ (LM3302, $V^+ = 28 V_{DC}$) (Note 6)			$V^+ \pm 2.0$	0	$V^+ \pm 2.0$	0			$V^+ \pm 2.0$	V_{DC}
Saturation Voltage	$V_{IN(+)} = 1 V_{DC}$, $V_{IN(-)} = 0$, $I_{SINK} = 4 mA$			700		400	700			700	mV _{DC}
Output Leakage Current	$V_{IN(+)} = 1 V_{DC}$, $V_{IN(-)} = 0$, $V_O = 30 V_{DC}$, (LM3302, $V_O = 28 V_{DC}$)			1.0			1.0			1.0	μA_{DC}
Differential Input Voltage	Keep all V_{IN} 's $> 0 V_{DC}$ (or V^+ , if used), (Note 8)			36			36			28	V_{DC}

Note 1: For operating at high temperatures, the LM339/LM339A, LM2901, LM3302 must be derated based on a 125°C maximum junction temperature and a thermal resistance of 95°C/W which applies for the device soldered in a printed circuit board, operating in a still air ambient. The LM239 and LM139 must be derated based on a 150°C maximum junction temperature. The low bias dissipation and the "ON-OFF" characteristic of the outputs keeps the chip dissipation very small ($P_D < 100 mW$), provided the output transistors are allowed to saturate.

Note 2: Short circuits from the output to V^+ can cause excessive heating and eventual destruction. When considering short circuits to ground, the maximum output current is approximately 20 mA independent of the magnitude of V^+ .

Note 3: This input current will only exist when the voltage at any of the input leads is driven negative. It is due to the collector-base junction of the input PNP transistors becoming forward biased and thereby acting as input diode clamps. In addition to this diode action, there is also lateral NPN parasitic transistor action on the IC chip. This transistor action can cause the output voltages of the comparators to go to the V^+ voltage level (or to ground for a large overdrive) for the time duration that an input is driven negative. This is not destructive and normal output states will re-establish when the input voltage, which was negative, again returns to a value greater than $\pm 0.3 V_{DC}$ (at 25°C).

Note 4: These specifications are limited to $-55^\circ C < T_A < +125^\circ C$, for the LM139/LM139A. With the LM239/LM239A, all temperature specifications are limited to $-25^\circ C < T_A < +85^\circ C$, the LM339/LM339A temperature specifications are limited to $0^\circ C < T_A < +70^\circ C$, and the LM2901, LM3302 temperature range is $-40^\circ C < T_A < +85^\circ C$.

Note 5: The direction of the input current is out of the IC due to the PNP input stage. This current is essentially constant, independent of the state of the output so no loading change exists on the reference or input lines.

Note 6: The input common-mode voltage or either input signal voltage should not be allowed to go negative by more than 0.3V. The upper end of the common-mode voltage range is $V^+ \pm 1.5V$ at 25°C, but either or both inputs can go to $+30 V_{DC}$ without damage (25V for LM3302), independent of the magnitude of V^+ .

Note 7: The response time specified is a 100 mV input step with 5 mV overdrive. For larger overdrive signals 300 ns can be obtained, see typical performance characteristics section.

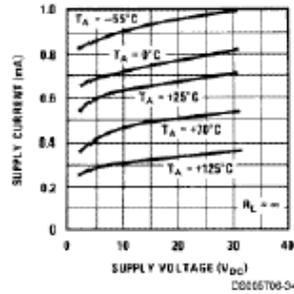
Note 8: Positive excursions of input voltage may exceed the power supply level as long as the other voltage remains within the common-mode range, the comparator will provide a proper output state. The low input voltage state must not be less than $\pm 0.3 V_{DC}$ (or $0.3 V_{DC}$ below the magnitude of the negative power supply, if used) (at 25°C).

Note 9: At output switch point, $V_O = 1.4 V_{DC}$, $R_B = 0$ with V^+ from $5 V_{DC}$ to $30 V_{DC}$; and over the full input common-mode range ($0 V_{DC}$ to $V^+ \pm 1.5 V_{DC}$), at 25°C. For LM3302, V^+ from $5 V_{DC}$ to $28 V_{DC}$.

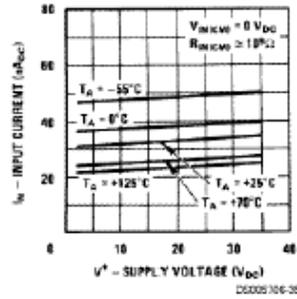
Note 10: Refer to RET6139AX for LM139A military specifications and to RET6139X for LM139 military specifications.

Typical Performance Characteristics LM139/LM239/LM339, LM139A/LM239A/LM339A, LM3302

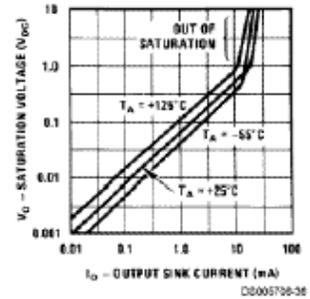
Supply Current



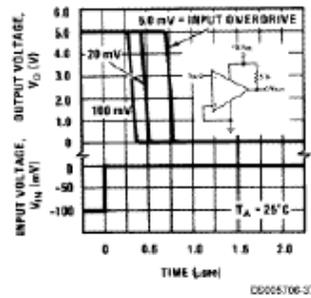
Input Current



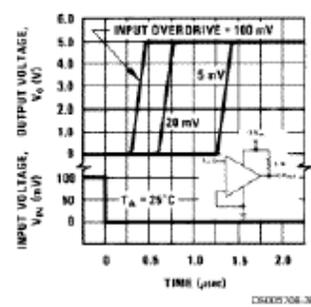
Output Saturation Voltage



Response Time for Various Input Overdrives — Negative Transition

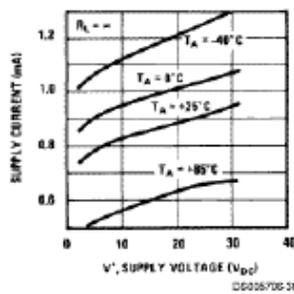


Response Time for Various Input Overdrives — Positive Transition

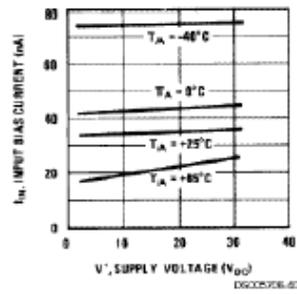


Typical Performance Characteristics LM2901

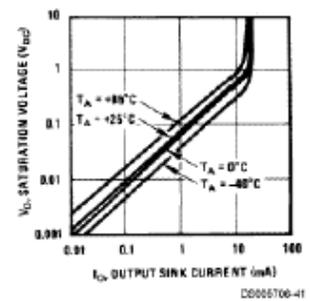
Supply Current



Input Current

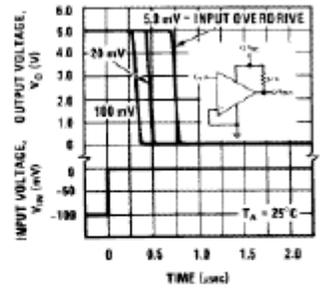


Output Saturation Voltage



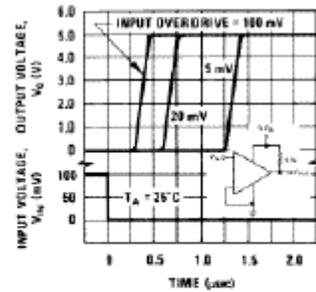
Typical Performance Characteristics LM2901 (Continued)

Response Time for Various Input Overdrives—Negative Transition



DS005705-42

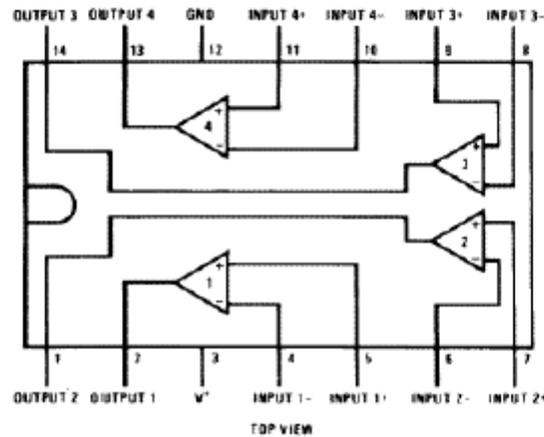
Response Time for Various Input Overdrives-Positive Transition



DS005705-43

Connection Diagrams

Dual-In-Line Package



DS005705-2

Order Number LM139J, LM139J/883 (Note 11), LM139AJ,
LM139AJ/883 (Note 12), LM239J, LM239AJ, LM339J

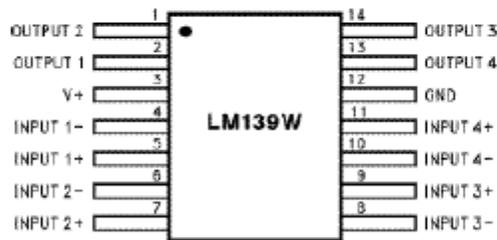
See NS Package Number J14A

Order Number LM339AM, LM339AMX, LM339M, LM339MX or LM2901M

See NS Package Number M14A

Order Number LM339N, LM339AN, LM2901N or LM3302N

See NS Package Number N14A



DS005705-27

Order Number LM139AW/883 or LM139W/883 (Note 11)

See NS Package Number W14B,

LM139AWGRQMLV (Note 13)

See NS Package Number WG14A



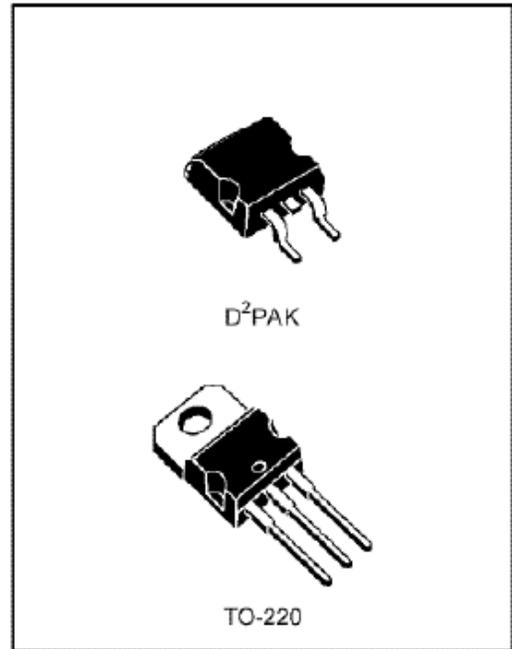
L7800AB/AC SERIES

PRECISION 1A REGULATORS

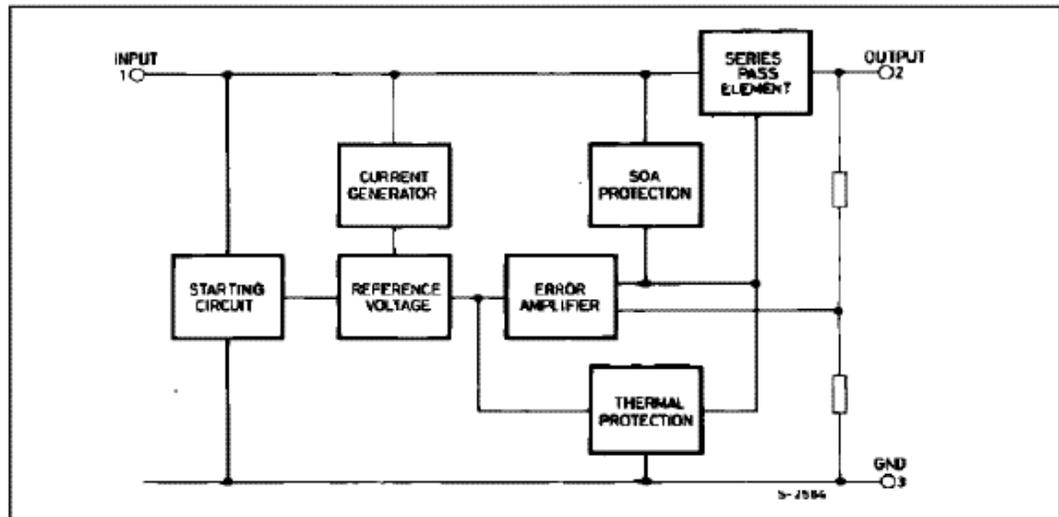
- OUTPUT CURRENT IN EXCESS OF 1 A
- OUTPUT VOLTAGES OF 5; 6; 8; 9; 12; 15; 18; 20; 24V
- THERMAL OVERLOAD PROTECTION
- OUTPUT TRANSITION SOA PROTECTION
- 2% OUTPUT VOLTAGE TOLERANCE
- GUARANTEED IN EXTENDED TEMPERATURE RANGE

DESCRIPTION

The L7800A series of three-terminal positive regulators is available in TO-220 and D²PAK packages and several fixed output voltages, making it useful in a wide range of applications. These regulators can provide local on-card regulation, eliminating the distribution problems associated with single point regulation. Each type employs internal current limiting, thermal shut-down and safe area protection, making it essentially indestructible. If adequate heat sinking is provided, they can deliver over 1A output current. Although designed primarily as fixed voltage regulators, these devices can be used with external components to obtain adjustable voltages and currents.



BLOCK DIAGRAM



78XX

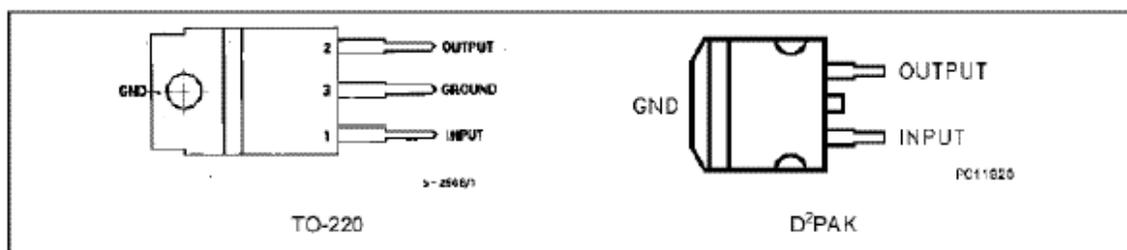
ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
V_i	DC Input Voltage (for $V_o = 5$ to 18V) (for $V_o = 20, 24$ V)	35	V
		40	V
I_o	Output Current	Internally limited	
P_{tot}	Power Dissipation	Internally limited	
T_{op}	Operating Junction Temperature Range (for L7800AC) (for L7800AB)	0 to 150	°C
		-40 to 125	°C
T_{stg}	Storage Temperature Range	- 65 to 150	°C

THERMAL DATA

Symbol	Parameter		D ² PAK	TO-220	Unit
$R_{thj-case}$	Thermal Resistance Junction-case	Max	3	3	°C/W
$R_{thj-amb}$	Thermal Resistance Junction-ambient	Max	62.5	50	°C/W

CONNECTION DIAGRAM AND ORDERING NUMBERS (top view)



Type	TO-220	D ² PAK (*)	Output Voltage
L7805AB	L7805ABV	L7805ABD2T	5V
L7805AC	L7805ACV	L7805ACD2T	5V
L7806AB	L7806ABV	L7806ABD2T	6V
L7806AC	L7806ACV	L7806ACD2T	6V
L7808AB	L7808ABV	L7808ABD2T	8V
L7808AC	L7808ACV	L7808ACD2T	8V
L7809AB	L7809ABV	L7809ABD2T	9V
L7809AC	L7809ACV	L7809ACD2T	9V
L7812AB	L7812ABV	L7812ABD2T	12V
L7812AC	L7812ACV	L7812ACD2T	12V
L7815AB	L7815ABV	L7815ABD2T	15V
L7815AC	L7815ACV	L7815ACD2T	15V
L7818AB	L7818ABV		18V
L7818AC	L7818ACV		18V
L7820AB	L7820ABV		24V
L7820AC	L7820ACV		24V
L7824AB	L7824ABV		
L7824AC	L7824ACV		

(*) AVAILABLE IN TAPE AND REEL WITH "-TR" SUFFIX

ELECTRICAL CHARACTERISTICS FOR L7805A ($V_i = 10V, I_o = 1A, T_j = 0$ to $125^\circ C$ (L7805AC),
 $T_j = -40$ to $125^\circ C$ (L7805AB) unless otherwise specified)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
V_o	Output Voltage	$T_j = 25^\circ C$	4.9	5	5.1	V
V_o	Output Voltage	$I_o = 5\text{ mA to }1\text{ A}$ $P_o \leq 15\text{ W}$ $V_i = 7.5\text{ to }20\text{ V}$	4.8	5	5.2	V
$\bullet V_o^*$	Line Regulation	$V_i = 7.5\text{ to }25\text{ V}$ $I_o = 500\text{ mA}$ $V_i = 8\text{ to }12\text{ V}$ $V_i = 8\text{ to }12\text{ V}$ $T_j = 25^\circ C$ $V_i = 7.3\text{ to }20\text{ V}$ $T_j = 25^\circ C$		7 10 2 7	50 5 25 50	mV mV mV mV
$\bullet V_o^*$	Load Regulation	$I_o = 5\text{ mA to }1\text{ A}$ $I_o = 5\text{ mA to }1.5\text{ A}$ $T_j = 25^\circ C$ $I_o = 250\text{ to }750\text{ mA}$		25 30 8	100 100 50	mV mV mV
I_d	Quiescent Current	$T_j = 25^\circ C$		4.3	6 6	mA
$\bullet I_d$	Quiescent Current Change	$V_i = 8\text{ to }25\text{ V}$ $I_o = 500\text{ mA}$ $V_i = 7.5\text{ to }20\text{ V}$ $T_j = 25^\circ C$ $I_o = 5\text{ mA to }1\text{ A}$			0.8 0.8 0.5	mA mA mA
SVR	Supply Voltage Rejection	$V_i = 8\text{ to }18\text{ V}$ $f = 120\text{ Hz}$ $I_o = 500\text{ mA}$		68		dB
V_d	Dropout Voltage	$I_o = 1\text{ A}$ $T_j = 25^\circ C$		2		V
e_N	Output Noise Voltage	$B = 10\text{ Hz to }100\text{ kHz}$ $T_j = 25^\circ C$		10		$\bullet V/V_o$
R_o	Output Resistance	$f = 1\text{ kHz}$		17		$m\bullet$
I_{sc}	Short Circuit Current	$V_i = 35\text{ V}$ $T_{amb} = 25^\circ C$		0.2		A
I_{scp}	Short Circuit Peak Current	$T_j = 25^\circ C$		2.2		A
$\frac{\bullet V_o}{\bullet T}$	Output Voltage Drift			-1.1		$mV/^\circ C$

APPLICATIONS INFORMATION

DESIGN CONSIDERATIONS

The L7800A Series of fixed voltage regulators are designed with Thermal Overload Protection that shuts down the circuit when subjected to an excessive power overload condition, Internal Short-circuit Protection that limits the maximum current the circuit will pass, and Output Transistor Safe-Area Compensation that reduces the output short-circuit current as the voltage across the pass transistor is increased.

In many low current applications, compensation capacitors are not required. However, it is recommended that the regulator input be bypassed with a capacitor if the regulator is

connected to the power supply filter with long wire lengths, or if the output load capacitance is large. An input bypass capacitor should be selected to provide good high-frequency characteristics to insure stable operation under all load conditions. A 0.33- μ F or larger tantalum, mylar, or other capacitor having low internal impedance at high frequencies should be chosen. The bypass capacitor should be mounted with the shortest possible leads directly across the regulators input terminals. Normally good construction techniques should be used to minimize ground loops and lead resistance drops since the regulator has no external sense lead.

Figure 4 : Current Regulator.

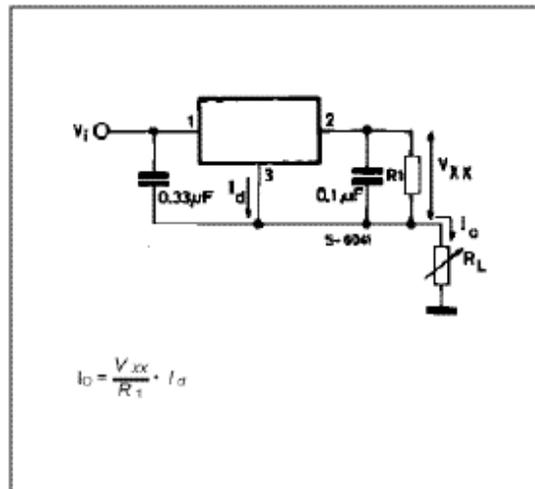


Figure 6 : Current Boost Regulator.

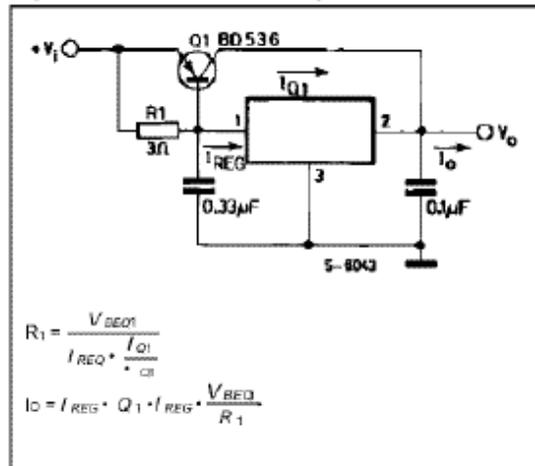
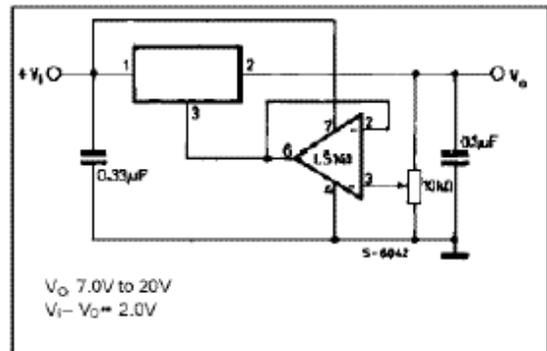
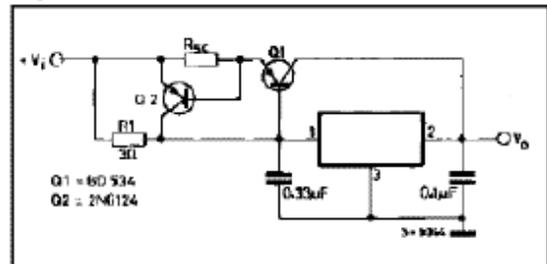


Figure 5 : Adjustable Output Regulator.



The addition of an operational amplifier allows adjustment to higher or intermediate values while retaining regulation characteristics. The minimum voltage obtainable with this arrangement is 2.0V greater than the regulator voltage.

Figure 7 : Short-circuit Protection.



The circuit of figure 6 can be modified to provide supply protection against short circuit by adding a short-circuit sense resistor, R_{sc} , and an additional PNP transistor. The current sensing PNP must be able to handle the short-circuit current of the three-terminal regulator. Therefore, a four-ampere plastic power transistor is specified.



JFET Input Operational Amplifiers

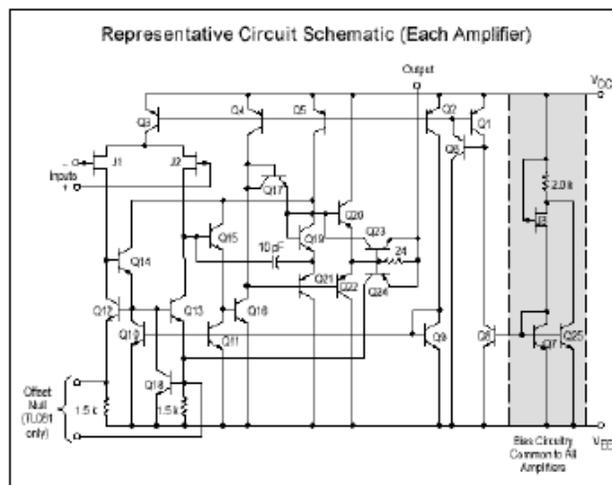
These low-cost JFET input operational amplifiers combine two state-of-the-art linear technologies on a single monolithic integrated circuit. Each internally compensated operational amplifier has well matched high voltage JFET input devices for low input offset voltage. The BIFET technology provides wide bandwidths and fast slew rates with low input bias currents, input offset currents, and supply currents.

These devices are available in single, dual and quad operational amplifiers which are pin-compatible with the industry standard MC1741, MC1458, and the MC3403/LM324 bipolar products.

- Input Offset Voltage Options of 6.0 mV and 15 mV Max
- Low Input Bias Current: 30 pA
- Low Input Offset Current: 5.0 pA
- Wide Gain Bandwidth: 4.0 MHz
- High Slew Rate: 13 V/μs
- Low Supply Current: 1.4 mA per Amplifier
- High Input Impedance: 10^{12} Ω

ORDERING INFORMATION

Op Amp Function	Device	Operating Temperature Range	Package
Single	TL081CD	$T_A = 0^\circ \text{ to } +70^\circ \text{C}$	SO-8
	TL081ACP		Plastic DIP
Dual	TL082CD	$T_A = 0^\circ \text{ to } +70^\circ \text{C}$	SO-8
	TL082ACP		Plastic DIP
Quad	TL084CN, ACN	$T_A = 0^\circ \text{ to } +70^\circ \text{C}$	Plastic DIP



Order this document by TL081C/D

TL081C,AC TL082C,AC TL084C,AC

JFET INPUT OPERATIONAL AMPLIFIERS

SEMICONDUCTOR TECHNICAL DATA

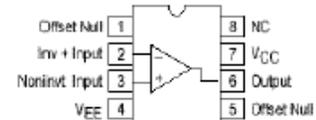


P SUFFIX
PLASTIC PACKAGE
CASE 625

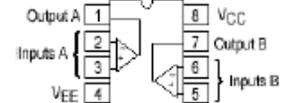


D SUFFIX
PLASTIC PACKAGE
CASE 751
(SO-8)

PIN CONNECTIONS



TL081 (Top View)

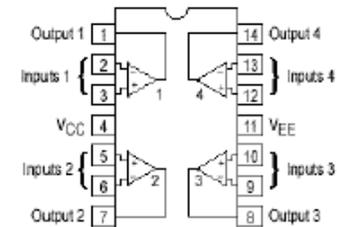


TL082 (Top View)



N SUFFIX
PLASTIC PACKAGE
CASE 646

PIN CONNECTIONS



TL084 (Top View)

TL081/82/83

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Supply Voltage	V_{CC} V_{EE}	18 -18	V
Differential Input Voltage	V_{ID}	±30	V
Input Voltage Range (Note 1)	V_{IDR}	±15	V
Output Short Circuit Duration (Note 2)	t_{SC}	Continuous	
Power Dissipation			
Plastic Package (N, P) Derate above $T_A = +47^\circ\text{C}$	P_D $1/\theta_{JA}$	680 10	mW mW/°C
Operating Ambient Temperature Range	T_A	0 to +70	°C
Storage Temperature Range	T_{stg}	-65 to +150	°C

- NOTES: 1. The magnitude of the input voltage must not exceed the magnitude of the supply voltage or 15 V, whichever is less.
 2. The output may be shorted to ground or either supply. Temperature and/or supply voltages must be limited to ensure that power dissipation ratings are not exceeded.
 3. ESD data available upon request.

ELECTRICAL CHARACTERISTICS ($V_{CC} = 15\text{ V}$, $V_{EE} = -15\text{ V}$, $T_A = T_{low}$ to T_{high} [Note 1].)

Characteristics	Symbol	Min	Typ	Max	Unit
Input Offset Voltage ($R_S = 10\text{ k}$, $V_{CM} = 0$) TL081C, TL082C TL084C TL08_AC	V_{IO}	-	-	20 20 7.5	mV
Input Offset Current ($V_{CM} = 0$) (Note 2) TL08_C TL08_AC	I_{IO}	-	-	5.0 3.0	nA
Input Bias Current ($V_{CM} = 0$) (Note 2) TL08_C TL08_AC	I_{IB}	-	-	10 7.0	nA
Large-Signal Voltage Gain ($V_O = +10\text{ V}$, $R_L = 2.0\text{ k}$) TL08_C TL08_AC	A_{VOL}	15 25	- -	- -	V/mV
Output Voltage Swing (Peak-to-Peak) ($R_L = 10\text{ k}$) ($R_L = 2.0\text{ k}$)	V_O	24 20	- -	- -	V

- NOTES: 1. $T_{low} = 0^\circ\text{C}$ for TL081AC,C TL082AC,C TL084AC,C $T_{high} = 70^\circ\text{C}$ for TL081AC TL082AC,C TL084AC,C
 2. Input Bias currents of JFET input op amps approximately double for every 10°C rise in Junction Temperature as shown in Figure 3. To maintain junction temperature as close to ambient temperature as possible, pulse techniques must be used during testing.

Figure 1. Unity Gain Voltage Follower

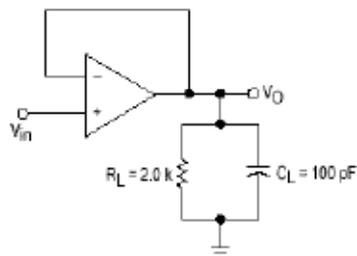
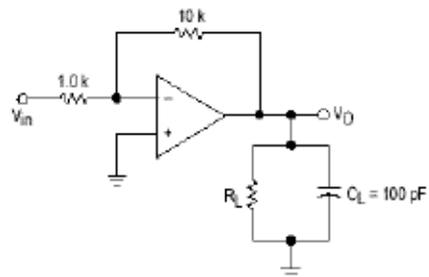


Figure 2. Inverting Gain of 10 Amplifier



ELECTRICAL CHARACTERISTICS ($V_{CC} = 15\text{ V}$, $V_{EE} = -15\text{ V}$, $T_A = 25^\circ\text{C}$, unless otherwise noted.)

Characteristics	Symbol	Min	Typ	Max	Unit
Input Offset Voltage ($R_S = 10\text{ k}$, $V_{CM} = 0$) TL081C, TL082C TL084C TL08_AC	V_{IO}	–	5.0 5.0 3.0	15 15 6.0	mV
Average Temperature Coefficient of Input Offset Voltage $R_S = 50\ \Omega$, $T_A = T_{low}$ to T_{high} (Note 1)	$\bullet V_{IO}/^\circ\text{T}$	–	10	–	$\bullet\text{V}/^\circ\text{C}$
Input Offset Current ($V_{CM} = 0$) (Note 2) TL08_C TL08_AC	I_{IO}	–	5.0 5.0	200 100	μA
Input Bias Current ($V_{CM} = 0$) (Note 2) TL08_C TL08_AC	I_{IB}	–	30 30	400 200	μA
Input Resistance	r_i	–	10^{12}	–	Ω
Common Mode Input Voltage Range TL08_C TL08_AC	V_{ICR}	$\bullet 10$ $\bullet 11$	15, –12 15, –12	– –	V
Large Signal Voltage Gain ($V_O = \pm 10\text{ V}$, $R_L = 2.0\text{ k}$) TL08_C TL08_AC	A_{VOL}	25 50	150 150	– –	V/mV
Output Voltage Swing (Peak-to-Peak) ($R_L = 10\text{ k}$)	V_O	24	28	–	V
Common Mode Rejection Ratio ($R_S = 10\text{ k}$) TL08_C TL08_AC	CMRR	70 80	100 100	– –	dB
Supply Voltage Rejection Ratio ($R_S = 10\text{ k}$) TL08_C TL08_AC	PSRR	70 80	100 100	– –	dB
Supply Current (Each Amplifier)	I_D	–	1.4	2.8	mA
Unity Gain Bandwidth	BW	–	4.0	–	MHz
Slew Rate (See Figure 1) $V_{in} = 10\text{ V}$, $R_L = 2.0\text{ k}$, $C_L = 100\text{ pF}$	SR	–	13	–	$\text{V}/\mu\text{s}$
Rise Time (See Figure 1)	t_r	–	0.1	–	μs
Overshoot ($V_{in} = 20\text{ mV}$, $R_L = 2.0\text{ k}$, $C_L = 100\text{ pF}$)	OS	–	10	–	%
Equivalent Input Noise Voltage $R_S = 100\ \Omega$, $f = 1000\text{ Hz}$	e_n	–	25	–	$\text{nV}/\sqrt{\text{Hz}}$
Channel Separation $A_V = 100$	CS	–	120	–	dB

NOTES: 1. $T_{low} = 0^\circ\text{C}$ for TL081AC,C TL082AC,C TL084AC,C $T_{high} = 70^\circ\text{C}$ for TL081AC TL082AC,C TL084AC,C

2. Input Bias currents of JFET input op amps approximately double for every 10°C rise in Junction Temperature as shown in Figure 3. To maintain junction temperature as close to ambient temperature as possible, pulse techniques must be used during testing.

Figure 3. Input Bias Current versus Temperature

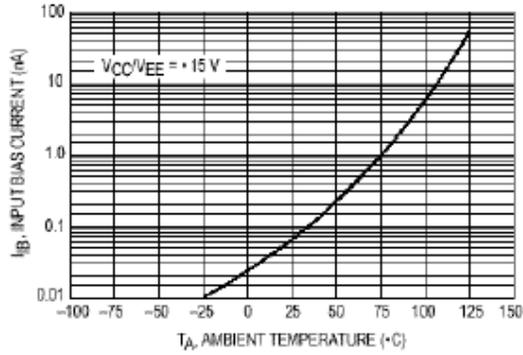


Figure 4. Output Voltage Swing versus Frequency

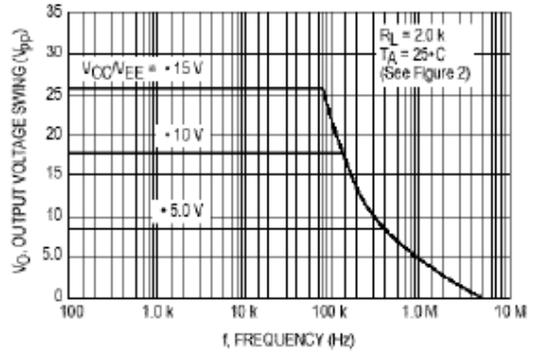


Figure 5. Output Voltage Swing versus Load Resistance

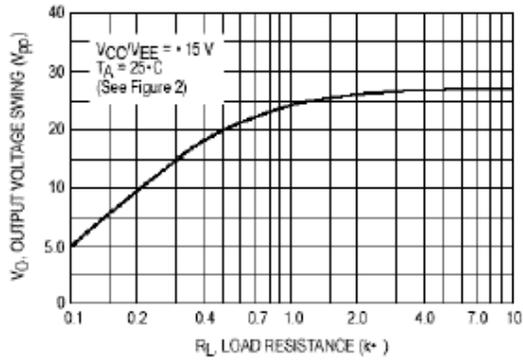


Figure 6. Output Voltage Swing versus Supply Voltage

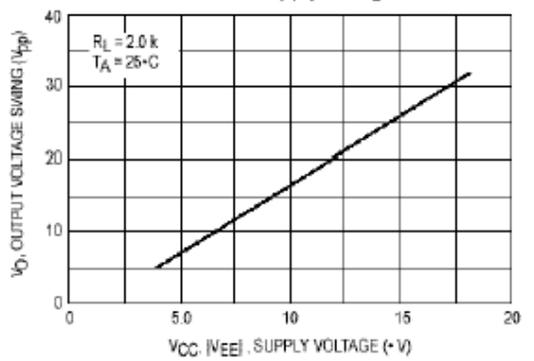


Figure 7. Output Voltage Swing versus Temperature

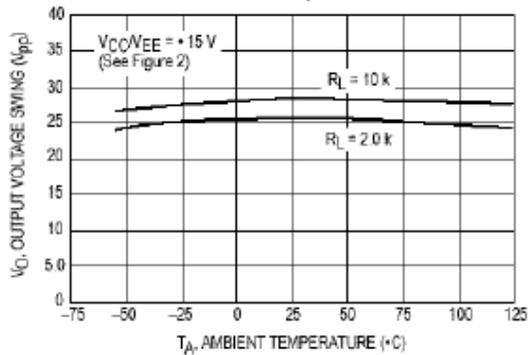
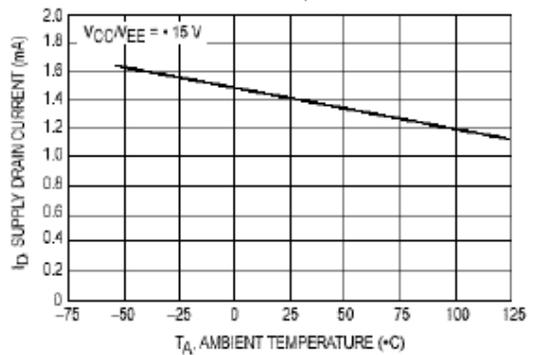


Figure 8. Supply Current per Amplifier versus Temperature



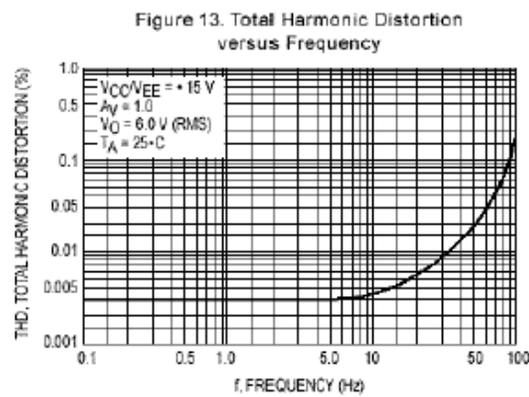
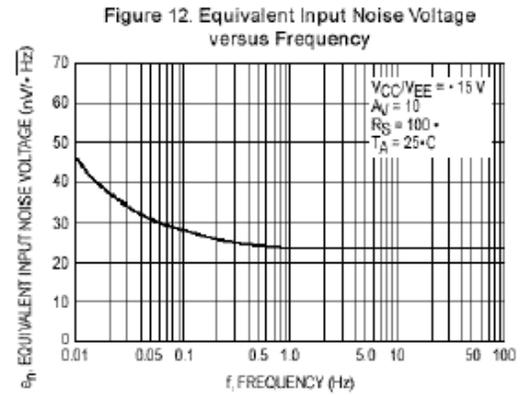
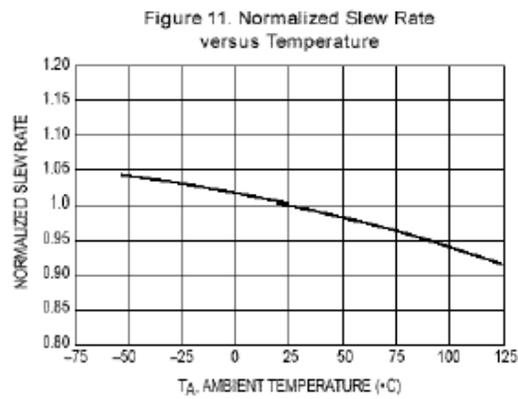
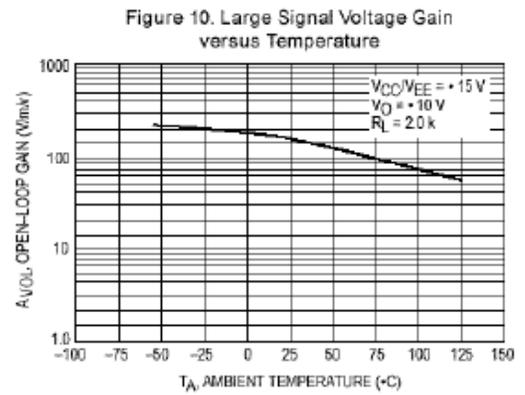
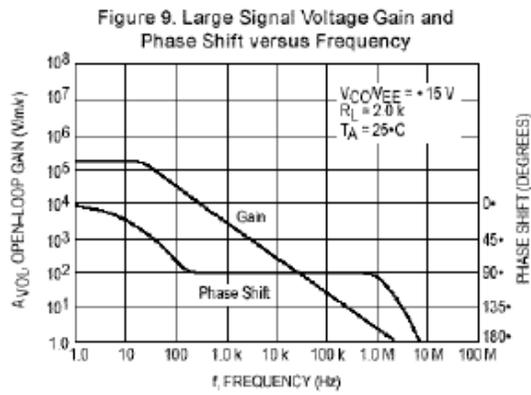


Figure 14. Positive Peak Detector

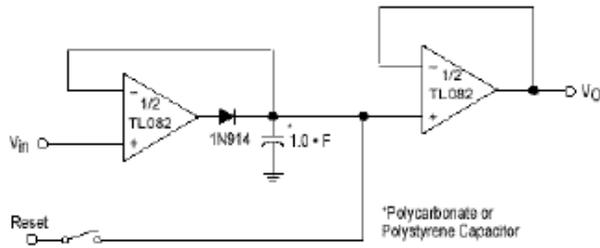


Figure 15. Voltage Controlled Current Source

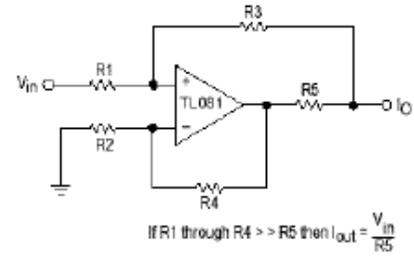
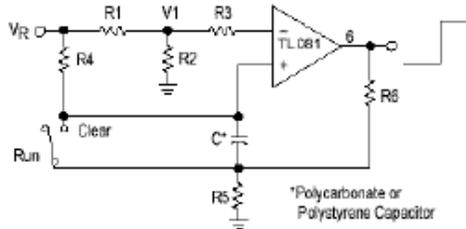


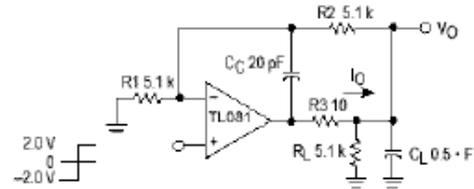
Figure 16. Long Interval RC Timer



Time (t) = R4 C ln (VR/VR-VI), R3 = R4, R5 = 0.1 R6
 If R1 = R2: t = 0.693 R4 C

Design Example: 100 Second Timer
 VR = 10 V C = 1.0 mF R3 = R4 = 144 M
 R6 = 20 k R5 = 2.0 k R1 = R2 = 1.0 k

Figure 17. Isolating Large Capacitive Loads



- Overshoot < 10%
- ts = 10 μs
- When driving large CL, the VO slow rate is determined by CL and IO(max):

$$\frac{\Delta V_O}{\Delta t} = \frac{I_O}{C_L} = \frac{0.02}{0.5} \text{ V/}\mu\text{s} = 0.04 \text{ V/}\mu\text{s (with } C_L \text{ shown)}$$

C106 Series

Preferred Device

Sensitive Gate Silicon Controlled Rectifiers

Reverse Blocking Thyristors

Glassivated PNP devices designed for high volume consumer applications such as temperature, light, and speed control; process and remote control, and warning systems where reliability of operation is important.

- Glassivated Surface for Reliability and Uniformity
- Power Rated at Economical Prices
- Practical Level Triggering and Holding Characteristics
- Flat, Rugged, Thermopad Construction for Low Thermal Resistance, High Heat Dissipation and Durability
- Sensitive Gate Triggering
- Device Marking: Device Type, e.g., C106B, Date Code

MAXIMUM RATINGS ($T_J = 25^\circ\text{C}$ unless otherwise noted)

Rating	Symbol	Value	Unit
Peak Repetitive Off-State Voltage ⁽¹⁾ (Sine Wave, 50–60 Hz, $R_{GK} = 1\text{ k}\Omega$, $T_C = -40^\circ$ to 110°C) C106B C106D, C106D1 C106M, C106M1	V_{DRM} , V_{RRM}	200 400 600	Volts
On-State RMS Current (180° Conduction Angles, $T_C = 80^\circ\text{C}$)	$I_T(\text{RMS})$	4.0	Amps
Average On-State Current (180° Conduction Angles, $T_C = 80^\circ\text{C}$)	$I_T(\text{AV})$	2.55	Amps
Peak Non-Repetitive Surge Current (1/2 Cycle, Sine Wave, 60 Hz, $T_J = +110^\circ\text{C}$)	I_{TSM}	20	Amps
Circuit Fusing Considerations ($t = 8.3\text{ ms}$)	I^2t	1.65	A^2s
Forward Peak Gate Power (Pulse Width $\leq 1.0\text{ }\mu\text{sec}$, $T_C = 80^\circ\text{C}$)	P_{GM}	0.5	Watt
Forward Average Gate Power (Pulse Width $\leq 1.0\text{ }\mu\text{sec}$, $T_C = 80^\circ\text{C}$)	$P_{G(\text{AV})}$	0.1	Watt
Forward Peak Gate Current (Pulse Width $\leq 1.0\text{ }\mu\text{sec}$, $T_C = 80^\circ\text{C}$)	I_{GM}	0.2	Amp
Operating Junction Temperature Range	T_J	-40 to +110	$^\circ\text{C}$
Storage Temperature Range	T_{stg}	-40 to +150	$^\circ\text{C}$
Mounting Torque ⁽²⁾	—	6.0	in. lb.

(1) V_{DRM} and V_{RRM} for all types can be applied on a continuous basis. Ratings apply for zero or negative gate voltage; however, positive gate voltage shall not be applied concurrent with negative potential on the anode. Blocking voltages shall not be tested with a constant current source such that the voltage ratings of the devices are exceeded.

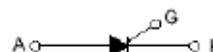
(2) Torque rating applies with use of compression washer (B522-00F006). Mounting torque in excess of 6 in. lb. does not appreciably lower case-to-sink thermal resistance. Anode lead and heatsink contact pad are common.



ON Semiconductor

<http://onsemi.com>

SCRs
4 AMPERES RMS
200 thru 600 VOLTS



TO-225AA
(formerly TO-125)
CASE 077
STYLE 2

PIN ASSIGNMENT

Pin	Assignment
1	Cathode
2	Anode
3	Gate

ORDERING INFORMATION

Device	Package	Shipping
C106B	TO225AA	500/Box
C106D	TO225AA	500/Box
C106D1	TO225AA	500/Box
C106M	TO225AA	500/Box
C106M1	TO225AA	500/Box

Preferred devices are recommended choices for future use and best overall value.

THERMAL CHARACTERISTICS ($T_C = 25^\circ\text{C}$ unless otherwise noted.)

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Case	$R_{\theta JC}$	3.0	$^\circ\text{C/W}$
Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	75	$^\circ\text{C/W}$
Maximum Lead Temperature for Soldering Purposes 1/8" from Case for 10 Seconds	T_L	260	$^\circ\text{C}$

ELECTRICAL CHARACTERISTICS ($T_C = 25^\circ\text{C}$ unless otherwise noted.)

Characteristic	Symbol	Min	Typ	Max	Unit
----------------	--------	-----	-----	-----	------

OFF CHARACTERISTICS

Peak Repetitive Forward or Reverse Blocking Current ($V_{AK} = \text{Rated } V_{DRM} \text{ or } V_{RRM}, R_{GK} = 1000 \text{ Ohms}$)	I_{DRM}, I_{RRM}	—	—	10	$\cdot \text{A}$
		—	—	100	$\cdot \text{A}$

ON CHARACTERISTICS

Peak Forward On-State Voltage ⁽¹⁾ ($I_{FM} = 1 \text{ A Peak for C106B, D, \& M}$) ($I_{FM} = 4 \text{ A Peak for C106D1, \& M1}$)	V_{TM}	—	—	2.2	Volts
Gate Trigger Current (Continuous dc) ⁽²⁾ ($V_{AK} = 6 \text{ Vdc}, R_L = 100 \text{ Ohms}$)	I_{GT}	—	15	200	$\cdot \text{A}$
		—	35	500	
Peak Reverse Gate Voltage ($I_{GR} = 10 \cdot \text{A}$)	V_{GRM}	—	—	6.0	Volts
Gate Trigger Voltage (Continuous dc) ⁽²⁾ ($V_{AK} = 6 \text{ Vdc}, R_L = 100 \text{ Ohms}$)	V_{GT}	0.4	.60	0.8	Volts
		0.5	.75	1.0	
Gate Non-Trigger Voltage (Continuous dc) ⁽²⁾ ($V_{AK} = 12 \text{ V}, R_L = 100 \text{ Ohms}, T_J = 110^\circ\text{C}$)	V_{GD}	0.2	—	—	Volts
Latching Current ($V_{AK} = 12 \text{ V}, I_G = 20 \text{ mA}$)	I_L	—	.20	5.0	mA
		—	.35	7.0	
Holding Current ($V_D = 12 \text{ Vdc}$) (Initiating Current = 20 mA, Gate Open)	I_H	—	.19	3.0	mA
		—	.33	6.0	
		—	.07	2.0	

DYNAMIC CHARACTERISTICS

Critical Rate-of-Rise of Off-State Voltage ($V_{AK} = \text{Rated } V_{DRM}, \text{ Exponential Waveform}, R_{GK} = 1000 \text{ Ohms}, T_J = 110^\circ\text{C}$)	dv/dt	—	8.0	—	$\text{V}/\mu\text{s}$
---	---------	---	-----	---	------------------------

(1) Pulse Test. Pulse Width = 2.0 ms, Duty Cycle = 2%.

(2) R_{GK} is not included in measurement.

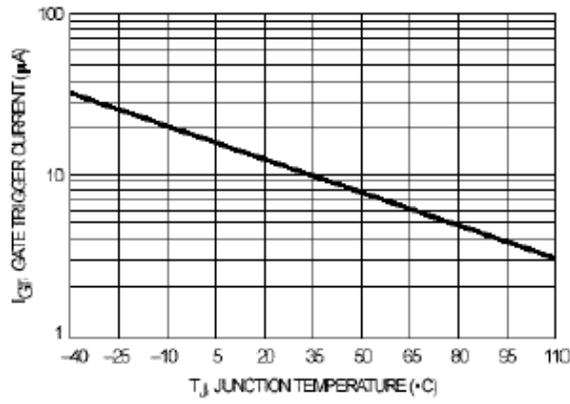


Figure 3. Typical Gate Trigger Current versus Junction Temperature

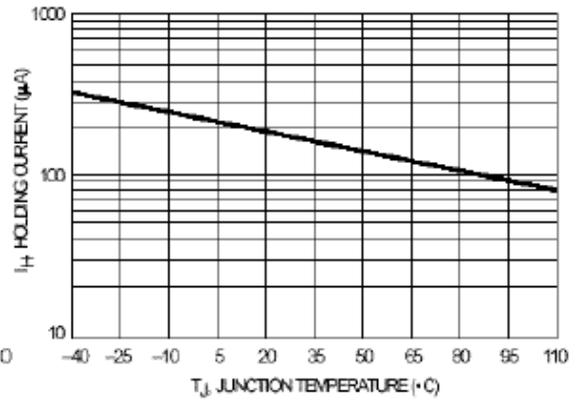


Figure 4. Typical Holding Current versus Junction Temperature

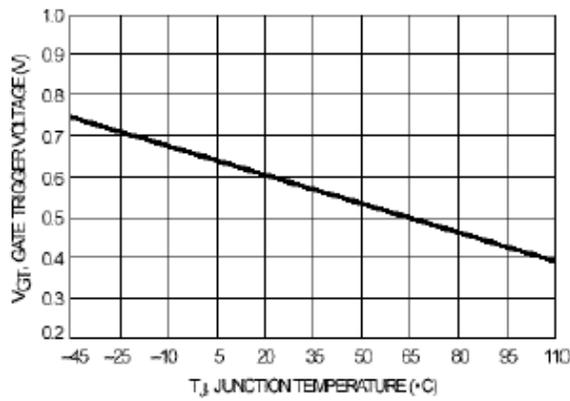


Figure 5. Typical Gate Trigger Voltage versus Junction Temperature

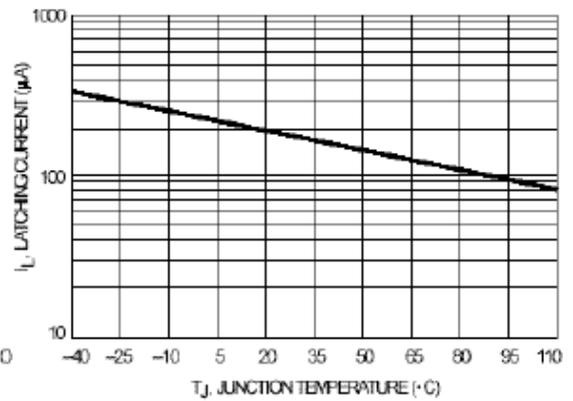
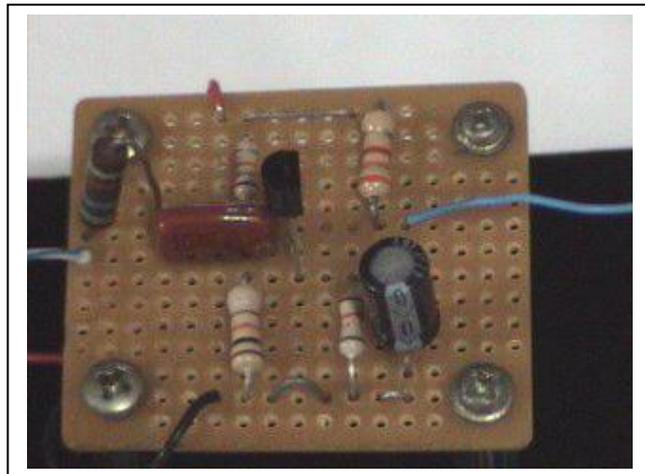
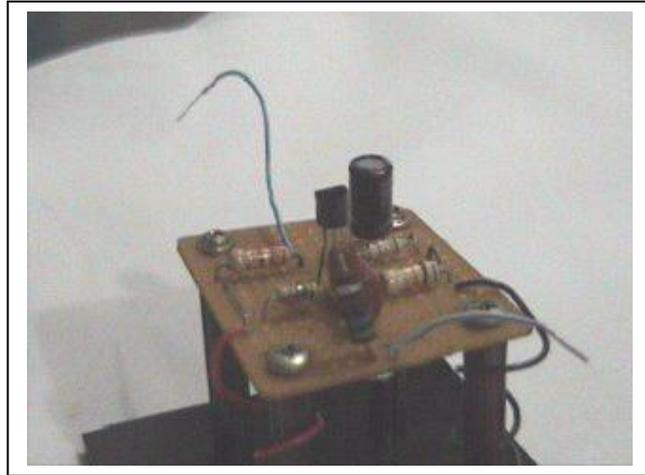


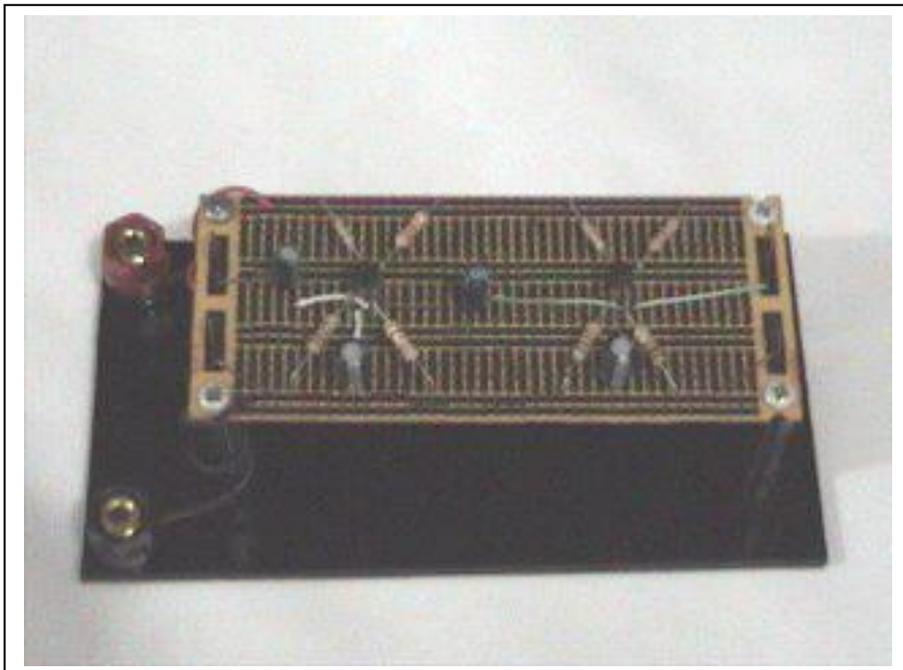
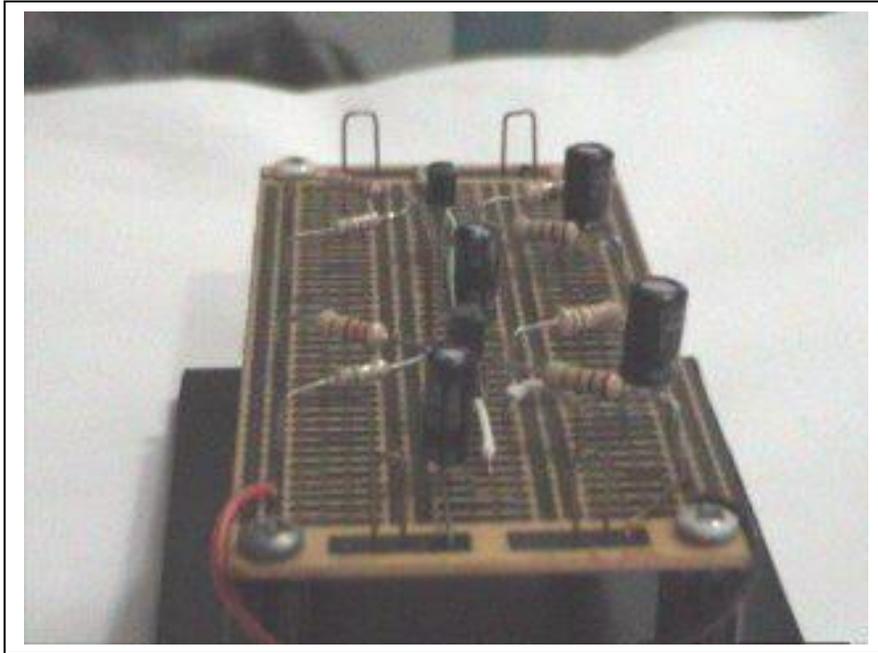
Figure 6. Typical Latching Current versus Junction Temperature

ANEXO 2: FOTOGRAFIAS DE LOS MODULOS

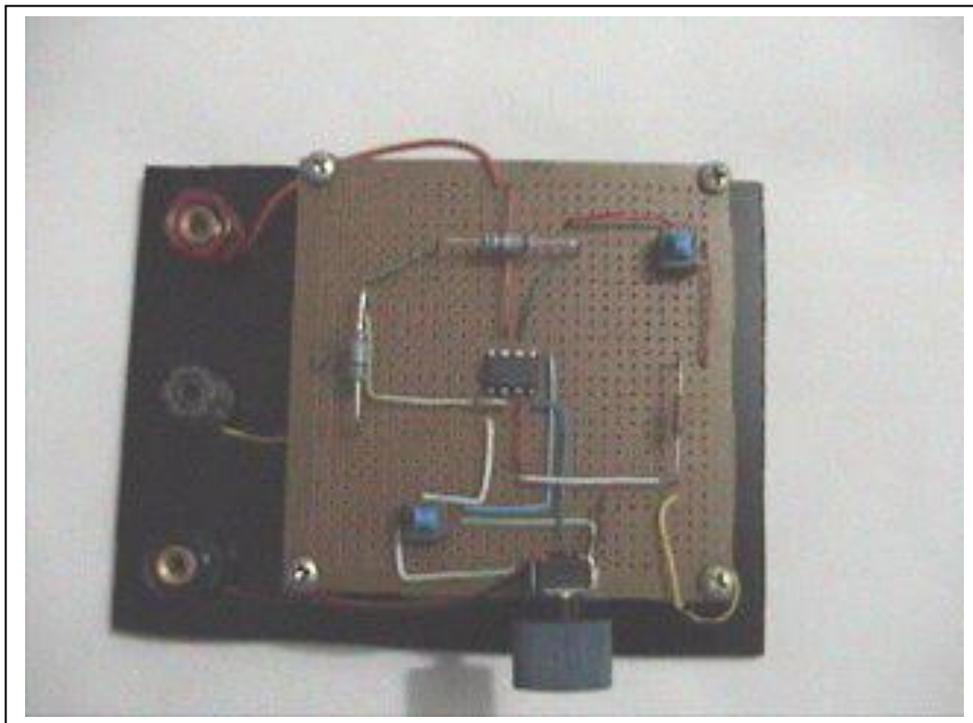
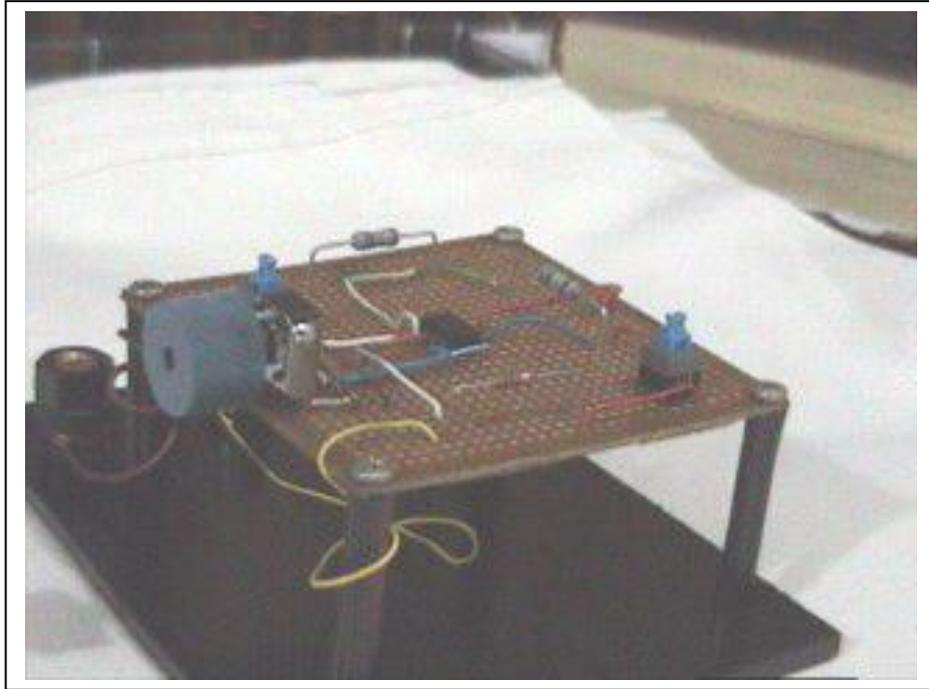
Fotografías del Módulo del Laboratorio No 2



Fotografías del Módulo del Laboratorio No4



Fotografías del Módulo del Laboratorio No 8



Fotografías del Módulo del Laboratorio No12

